

集成电路可靠性

上海冶金研究所 编译

上海科学技术情报研究所

集成电路可靠性

上海冶金研究所 编译

*

上海科学技术情报研究所出版

新华书店上海发行所发行

上海商务印刷厂印刷

*

开本: 787×1092 1/16 印张: 4.25 字数: 100,000

1972年9月出版

代号: 1634075 定价: 0.40 元

(只限国内发行)



毛主席语录

备战、备荒、为人民。

抓革命，促生产，促工作，促战备。

自力更生，艰苦奋斗，破除迷信，解放思想。

鼓足干劲，力争上游，多快好省地建设社会主义。

前 言

毛主席教导我们：“一切产品，不但求数量多，而且求质量好”。

毛主席的这一英明指示，对于广泛应用于计算机、电子交换机、各种工业用自动控制系统乃至导弹、宇宙飞行等现代化国防尖端项目中的集成电路产品而言，也具有深远的指导意义。作为集成电路产品质量的综合性考核指标——电路的可靠性，随着在毛主席革命路线指引下我国电子工业战线上朝气蓬勃的群众运动的进一步深入，而愈益显得其突出、紧迫和重要，并且正在越来越引起各方面的重视。很显然，一个由上万个集成电路元件组成的系统或整机，只要其中有1~2个电路元件因工作不可靠而失效，就将引起全机发生故障或差错，从而造成损失。至于质量低劣、工作不够稳定可靠的电路元件，还将使调机困难，研制周期延长，投资、维修费用增加，严重时甚至在很长一段时间也无法正式投入运转使用。

一年以前，我们遵照毛主席关于“洋为中用”以及“批判地吸收外国文化”的伟大教导，就国外有关集成电路可靠性方面的试验研究工作概况试编了一些资料。今年以来，根据有关单位的要求，结合当前电子工业战线上的发展形势，在经过部分修改、补充和整理以后，将它正式出版。本书对战斗在电子工业各条战线上的广大工人和革命科技人员，在为提高集成电路产品的可靠性，使之更好地适应我国飞跃发展的工农业建设、现代化国防的迫切需要而开展的有关集成电路可靠性试验研究工作方面，如果能够起到一点借鉴作用的话，那将是我们的最大希望。对待国外资料，要批判地吸取有用的东西，在实践中总结出自已的经验来。鉴于书中所介绍的内容并不一定完全适合我国的情况，加上编译者各方面的水平有限，错误或不妥之处一定很多。因此，恳切希望同志们能及时向我们提出宝贵的批评意见。

上海冶金研究所

1972年5月

集成电路可靠性

目 录

引言	(1)
一、集成电路可靠性的一般表示法及其计算	(2)
(一)与可靠性有关的几个术语	(2)
1. 可靠性	(2)
2. 失效率	(2)
3. 平均寿命	(2)
4. 置信度	(2)
(二)计算举例	(3)
二、集成电路的可靠性控制	(5)
(一)影响集成电路可靠性诸因素	(5)
1. 可靠性是测出来的吗	(5)
2. 设计上的周密考虑	(5)
3. 工艺质量上的严格控制	(5)
4. 合理使用及其它	(6)
5. 可靠性和成品率、成品质量的关系	(6)
(二)可靠性控制规划	(6)
三、可靠性试验	(8)
(一)可靠性试验的分类	(8)
(二)工艺筛选试验	(8)
1. 工艺筛选的目的和意义	(8)
2. 各种工艺筛选试验的作用原理及条件	(9)
3. 实际采用的工艺筛选试验程序例子	(15)
4. 工艺筛选的实际效果	(24)
(三)批产品鉴定验收试验	(27)
1. 目的和意义	(27)
2. B类和C类试验	(29)
3. 取样方法和验收标准	(30)
(四)加速应力试验	(31)

1. 加速试验的由来	(31)
2. 加速试验的简单理论	(32)
3. 加速因子	(33)
4. 级增应力试验	(34)
5. 应注意之点	(35)
(五) 可靠性预测	(35)
四、失效分析	(38)
(一) 概述	(38)
1. 失效分析的目的和内容	(38)
2. 失效分析程序及其所使用的仪器	(39)
(二) 一般集成电路的失效原因	(40)
1. 与平面晶体管的比较	(40)
2. 可能存在的失效模式和失效机构	(40)
(三) 大规模集成电路的失效原因	(47)
1. 工艺特点及其带来的影响	(47)
2. 可能存在的失效模式和失效机构	(48)
五、集成电路的可靠性数据	(52)
(一) 数据来源	(52)
(二) 现有可靠性数据	(52)
1. 一般集成电路	(52)
2. 大规模集成电路	(56)
3. 各种键合方法的可靠性比较	(59)
4. 塑料封装电路的可靠性	(60)
参考资料	(63)

引 言

半导体集成电路是在平面晶体管基础上发展起来的最新一代电子元件。它的可靠性,虽然由于其本身所固有的一些特点,例如内部连接点少,重量轻,体积小,刚性强,元件参数一致,易于自动化操作和标准化,因而人为因素大大减少等等,而较之单个分离元件组成的提高了不少。然而由于近代科学技术的飞速发展,它的应用范围越来越广,由它所研制的整机或系统也愈益庞大、复杂。因此,对集成电路元件的可靠性要求也越来越高。例如,美国民兵 II 型导弹上所用集成电路的平均失效率要求小于 $0.0008\%/1000$ 小时,或相当于单个集成电路的平均寿命大于 1.25×10^8 小时,也即 14,000 年以上^[1]! 另一方面,集成电路制造工艺本身也在不断地发展和革新之中,结果也势必带来一些新的可靠性问题。例如最近大规模集成电路的试制和发展,就带来了诸如和多层布线有关的开路、短路、漏电等等以前没有碰到过的新的可靠性问题。

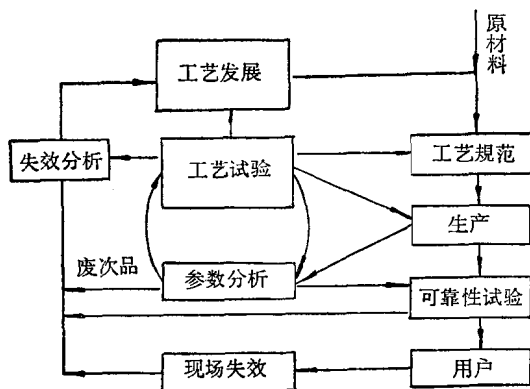
开展集成电路可靠性试验研究的目的,一方面是为了测定或验证现有电路产品的可靠性,以便提供整机或系统设计者参考;另一方面,也可能是更为重要的一方面,则在于通过工艺筛选试验,特别是通过加速应力试验,以及对各种电路的功能极限测定和失效电路的失效模式及其机构分析,着重寻找各种电路的运用极限以及在正常和特殊条件下产生失效或退化的内在原因,或者说规律性,并从中找出影响可靠性的决定性因素,进而向用户指出正确合理的使用和维护条件,向电路的设计制造者提出旨在消除这些失效因素的新的合理化建议,以便进一步改进和提高电路的可靠性。

从集成电路产品的整个流程示意图中不难看出,可靠性试验和研究在很大程度上是和发展电路新工艺、新设计、新品种分不开的。

另外从全局考虑,也只有在电路产品设计研制一开始就注意并着手可靠性的试验研究,才会在少耗人力、物力的条件下获得最佳的效果。如果等到产品已经研制定型甚至已大批用到整机上后才发现电路的可靠性尚有问题,而再回过头来抓可靠性问题,那不仅浪费人力和物力,在时间上也往往不许可,而且更严重的是,有时还会在政治上造成不应有的损失。特别是象那些用于国防尖端项目中的集成电路产品,其可靠性问题更应从其设计研制一开始,直到定型生产最后交付使用的整个阶段内,都应予以足够的重视,而尤其重要的是在开始的阶段。

在国外,对于集成电路的可靠性问题,看来是相当重视的。例如美国每年耗费大量的人力和物力来开展这方面的工作,他们对每一个比较重大的国防尖端项目,例如阿波罗登月飞船、民兵型导弹系统等,都制订有规模庞大而周密的有关提高所用集成电路可靠性方面的专题试验研究规划,作为其整个发展项目的一个重要组成部分。

本书就国外有关集成电路可靠性试验研究的进展情况,作一综合介绍。



集成电路产品的整个流程示意图

一、集成电路可靠性的一般表示法及其计算

(一) 与可靠性有关的几个术语

1. 可靠性

所谓集成电路的可靠性,是指在一定时间内,该电路元件在规定条件下,能发挥其特定作用或功能而不发生故障或失效的概率。简言之,就是电路正常工作的概率。从该定义可以看出,它要涉及到四个方面,即:(1)和统计学有关的概率;(2)特定的作用或功能及其反面——故障或失效,通常需要事先予以确定下来;(3)规定的条件即使用环境和工作条件,也需要事先予以确定;(4)时间,例如规定为 1000 小时。

2. 失效率

表征集成电路可靠性的定量尺度通常为失效率。其定义为单位时间内失效的电路数同该段时间内正常工作的电路总数之比,即

$$\lambda = \frac{n_i}{(N_0 - n_{i-1}) \Delta t} = \frac{n_i}{T_n} \quad (1-1)$$

式中 λ 表示失效率,单位为小时⁻¹,或用非特(fit)作单位(10^{-9} 小时⁻¹),但更常用的则为 %/1000 小时(即 10^{-5} 小时⁻¹); n_i 为时间由 t 到 $t + \Delta t$ 一段时间内失效的电路数; n_{i-1} 为在时间 t 时已失效的电路总数; N_0 为起始受试电路总数(在试验过程中失效电路不予调换,且 $N_0 \gg n_i$), T_n 为电路总工作时间(单元小时数)。

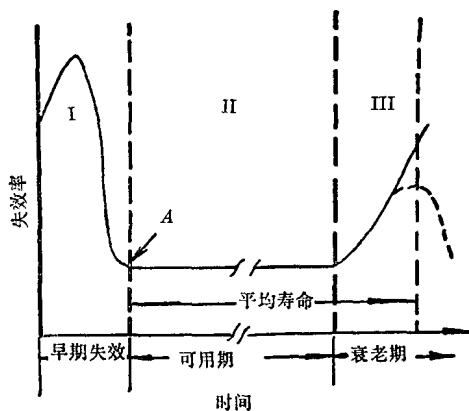


图 1-1 理想的失效率-时间关系曲线

3. 平均寿命

失效率是时间的函数,其典型曲线如图 1-1 所示。当可靠性与时间的关系服从指数规律时,失效率变为常数,即与时间无关(图 1-1 中的区域 II)。此时失效率的倒数即为一般所说的电路失效前平均时间、失效间隔时间 (MTBF) 或者平均寿命 T_0 , 即

$$T_0 = \frac{1}{\lambda} \quad (1-2)$$

而可靠性即为

$$R = e^{-\lambda t} = e^{-\frac{t}{T_0}} \quad (1-3)$$

实际电路的失效率 λ 随时间略有减小的倾向(图 1-1 中的区域 II),但为便于计算,通常仍当作与时间无关。

4. 置信度

应指出,按上述诸公式计算出来的失效率或可靠性在一定程度上是随机的,因为从一批

产品中取出的受试电路数量以及受试时间总是有限的。不然的话,就得对所有电路产品进行 100% 的试验,直到全部失效为止。这显然是完全不可能的,除了时间上人力上不许可外,还将使所有的电路产品全部试验殆尽,而无法再提供给用户使用。在这种情况下,对实际测得的失效率或可靠性数据,就产生所谓的“置信区间”问题。可以用给定的置信概率即置信度(也有译为可靠性水平,但易与可靠性本身这一术语相混)来断定。根据统计数学,对于 N 个受试电路,在经时间 t_i 后,发现有 n 个电路失效(假设失效是随机的、独立的,彼此不相干的),当即停止试验,则对于给定的置信度 α , 失效率的两个置信极限值应为^[2]:

$$\frac{1}{2T_n} \chi^2_{1-\alpha}(2n) > \lambda > \frac{1}{2T_n} \chi^2_{1+\alpha}(2n) \quad (1-4)$$

式中 $T_n = \sum_{i=1}^N t_i$ 为 N 个受试电路的总工作或总试验时间; t_i 为第 i 个电路的工作或试验时间; $\chi^2_{1-\alpha}(2n)$ 和 $\chi^2_{1+\alpha}(2n)$ 可从 χ^2 分布表中查得(此时 $2n$ 即为自由度)。

如只需置信区间的上限值,则

$$\lambda \leq \frac{\chi^2_{1-\alpha}(2n)}{2T_n} \quad (1-5)$$

假如在 n 个电路失效后,试验继续在进行,则 λ 的置信区间为:

$$\frac{1}{2T_n} \chi^2_{1-\alpha}(2n+2) > \lambda > \frac{1}{2T_n} \chi^2_{1+\alpha}(2n) \quad (1-6)$$

上限值为

$$\lambda \leq \frac{1}{2T_n} \chi^2_{1-\alpha}(2n+2) \quad (1-7)$$

有时为了计算方便,还可按上述原理制成图表^[3,4],例如可采用表 1-1 中的系数 f 按下式来求失效率,即

$$\lambda \leq \frac{1}{fT_n} \quad (1-8)$$

(二) 计 算 举 例

设有一批发射极耦合逻辑电路(ECL),从中取样 100 个作 10,000 小时的寿命试验,中间发现在 168 小时后失效 1 个电路,以后在 1,000 和 10,000 小时后又分别失效 2 个和 1 个电路,试求相应于置信度为 60%, 90% 和 95% 时的失效率上限。

解: 先求总工作时间 T_n :

$$T_n = \sum_{i=1}^N t_i = (96 \times 10,000) + (1 \times 1,000) + 2 \times 168 + 1 \times 0 = 961,336 \text{ 单元小时}$$

将 $n=4$ 代入式(1-1)得

$$\lambda = \frac{4}{961,336} = 0.44 \times 10^{-5} \text{ 小时}^{-1} \text{ 或 } 0.44\% / 1,000 \text{ 小时}$$

然后由表 1-1 查得,当 $n=4$, 置信度 $\alpha=60\%$ 时的系数 $f=0.191$, 代入(1-7)得

$$\lambda \leq \frac{1}{fT_n} = \frac{1}{0.191 \times 961,336} = 0.54 \times 10^{-5} \text{ 小时}^{-1} \text{ 或 } 0.54\% / 1,000 \text{ 小时}$$

这也就是说, 100 个受试电路的实测失效率为 0.44%/1000 小时, 而被取样的该批电路的失效率, 当置信度为 60% 时的失效率上限应为小于或者等于 0.54%/1000 小时。同理可求得置信度为 90% 和 95% 的失效率上限分别为 ≤ 0.82 和 0.95%/1000 小时。

由此可见, 置信度越高, 则根据实测估计得到的失效率上限就越大。为欲在高置信度下验证低失效率电路产品的可靠性, 势必增加受试电路的取样数目或者试验时间。

表 1-1 不同置信度下的系数 f 值^[4]

失 效 数 n	60%	90%	95%	99%
0	1.080	0.432	0.338	0.218
1	0.500	0.258	0.214	0.152
2	0.325	0.190	0.161	0.120
3	0.240	0.150	0.130	0.100
4	0.191	0.127	0.110	0.087
5	0.160	0.110	0.096	0.0764
6	0.1375	0.096	0.085	0.0695
7	0.120	0.086	0.076	0.063
8	0.107	0.077	0.070	0.0573
9	0.096	0.071	0.064	0.0535
10	0.0875	0.0655	0.059	0.050
11	0.080	0.0605	0.0555	0.0468
12	0.0745	0.0565	0.052	0.0442
13	0.069	0.053	0.049	0.0415
14	0.064	0.050	0.046	0.0398
15	0.060	0.0475	0.0435	0.0376
16	0.057	0.045	0.0415	0.036
17	0.054	0.043	0.0395	0.0344
18	0.051	0.0405	0.0378	0.033
19	0.048	0.0387	0.0361	0.0315
20	0.046	0.037	0.0346	0.0304
25	0.0375	0.0307	0.029	0.0255
30	0.0315	0.0264	0.0248	0.0222
35	0.027	0.023	0.0217	0.0195
40	0.0238	0.0202	0.0193	0.0174
45	0.021	0.0184	0.0174	0.0158
50	0.0192	0.0167	0.0158	0.0145
100	0.0095	0.0088	0.0084	0.0079
200	0.0049	0.0047	0.0045	0.00425

二、集成电路的可靠性控制

(一) 影响集成电路可靠性诸因素

1. 可靠性是测出来的吗

首先必须明确的是,任何产品的可靠性乃是它本身所固有的。集成电路当然也不例外。因此,它的可靠性和原始设计以及制造工艺的质量控制密切相关。不难设想,一个原始设计本身就不太合理的电路产品会高度可靠地工作;同理即使是一个先进而又合理的电路设计,如果工艺质量控制非常粗糙马虎,而要制造出来的电路产品能高度可靠地工作,同样也是不可想象的。所以说,先进合理的电路设计以及完美精确而又严格的工艺质量控制乃是获得高可靠性电路产品的两个不可分割的重要先决条件。至于可靠性试验,只能在这个基础上指出现有电路产品的可靠性水平如何,存在什么问题,以及可能的改进方向或途径。在某种意义上讲,可靠性试验研究本身对电路的可靠性是没有什么直接贡献的。因此,可以认为可靠性是靠人做到电路中去的,而非测出来的。这也就是说,只有用最佳的电路设计,最好的工艺质量控制,才能制造出最可靠的电路来。这对大规模集成电路而言,可能更为如此。因鉴于大规模集成电路的结构、图形、工艺均甚复杂,且好多原属于整机或系统设计者的任务要转移到由元件制造厂去完成,加上电路的生产数量相对较少,价格又贵,而且是专用的,因此设计上的周密考虑,工艺上的严格控制,对确保大规模集成电路的高可靠性尤为显得重要。

2. 设计上的周密考虑

先进合理的设计,根据使用要求以及现有的工艺技术水平似应包括以下几方面:(1)合理的线路设计,例如要求速度、功耗以及抗干扰能力之间有合理的匹配,或者说折衷;(2)合理的版面设计,例如要求金属化引线尽可能短而直,压焊金丝或铝丝不要跨过金属化引线或有源区,留有一定的划片距离,以及具有大小合适的各种线条尺寸和间距等;对大规模集成电路,则还应考虑到最少的输入-输出间连线,输入和时钟线不应相交(除非有效隔离)等等;(3)先进的管芯工艺设计,包括原材料、各种试剂以及有关工艺条件和设备的选择,如不要选择在使用温度下有可能形成中间化合物的 Au-Al 系统;(4)装配工艺设计,包括管壳的合理设计、装片方法、压焊或键合工艺、封装工艺等等。

在设计时应着重考虑到诸如结温、局部发热、散热、各种材料之间相互匹配、表面保护、气密性以及沾污等与电路可靠性密切相关的诸因素。对元件密度更高的大规模集成电路,尤应考虑散热条件。例如有人规定对双极型大规模集成电路,每大片上的等效门不宜超过 250 个,每个封装的功耗不宜超过 2.5 瓦^[88]。

3. 工艺质量上的严格控制

完美精确而又严格的工艺质量控制应包括:(1)外延层厚度、结深、氧化层厚度、铝膜厚度的检测;(2)同电路产品特性参数有关的电参数测试,如各种击穿电压、外延层的电阻率、

扩散层的表面电阻、杂质浓度及其分布等; (3) 工艺温度、流量控制的定期校验和检测, 如外延温度、扩散温度、合金化温度等; (4) 光刻掩模、光刻质量的检验, 尤其要注意合金化前光刻铝模图形的检查; (5) 各种原材料、辅助材料以及腐蚀清洗用试剂和去离子水的质量检验, 特别要注意各种不纯杂质的定期检验; (6) 热压或键合质量的定期检验; (7) 管壳质量 (包括镀金层) 及其气密性的定期检验; (8) 包括静态、动态、功能在内的各类电参数的测试考核; (9) 封装前显微镜检查; (10) 环境清洁度的定期检查等等。

顺便指出, 在工艺过程中采用一些具有特殊设计图案的试验小片, 随同大片一起投片, 然后通过对这些试验小片的试验或测试, 将能更有效地进行工艺质量控制^[39, 54, 55]。

4. 合理使用及其它

除了上述设计和工艺质量控制以外, 电路本身的复杂程度以及合理的使用和维护乃至运输、保管条件对保证电路的高度可靠性也都是不可忽视的。例如不接地的电烙铁, 就可能使一般电路, 特别是金属-氧化物-半导体 (MOS) 电路遭受损坏失效。

5. 可靠性和成品率、成品质量的关系

综上所述, 可靠性问题不是单纯的技术问题, 而是涉及到从电路设计开始到各道工艺质量控制和检验, 以及正确保管、使用维护等一整套的综合技术管理问题。在某些方面, 它和一般讲到的成品率和成品质量控制有着密切的联系 (当然严格讲起来, 可靠性本身也是一个质量指标), 也有相类似的地方。但后者所涉及的面较窄, 且主要着眼于工艺缺陷的数量方面以及如何维持电路产品的生产现状; 而前者所涉及的面更为广泛, 且主要着眼于工艺缺陷的质量方面和它随时间的变化, 以及如何从设计或工艺上比较彻底地加以改进, 以便消除这些潜在的缺陷, 从而进一步提高电路的可靠性。而随着可靠性的改善, 电路产品的成品率和质量也将相应提高。

(二) 可靠性控制规划

如上所述, 由于决定可靠性的因素相当多, 所涉及的面又相当广, 因此为了最终提高系统或整机的可靠性, 无论系统或整机单位还是元件制造厂, 除了有一整套严密而又复杂的可靠性工程管理制度和机构外, 对每个重大的工程项目, 都相应制订有比较周密而又详细的可靠性控制规划, 并严格贯彻于工程的始终。这种可靠性控制规划的基本目的, 在于根据系统或整机的使用目的, 而对集成电路所提出的可靠性指标要求, 相应拟定出切实可行的有效措施来确保其实现。其具体内容应包括对各种原始设计 (线路、工艺) 的商酌审订, 工艺质量控制规范及其监督实施, 工艺筛选, 验收试验以及加速试验的审订及其监督实施, 各个阶段的可靠性预测、评价或鉴定、失效分析, 以及提出相应的改进措施等等。作为一个例子, 表 2-1 介绍了大规模集成电路 (LSI) 时代在系统研制的各个阶段, 系统与元件制造厂两者以及可靠性规划本身在可靠性控制方面所应承担的职责, 或所应完成的任务。实践证明, 这种可靠性控制规划, 对于保证集成电路的可靠性, 从而使整机或系统的可靠性的不断提高和改进, 是非常有效的。

表2-1 可靠性控制规划^[48]

系统研制各阶段	系统研制者职责	可靠性规划任务	LSI 元件制造厂的职责
原始设计	器件基本概念, 设计分析	根据系统可靠性指标估计, 确定对 LSI 元件的可靠性要求	
进一步发展	选择 LSI 制造厂, 分系统划分, 分系统设计	制造厂的资格赋与, 早期可靠性预测	准备建议, 参与系统的划分, 设计 LSI 元件
设计完成	确定最终 LSI 规范, 确定最终装配图, 进行扩大试验	鉴定先期生产的 LSI 试样, 审订制造厂拟定的可靠性规划方案, 近期可靠性预测	生产先期产品试样, 确定最终可靠性规划方案
小批试生产	系统鉴定试验, 重新设计	鉴定 LSI 元件, 着手失效分析和改进方案, 可靠性评价	重新设计, 确定最佳生产工艺
生 产	装配硬结件, 验收试验	近期可靠性预测, 制造厂厂内监督, 监控质量和验收试验, 履行改进方案	提交 LSI 元件, 保持工艺控制, LSI 验收试验
现场试验和扩大	系统完整性, 用户验收运行	监控系统和元件的可靠性, 同时进行失效分析和改进措施	失效分析和改进措施

三、可靠性试验

(一) 可靠性试验的分类^[12, 15, 41]

可靠性试验的种类和项目是多种多样的。如按性质分,则根据美国国防部和国家航空与宇宙飞行局于 1968 年 5 月首次批准公布的有关集成电路的第一个军用规范 MIL-STD-883 中所规定的,可靠性试验可以分为环境试验、力学试验和电学试验三大类(表 3-1)。但如根据不同的目的和要求来分,则可靠性试验又大致可分为工艺筛选试验,批产品鉴定验收试验,加速应力试验等。今根据后者分别加以叙述。

表 3-1 可靠性试验的分类^[7,41]

环境试验**	力学试验**	电学试验(数字电路)*	电学试验(线性电路)*
1001 减压试验 (高度运行)	2001 恒定加速	3001 驱动源,动态	4001 输入补偿电压和电流, 偏置电流
1002 浸入试验	2002 冲击*	3002 负载条件	4002 相容限和低速测量
1003 绝缘电阻	2003 可焊性	3003 传输延迟	4003 共态输入电压范围,共 态抑制比(Common mode rejection ratio), 电源抑制比
1004 抗潮湿	2004 管脚完整性	3004 延迟和渡越时间测量	4004 开环特性
1005 静态寿命	2005 振动疲劳	3005 总电流	4005 输出特性
1006 间断寿命	2006 振动噪音	3006 高电平输出电压	4006 功率增益和噪音系数
1007 符合寿命* (Agree life)	2007 变频振动	3007 低电平输出电压	4007 自动增益控制范围 试验方法*
1008 高温存储	2008 目视和机械	3008 输入、输出击穿电压	T5001 参数平均值控制
1009 盐雾(腐蚀)	2009 外部目视*	3009 低电平输入电流	T5002 参数分布控制
1010 温度循环	2010 内部目视(封装前)*	3010 高电平输入电流	T5003 微型电路用失效分析 程序
1011 热冲击	2011 键合强度*	3011 输出短路电流	T5004 筛选程序
1012 热特性*	2012 X 光照相	3012 终端电容	T5005 批鉴定检验
1013 露点	2013 内部目视*	3013 微电子学逻辑门电路 的噪音容限测定	T5006 极限试验
1014 密封*			
1015 功率老化筛选*			

* 新试验方法(相对于分离元件而言)。

** 部分项目的试验条件参见资料[6]。

(二) 工艺筛选试验^[5~17, 51, 62]

1. 工艺筛选的目的和意义

如前所述,可靠性是集成电路本身所固有的,是要靠人设计并作进去的。但是在大量生产中,由于所使用的各种原材料、试剂以及有关工艺条件、设备状况等等总多少有些变动,有些也不一定都能 100% 的按照工艺规范控制好,尤其是人为的误差,另外电路工艺设计也可

能不太完全合理,因而使制造出来的电路不能保证 100% 的完全合乎可靠性的要求。这种工艺上、设计上的潜在缺陷,往往导致产品的提前失效,表现在图 1-1 区域 I 上就是所谓的“早期失效”。工艺筛选试验的主要目的,就在于利用外加的应力,将这些潜在的早期失效电路,亦即所谓“隐患”及时筛选或烧毁掉,以保证出厂的电路产品有较高的可靠性。可用数学式子表示为:

$$P_f = P_0 P_e + P_s \quad (\text{当 } P_0 \ll 1 \text{ 时}) \quad (3-1)$$

式中 P_f ——在规定的工作条件下电路发生失效的概率; P_0 ——发生会引起电路失效的工艺缺陷概率; P_e ——未被检查出或筛选剔除掉的缺陷概率(衡量筛选效果的一个尺度); P_s ——与筛选后电路固有失效率有关的失效概率。

工艺筛选程序的设计或选择就在于使 $P_0 P_e$ 值减小为零。据报道^[14, 51],与未经筛选的电路相比,平均寿命可提高几倍到几百倍。这种具有较高可靠性的电路,对于加快调机速度,降低投资和维修费用,显然都是十分有利的。因这种筛选试验对原来合乎要求,不存在潜在缺陷的电路(即出厂的合格电路)似乎起了一种“老炼”或“老化”的作用,因此有时也称之谓“老化”试验。但在实际上它对电路的固有可靠性不会有什么改善,相反如果不小心或者使用不当,还会带来新的失效因子,反而使可靠性降低。

外加应力可以是热的,电的,机械的,或者多种应力结合起来。这里特别要注意的是,所加应力不能太小,否则起不到筛选作用;但也不能太大,以致把本来好的电路也弄坏了。因此从这个意义上讲,这种筛选试验也可叫做“非破坏性试验”。理想的筛选应力大小应使筛选后电路产品的失效率到达图 1-1 中 A 点水平,即区域 II 中使用期的起始点。具体大小应根据实际电路的失效模式和失效机构,结合原来的工艺设计、结构、所使用的材料以及工艺质量控制的程度来决定,同时也要适当考虑到实际使用过程中可能碰到的最坏的使用条件以及可靠性的等级要求。正因为如此,所以各个厂之间所使用的筛选工艺试验很难统一,甚至同一厂的电路产品所选用的筛选条件也可以不尽相同。

经验表明^[17],对一个设计良好的工艺筛选来说,筛选后应有 10% 左右的电路产品被淘汰或筛选剔除掉。当然具体百分数与所选用的筛选应力大小,以及原来工艺质量控制是否严格大有关系。大多数制造厂把这种工艺筛选试验均作为整个工艺流程线的最后一道工序进行。必须指出,这种工艺筛选试验多半是很费时费钱的,例如对于可靠性的要求极高的工艺筛选往往使交货期延长 2~3 倍,成本增加多至 50 倍^[44]。对于规定必须带数据的筛选试验尤其如此,这点在具体选用、设计工艺筛选程序时也必须考虑到。

2. 各种工艺筛选试验的作用原理及条件

根据所加的应力或所使用的工具,筛选试验又大致可分为:(1)寿命筛选,包括高温存储,功率老化等;(2)环境应力筛选,包括恒定加速、机械振动和冲击、温度循环和热冲击等;(3)密封性筛选,包括压弹、细检漏(放射性或氦质谱检漏)、粗检漏、抗潮湿等;(4)检查筛选,包括目视或显微镜检查,X 光照相等。现分别介绍如下:

(1) 高温存储

主要在于通过热应力来加速可能发生或存在的任何表面化学反应,例如由水汽或离子沾污所引起的腐蚀作用,表面漏电,表面反型层以及 Au-Al 间金属间化合物的生成等,使潜在的失效电路筛选剔除,而将好的电路稳定老化(故有时也称稳定化烘烤)。此外,对硅片的

体内缺陷,硅氧化膜或金属铝膜中的缺陷以及不良的装片、热压或键合工艺也都有一定的筛选效果。它的最大优点是操作简便易行,可以大批进行,而且投资少,因而是最便宜的一种试验。加上其筛选效果也不差,因而为大多数制造厂所乐于采用。存储温度从 $75\sim 500^{\circ}\text{C}$ 不等,一般对 Au-Al 系统为 150°C , Al-Al 系统为 200°C , Au-Au 系统为 300°C , 时间为 $24\sim 168$ 小时。存储多数在封装后进行,也有在封装前进行,或在封装前后都进行。在不损害电路的情况下,应尽可能提高存储的温度。

(2) 温度循环

一般在 $-55\sim +150^{\circ}\text{C}$ 或 $-65\sim +200^{\circ}\text{C}$ 之间交替进行 $3\sim 20$ 次,在相应的极端温度停留 $10\sim 30$ 分钟,室温停留 $2\sim 5$ 分钟。主要用来检验电路暴露于最高和最低温度时的能力,以及使电路可能吸附的水汽交替地冷凝,造成一般只在一个极端温度所不能产生的效应。同时也可检验电路中不同结构材料之间热膨胀和收缩性能是否匹配,因此对发现可能的封装或热压、装片缺陷,加速硅片中潜在裂纹的失效很有效。此外,对发现硅氧化层台阶上薄金属层以及多层布线中金属化台阶中的潜在缺陷也有效。

(3) 热冲击

试验条件基本与上述温度循环相同,但转移时间要求特别快,一般小于 5 秒,或不大于 30 秒。试验目的也基本上相同,特别是对于检验不同材料之间的热匹配较前者更为有效。

(4) 恒定加速

许多制造厂都是 100% 进行这项检验的,主要在于筛选掉压焊点不牢、压焊丝配置不当(过长)和装片不佳的电路。所选加速度 G 的水平应根据压焊用材料的质量大小而定,从 $20KG$ 到 $125KG$ 不等。 G 大些,当然筛选效果要好些,但当达到 $40KG$ 或以上时,就需要设计良好的夹具装置,否则将使未被保护的电路有可能招致损坏。同时考虑到 $40KG$ 以上的离心机制造较难,因此一般建议采用 $30KG$ 的水平^[7],时间至少 1 分钟。施加的离心力作用于 X 、 Y_1 、 Y_2 三个方向,或仅在 Y_1 方向(也即向上垂直于盖板的方向)。

(5) 机械振动

在受试电路的一个或三个轴向施加 $1\sim 30G$ 或 $30G$ 以上的加速力(一般为 $20G$),振动频率为 $20\sim 60$ 周/秒左右,时间为 $1\sim 150$ 小时(一般为 32 小时)。也有采用变频的,频率范围为 $10\sim 2,000$ 周/秒,时间为 4 分钟以上,各方向作 4 次。试验目的在于筛选掉那些内部压焊点不牢,装片或封装不佳的电路;对封装用管壳或硅片本身有潜在裂纹缺陷的电路也可筛掉。有时为了检验电路内部有无可移动的导电微粒,似断非断的键合,以及过分长的压焊金丝或铝丝是否存在。在振动时还可加有能同时观察电性能的监控装置。这种振动试验有可能对电路造成损坏,因此不一定 100% 地进行试验,而可采用抽样的办法。

(6) 机械冲击

将受试电路沿三个轴向施以 $3\sim 5$ 次的冲击,冲击力的大小由冲击距离和冲击承受物的特性所决定,大致范围是 $500\sim 30,000G$,一般为 $1,500G$ 。试验目的和机械振动的差不多,也可能对电路带有破坏作用。

(7) 密封检漏

主要检验管壳及封装工艺中的潜在缺陷,通常有以下几种方法。

i. 氦质谱检漏 将受试电路置于充氦容器中,并加压至 200 磅/吋²,时间为 1 小时,然后将此容器抽真空至 5×10^{-6} 托,检查氦的漏气速率,当大于 4.8×10^{-8} 大气压-厘米³/秒

时,即认为不合格。也有用放射性同位素气体进行的。但它对大于 10^{-5} 厘米³/秒的粗漏洞无效,故又称细检漏。

ii. 液体浸没检漏 对于无法用上述方法检测的较大的漏气,则采用液体浸没冒泡法,故又称粗检漏,对所用液体要求无化学反应、非离子性和无吸湿性。早先曾采用甘油浴,即将全部通过上述氮检漏的受试电路,浸于 120°C 的甘油浴中 30 分钟,如有气泡冒出,即认为不合格。但甘油往往会沾污标记;且易吸湿,从而在以后将会引起电路电解腐蚀失效,因此目前多数改用液体碳氟(FC-43)进行。

(8) 抗潮湿试验

主要也用于检验封装的密封性,以及管脚的防锈能力。可分两种:

i. 恒温法 一般在 $40^{\circ}\text{C} \pm 2^{\circ}\text{C}$ 、90~95% 相对湿度下做 4、21、50 天试验,也有在 85°C 、85% 相对湿度下进行,在此期间还可加上偏压,以加速内部的电化学反应。

ii. 变温法 一般在 90~98% 相对湿度下,按下述周期作 3~4 次:在 $55 \sim 65^{\circ}\text{C} \pm 2^{\circ}\text{C}$, 保持 16 小时,然后降至室温再上升。整个一个周期的时间大约 24 小时。对塑料封装的电路则也有采用在头 16 小时内做两次温度升降 $10^{\circ}\text{C} \longleftrightarrow 65^{\circ}\text{C}$, 然后冷却至 -10°C , 保持 2~3 小时,再升到室温,整个周期也是 24 小时,共做 10 次^[6],试验同时也可加上偏压。

(9) 功率老化

由于集成电路的特点,它不能象晶体管等分离元件那样,光靠外加功耗控制,就能使内部结温到达应有的极限,而使有潜在缺陷的电路及时失效剔除;另外有些复杂电路所加的电压、电流有一定限制,否则就失去其原有的功能作用,因此,往往在额定功耗下,同时外加一定的环境温度,以便获得足够的筛选应力。通常有以下几种: i. 直流静态运行; ii. 交流串联运行,即一般所谓“环形振荡器”或“环形计数器”; iii. 交流并联运行或并列开关; iv. 加反向偏压; v. 间断运行。

大多数制造厂都采用 125°C 高温下的交流运行,特别是串联法,因它和实际使用条件十分相似,连线最少,而又无需外加信号源,缺点是试样相互间有牵连和干扰。试验时间在 36~300 小时之间不等,对一般单门多数在 168 小时以内,更复杂的电路则还需要延长,例如 250 小时(图 3-1)。这种功率老化是最有效的一种筛选方法,它对于电路制造过程中所产生的一系列表面和体内的潜在失效或缺陷(封装除外),例如,表面沾污,表面沟道漏电、反型层,氧化、扩散、光刻中的缺陷,薄的铝膜及其划伤,以及装片、热压等工艺缺陷差不多都能有效地予以筛选掉,因而对可靠性要求高的电路常作 100% 的工艺筛选用。但费用较大,因必须把电路一个个地装上相应的试验夹具中,然后拆下一个个地进行测试。

(10) 目视检查(或显微镜检查,简称镜检)

这是简便而行之有效的一种筛选手段。通常用 30~150 倍或 200 倍显微镜结合任何其它目视标准,如标尺、绘图、照片等对封装前电路进行全面检查。但如能在整个工艺过程中都坚持进行仔细的检查,则效果将更佳,因有些缺陷在封装前不一定能看得到;有些缺陷,如合金化前铝膜图形还可及时返工补救。通过目视检查,可以发现除表面反型层外,差不多所有制造工艺中潜在的各种缺陷或差错,包括: i. 管芯内有无外来物,如灰尘、硅片碎屑,剩余金丝或铝丝,或光致抗蚀剂的残余物等。 ii. 压焊缺陷,如键合压点位置、形状大小是否相互靠得太近,或者与邻近的铝膜或金丝或硅片本身有短路的可能,压点是否脱开或变形过度,以及金丝或铝丝是否过长,或相互交叉,或荡下与硅片短路,或者有断裂等现象。 iii. 装片