

单片微型计算机 MCS-48 MCS-51 应用手册

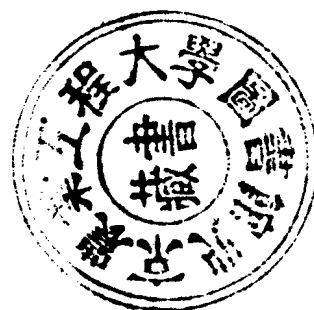
● 陈莉蓉 编译

● 电子工业出版社



单片微型计算机^{MCS-48}_{MCS-51}应用手册

陈莉蓉 编译



电子工业出版社

内 容 简 介

单片微型计算机是随着计算机技术的迅猛发展、大规模集成电路技术的不断突破而发展起来的新机型。它广泛应用于工业控制、智能仪表、通讯、计算机智能终端和专用微电脑等领域,适合制成各种性能价格比高的微机应用产品,在微计算机大家族中占有重要地位。本书详尽地介绍目前在国内外应用最广泛的INTEL MCS-48、MCS-51系列单片机的硬件结构、指令系统、应用及有关外围芯片技术性能,并选编一些应用、开发单片机的实例供读者参考,是一本实用的资料类工具书。

本书适用于从事微计算机应用的工程技术人员、大中专师生、广大单片机用户及具有中等文化程度的自学者。

JS455/51

MCS-48
单片微型计算机 应用手册
MCS-51

陈利蓉 参译

责任编辑 王喜喜

电子工业出版社出版(北京市万寿路)

新华书店北京发行所发行 各地新华书店经售

河北省抚宁县印刷厂印制

开本: 787×1092 1/16 印张: 15.5 字数: 355千字

1986年3月第1版 1986年4月第1次印刷

印数: 1—6,000 册 定价: ~~4.20~~元

3.40

统一书号: 15290·224

前 言

当前,全世界都在谈论,人们正在进入一个新的时代——信息革命时代。这种历史的进步将使我们的生产力导致一次飞跃,导致生产力的进一步解放。在这个新的趋势中,电子计算机的作用和成就日益卓著。由于近年来计算机技术已取得了异常迅猛的发展,计算机的推广和应用渗透到了各个领域,因此计算机技术的推广和应用成了工业发展水平的标志之一,是发展新技术、改造老技术的强有力的武器。

计算机发展中最引人注目的就是微型化和智能化,特别是七十年代以来,由于大规模集成电路技术的突破,微型计算机异军突起、日新月异、在微型机大家族中,单片微型机是不可缺少的成员。单片微型机在一块芯片上就集成了CPU、多个并行I/O口、定时器/计数器、RAM、ROM,甚至还带有串行I/O口和A/D等接口,具有数字处理的全部功能,可广泛应用于工业控制、智能仪表、计算机外设和专用微电脑等。由于单片微型机具有的独特优点——体积小、价格便宜、控制功能强,所以特别适合于制成各种各样性能价格比高的微机应用产品,这是任何其他机型所无法比拟的。总之,单片微型机无论是在目前还是将来,都占有不容忽视的重要地位。大力推广和应用单片微型机特别适合我国国情,它不仅可以加速计算机技术的普及和应用,还可以加速微机产品化的进程,可以在我国“四化”建设中起到积极的作用。

目前,单片微型机在国内已逐渐引起重视,过去在微机应用中只重视单板机而忽视单片机的倾向正在改变,学习和应用单片机的热潮正在一些工厂、企业、科研单位甚至是高等院校中掀起。本书所介绍的MCS—48系列、MCS—51系列单片微型机是美国英特尔公司的产品。其中MCS—48系列单片机是目前世界上使用最多的一种单片机,而MCS—51系列单片机的功能更强,可用作局部终端和网络相连,因而也是世界上热门货之一。那么,怎样才能充分地开发和应用这两种系列单片机的丰富功能进行信息加工、数据处理、智能控制呢?本书根据英特尔公司MCS—48TM、MCS—51TM单片机用户手册编译而成。它详尽地介绍了MCS—48、MCS—51单片微型机的结构、工作原理、指令系统和应用,并选编了一些开发、应用单片机的实例,供读者参考。如果本书能使读者在开发和应用单片机方面有所启发和借鉴的话,那么编译本书的目的也就达到了。

在编译过程中,得到了有关专家和行家们的大力支持和帮助。蒋克勤同志、江谨森同志和陈学恭同志都在百忙中抽出时间审阅了书稿,提出了宝贵的修改意见、陈绍汾同志、罗和前同志进行了校对。一部份应用实例由李春秀、胡志征、肖友培、黄丹、高文、林雄和董皓等同志的科研工作总结改编而成。董皓和李春秀等同志还协助抄写书稿、绘图,付出了辛勤的劳动。在此一并表示诚挚的谢意。

由于水平有限,难免存在错误之处,敬请读者提出批评指正。

编译者 一九八四年七月二十日

目 录

第一章 概 述	
1.1 MCS—48系列介绍	(1)
1.2 新的器件系列	(1)
1.3 MCS—51系列介绍	(2)
第二章 MCS—48单片微计算机结构	
2.1 提要	(5)
2.2 总体结构	(5)
2.3 引脚说明	(16)
2.4 EPROM的编程、检查和擦除	(18)
2.5 测试和调整	(19)
第三章 扩展的MCS—48系统	
3.1 概述	(22)
3.2 程序存储器的扩展	(23)
3.3 数据存储器的扩展	(25)
3.4 I/O的扩展	(27)
3.5 多片MCS—48系统	(30)
3.6 存储器区域选择	(31)
3.7 控制信号	(31)
3.8 通道特性	(32)
第四章 MCS—48指令系统	
4.1 引言	(33)
4.2 指令系统描述	(36)
第五章 MCS—48应用举例	
5.1 引言	(62)
5.2 硬件举例	(62)
5.3 软件举例	(70)
5.4 应用实例	(74)
第六章 MCS—51结构	
6.1 存储器的组成方式	(89)
6.2 专用寄存器	(91)
6.3 振荡器和时钟电路	(92)
6.4 CPU时序	(92)
6.5 通道操作	(94)
6.6 外部存储器的寻址	(96)
6.7 定时器	(98)
6.8 串行通道	(102)

6.9	中断	(110)
6.10	RST/VPD端	(114)
6.11	8751	(116)
6.12	8051系列单片机引脚说明	(117)
第七章 MCS—51 存储器结构、寻址方式及数据操作		
7.1	存储器结构	(119)
7.2	操作数的寻址	(120)
7.3	数据操作	(123)
7.4	布尔处理器	(123)
7.5	数据传输操作	(123)
7.6	逻辑操作	(125)
7.7	算术操作	(126)
7.8	控制传输	(127)
第八章 MCS—51 指令系统		
8.1	引言	(129)
8.2	指令系统组成(结构)	(132)
8.3	指令系统描述	(137)
第九章 MCS—51 应用实例		
9.1	8051程序设计技术	(177)
9.2	外围接口技术	(188)
9.3	和外围设备的连接	(196)
9.4	MCS—51在JX—I 计息电脑上的应用	(202)
第十章 外围芯片技术说明		
10.1	8243输入/输出扩展器	(205)
10.2	8212——八位输入/输出接口	(210)
10.3	2716——16K(2K×8)紫外线擦除电可编程只读存储器	(214)
10.4	2732——32K(4K×8)紫外线擦除电可编程只读存储器	(219)
10.5	8155/8156RAM和I/O扩展器	(226)
10.6	80C48/80C35/80C49/80C39CHMOS 8 位单片微计算机	(236)
附录 MCS—48、MCS—51 系列芯片引脚图		

第一章 概 述

1.1 MCS-48 系列介绍

MCS-48是英特尔公司在1976年推出的单片微计算机,它具有数字处理系统所需的全部功能。这种单片微计算机和附加的外围芯片总称MCS-48微计算机系列。

主要特点:

1. 8位CPU、RAM、ROM和I/O在一块单片上构成完整的微计算机
2. 单一5V电源
3. 40引脚双列直插式封装
4. 机器周期为 $2.5\mu\text{s}$,所有的指令为1~2个周期
5. 有96条指令,其中70%为单字节
6. 8级堆栈
7. 两个工作寄存器区
8. 有内部可编程定时器/计数器
9. 与8080/8085外围电路兼容

1.2 新的器件系列

由8048和8748开始的MCS-48微计算机系列,目前已由一些新的器件得以扩充,使之功能更强,而价格更低廉。

8048带有 64×8 RAM数据存储器和 $1\text{K} \times 8$ 的ROM程序存储器,而8049的数据存储器和程序存储器的容量都是8048的两倍。8035和8039是内部没有程序存储器的两种兼容的微计算机。8039的数据存储器的容量则是8035的两倍。

8748具有 $1\text{K} \times 8$ 由用户可编程可擦除的EPROM程序存储器,可作为单片计算机的“试验板”,适用于样机研制。

8021是MCS-48系列中一种新的价格很低的微计算机,它的指令系统与8048是兼容的,但引脚不相容。~~8022~~是在8021的基础上加上存储器,I/O和一个A/D转换器的微计算机。详见MCS-48微计算机配件表(表1-1)。

为了使MCS-48单片微计算机能够解决范围广泛的各种问题,可用专门的扩展器或标准存储器及外部芯片使单片机的功能得以扩展。采用8243 I/O扩展器来扩展I/O接口,是一种简便而廉价的方法;8243是24引脚双列直插式封装的,可以为用户提供16根I/O线。如果需要更多的I/O接口,则可以采用多片的8243。

对于诸如键盘、显示器、串行通讯线路等这样一些应用则可以连接标准的MCS-80/85外围电路。8035和8039没有内部程序存储器,可采用各种外部程序存储器。用8155或

8355也可以扩展数据存储器, 8155和8355存储器还带有可编程的I/O通道和定时器。

MCS—48系列微计算机是高效率的控制处理机和算术处理机。它提供的指令系统能使用户对I/O接口内的各根传输线直接进行置位或复位, 还提供了检测A累加器中任何一位的能力, 各种转移指令和查表指令使这些处理机能高效率地实现许多逻辑功能。MCS—48指令系统的70%是单字节的, 其余指令也都只有两个字节, 这意味着在其他计算机中需用1.5K~2K字节程序来实现的功能, 在MCS—48微计算机中只需用1K字节的程序来实现。

表1-1为MCS—48系列微型计算机配件表。

表1-1 MCS—48微计算机配件表

元件名称	型 号	说 明	注 解
MCS—48TM	微计算机	8021 8022 8048 8035 8035L 8049 8039 8035—8 8748—8	1K ROM程序存储器 2K ROM程序存储器并带A/D 1K ROM程序存储器 无程序存储器, 64×8RAM 有掉电保护方式的8035 2K ROM程序存储器 无程序存储器128×8RAM 无程序存储器 1K EPROM程序存储器
		10μs周期 2.5μs周期 1.36μs周期 5μs周期	这些兼容的微计算机, 带有掩膜ROM或有可用光擦除ROM或无内部存储器
	存储器和I/O扩展器	8355 8755A 8155/56 8185	有16根I/O线的2K×8ROM 有16根I/O线的2K×8EPROM 有22根I/O线和定时器的256×8RAM 1K×8RAM
			这些兼容的器件不需要附加外部元件, 就能直接扩展MCS—48微计算机功能
	I/O扩展器	8243	16线I/O扩展器
			廉价的I/O扩展器
	标准ROM	2308 2316 E 2332	1K×8 450ns 2K×8 450ns 4K×8 450ns
			可以廉价地扩展外部程序存储器, 每一种ROM都可以用EPROM来代用
	标准 EPROM	2708 2716 2732	1K×8 450ns 可光擦除 2K×8 450ns 可光擦除 4K×8 450ns 可光擦除
			可由用户擦除并编程
	标准RAM	2111A—4 2101A—4 6101	256×4 450ns 通用I/O 256×4 450ns 专用I/O 256×4 450ns CMOS结构
			用标准的NMOS RAM可以简单地扩展数据存储器, 5101可把功耗缩减到75nW/位

表1-1 (续)

元件名称	型 号	说 明	注 解
兼容的MCS—80/85器件	标准I/O	8212	用作地址锁存或I/O通道三个8位可编程I/O通道串行通讯接收/发送
		8255A	
		8251A	
		8273	
	标准外围芯片	8205	MCS—48和MCS—80的外设是兼容的, 可以很简单地连接象8279这样的专用接口, 将来MCS—80/85的外设
		8214	
		8216	
		8226	
		8253	
	标准外围芯片	8279/78	也将是兼容的
		8291	
		8294	
		8295	
	通用的外设接口	8041	可由用户编程来完成任何一个I/O和控制功能
		8741	

1.3 MCS—51系列介绍

MCS—51系列单片微计算机是英特尔公司在1980年推出的新产品, 同MCS—48相比, 它的结构更为先进, 功能更强。

目前, MCS—51系列包括下列产品: 8051、8031和8751。

8051是一种可以独立使用的高性能的单片计算机, 可用于较复杂的实时控制, 例如通讯、工业控制和计算机智能终端等。由于它的硬件特性和结构的改进, 再加上有新的指令系统, 使得它可以成为一种功能强、价格低的有效控制器, 它特别适合于需要64K字节的程序存储器和64K字节的数据存储器的应用领域。

8051的主要特点:

1. 8位CPU
2. 带有振荡器
3. 4K字节ROM
4. 128字节RAM
5. 21个专用寄存器
6. 32根I/O线
7. 外部数据存储器地址空间为64K
8. 外部程序存储器地址空间为64K
9. 两个16位定时器/计数器

10. 中断结构：两个优先级，五个中断源

11. 一个全双工串行通道

12. 对逻辑操作有位寻址能力

8031是不带机内程序存储器的微型计算机，适用于控制。它可以寻址64K的外部程序存储器和64K的数据存储器。如果组成的系统还需要更大的容量，MCS—51系列的每一种机型都可以加以扩展。它们的外围电路和MCS—80、MCS—85相兼容。实际上，8051是一个在片内带有4K掩膜编程ROM的8031，而8751则是具有4K字节的可编程可擦除EPROM的8031。

MCS—51系列的这三种机型（8051、8031、8751）的引脚是完全兼容的，这就使得其开发的工作量很小，而灵活性很大。8751适用于开发样机，小容量和需加修改的应用方面；8051则用于廉价的应用产品，8031可用于希望有较灵活的外部程序存储器，和便于修改和检查的应用领域。

第二章 MCS—48单片微计算机结构

2.1 提 要

本章详细阐述了MCS—48单片微计算机的各种功能特性,介绍其总体结构,(其方框图如图2-1所示)并逐一对各功能块的工作原理进行详细说明。

2.2 总体结构

下面把8048分解成各个功能块,并且逐个地加以细述。

2.2.1 运算部件

运算部件实现了8048的基本的数据操作功能,可分为四部分:

运算单元 (ALU)

累加器

进位标志

指令译码器

在一个典型的操作中,存储在累加器中的数据和在内部总线上的另一来源(例如寄存器或I/O通道)的数据在ALU中进行运算,所得的结果则存储在累加器或另一个寄存器中。

指令译码器

每条指令的操作码部份存储在指令译码器中,并转换成各种输出信号以控制运算部件各单元的操作,即控制数据源和目的寄存器及在ALU中执行的操作。

运算单元

ALU可接收一个或两个8位的数据字,并在指令译码器的控制下产生一个8位的运算结果。ALU执行如下操作:

1. 带进位或不带进位的加(法)
2. 与、或、异或
3. 增量或减量
4. 位求反
5. 循环左、右移
6. 半字节交换
7. 十进制调整

如果由ALU执行的操作产生一个大于8位的值(最高有效位溢出),则在程序状态字中的进位标志置1。

累加器

累加器是微计算机中一个最重要的数据寄存器,它可以作为ALU的一个输入数据源,并经常用于存放操作结果,要出入I/O通道和存储器的数据通常也经过累加器。

2.2.2 程序存储器

程序存储器为 1024×8 位或 2048×8 位,它们由程序计数器(PC)寻址。在8748中,程序存储器是用户可编程可擦除的EPROM;在8048/8049中只有生产厂家掩膜编程的只读ROM;而8035/8039没有内部程序存储器,应和外部存储器连用。这几种微计算机的程序代码是完全兼容的。

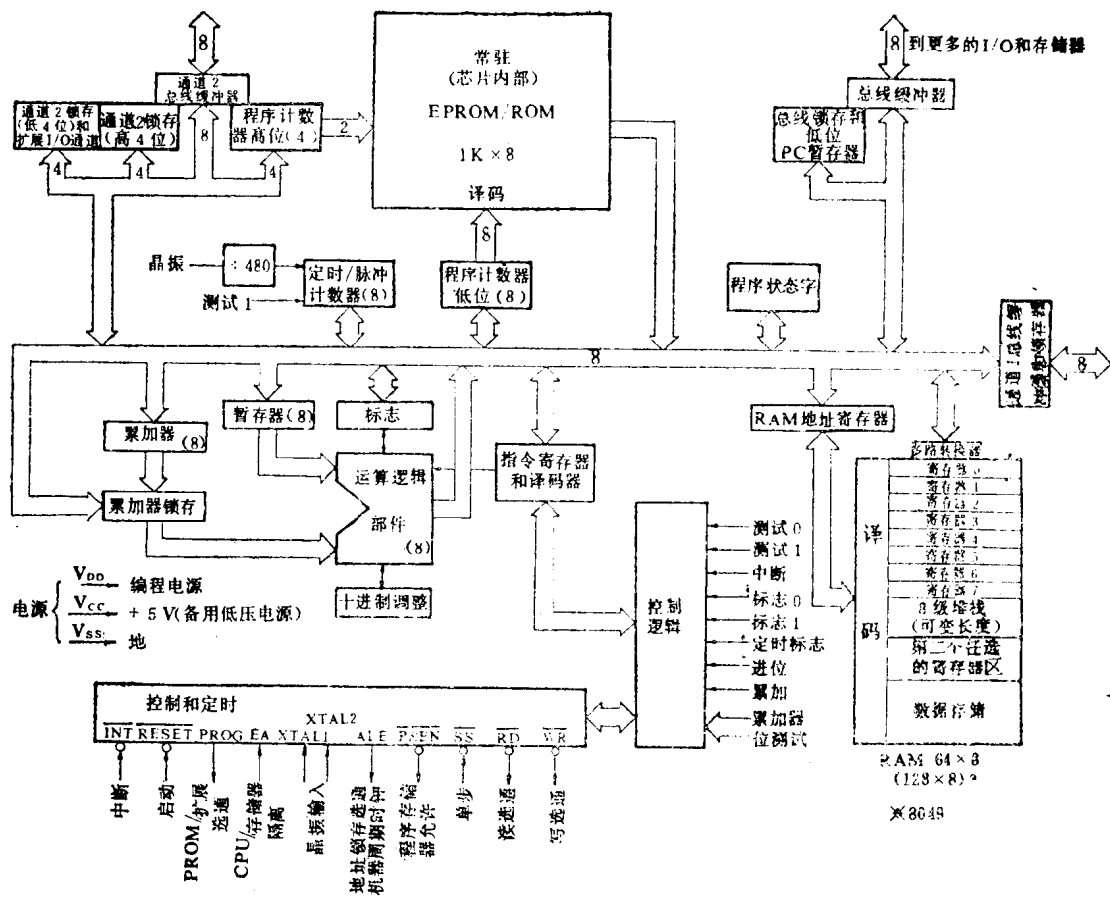


图 2-1 8048 方框图

在程序存储器图 2-2 中有三个特别重要的专用单元：

- 0 单元：触发微计算机的“复位”输入线,即从 0 单元取出第一条指令。
- 3 单元：触发微计算机的中断输入线（如果已经开中断）即转移到 3 单元执行中断服务子程序。
- 7 单元：由于定时器/脉冲计数器的溢出而产生的中断（如果已经开中断）即转移到 7 单元执行中断服务子程序。

所以计算机启动后要执行的第一条指令应存在 0 单元,外部中断服务子程序的第一个字节应存在 3 单元,定时器/脉冲计数器中断服务子程序的第一个字节应存在 7 单元。程序

存储器可用于储存常数和程序指令,例如用MOVP和MOVP3指令可以很容易地访问数据“查寻”表。

2.2.3 数据存储器

数据存储器由 64×8 或 128×8 位组成(见图2-3),所有的单元都可由两个RAM指示寄存器中的任一个来间接寻址,这两个寄存器存放于寄存器阵列的0地址和1地址单元。另外,RAM阵列的前8个单元(0~7)设计成工作寄存器,可用一些指令直接寻址。由于这些寄存器的寻址较方便,所以,它们通常用于存储时常要存取的结果。DJNZ指令允许程序员用单字节指令来对寄存器进行减量和测试,这样工作寄存器就可用作一个高效率的循环程序的计数器。

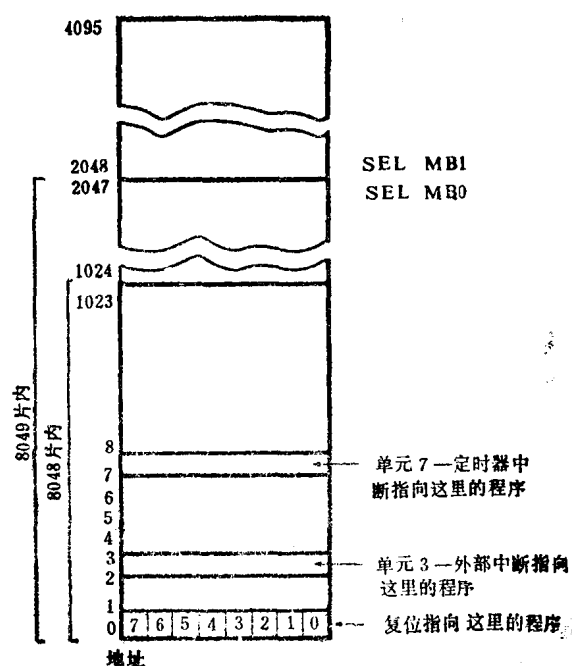


图 2-2 程序存储器分布

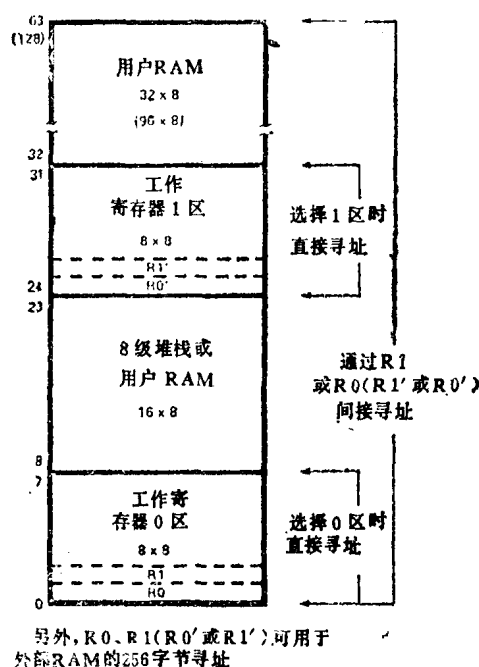


图 2-3 数据存储器分布

通过执行一条选择工作寄存器区指令(SEL RB),可以指定RAM阵列中的24~31单元为工作寄存器以代替0~7单元,这时24~31单元可直接寻址。这第二组工作寄存器能用作第一组工作寄存器的扩展或在中断服务程序中使用,使得在执行一条选择寄存器区指令后,可以立即把在主程序中使用的第一个工作寄存器区的内容“保护”起来。应注意到24~31单元如不用作工作寄存器,则仍然与通用RAM一样寻址。选择寄存器区指令有效地产生两个指示寄存器(R0'和R1'),它们和R0,R1一起使用可方便地同时指向RAM的四个独立的工作区域。8~23RAM单元也有双重作用,它们可用作如2.2.6节所论述的PC堆栈,这些单元在调用子程序期间可用SP(堆栈指示器)寻址,也可用R0和R1寻址。如果子程序的嵌套少于8级,就不需要用全部堆栈寄存器,其余的仍可作为通用的RAM单元。每少用一级子程序的嵌套,就给用户提供了两个附加的寄存器。

2.2.4 输入/输出 (I/O)

8048有27根I/O线,这些线包括了三组8位通道,这三组通道可作为输入、输出或双向通道。另外有三个“测试”输入端,当用条件转移指令来测试时,这三个输入端的信号能够改变程序执行的顺序。

通道1和通道2

每个通道为8位,具有相同的特性。作为输出通道时,写入这些通道的数据可加以静态锁存并保持不变,一直到有另外的数据重新写入为止。作为输入通道时它们是非锁存式的:即在用输入指令读取之前,输入数据必须一直保持。输入信号应完全与TTL兼容,输出信号可驱动一个标准的TTL负载。

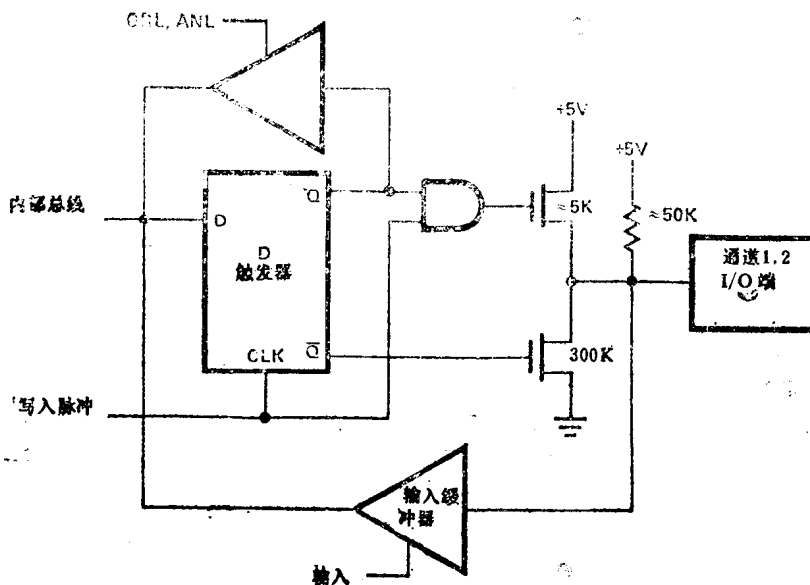


图 2-4 “准双向”通道结构

由于其特殊的输出电路结构,通道1和通道2也叫做“准双向”。通道的每一位可以作为输入或输出,或同时兼作输入和输出,并有输出的静态锁存。图2-4详细地画出了电路结构:每一条端线通过一个约50kΩ的电阻上拉到+5V,这就能充分地给TTL高电平供给源电流,也能被标准的TTL门电路下拉到低电平,因此允许同一端同时作为输入和输出。为了在从“0”到“1”的转换时有一个短的开关时间,每当有一个“1”写入到通道位上时,一个约5kΩ的低阻抗场效应管即在瞬间(约500ns)导通。当一个“0”写入通道位时,一个约300Ω的低阻抗场效应管克服了轻微的提拉电流,并供给了TTL灌入电流。由于这个下拉晶体管是一个阻抗很低的元件,所以当任何一个通道位要用作输入时,首先必须在这个通道位写入一个“1”。整机复位使所有的通道位处于高阻“1”状态。正是这种结构使得同一通道位可用作输入或输出,也使得同一通道位可以同时兼作输入和输出。在准双向通道上结合使用逻辑ANL和ORL指令,则为8位微计算机提供了有效的实现单线输入和输出的方法。

总线

总线也是一个8位通道,它是一个真正的受输入输出选通脉冲控制的双向通道。如果不需要双向通道时,总线可以用作静态锁存输出通道或不锁存的输入通道,此时不能同时兼作输入和输出。

作为一个静态通道,总线用OUTL指令写入和锁存数据,用INS指令输入数据。OUTL和INS指令在相应的RD和WR输出选通线上产生脉冲,而在静态通道方式时这些信号通常是不用的。作为一个双向通道,MOVX指令用于读和写,写操作在WR输出端产生一个脉冲,输出数据在WR的后沿有效。读操作在RD输出端产生一个脉冲,输入数据在RD脉冲后沿有效。不读不写时,总线处于高阻状态。请参看3.7节和3.8节。

2.2.5 测试和中断输入

T0, T1 和INT₃端作为输入端,并可用条件转移指令加以测试。这样不用把输入信号装入累加器中,而可以直接由输入信号来产生程序分支。T0, T1和INT₃还有一些功能,详见2.3节的论述。

2.2.6 程序计数器和堆栈

程序计数器是一个独立的计数器,如图2-5所示,而程序计数器堆栈则用数据存储器阵列中的寄存器对构成。程序计数器只用10位(或11位)来寻址机内程序存储器的1024)或2048)字节,而最高位则用于寻址外部程序存储器。通过触发“复位”线可将程序计数器置零。

调用一个中断服务程序或子程序使得程序计数器的内容存储在程序计数器堆栈的寄存器对中。至于用8对寄存器对中的哪一对则由程序状态字(PSW)(如图2-6)中的3位堆栈指针(SP)来确定。数据RAM 8-23单元作为堆栈寄存器,用于储存程序计数器的内容和PSW的高四位(如图2-7所示)。堆栈指针置成“000”时即指向RAM的第8、9单元,调用第一个子程序或中断服务程序即把程序计数器的内容送入RAM阵列的第8、9单元,然后堆栈指针加1,指向第10和11单元以准备另一次调用。子程序的嵌套容量为8级时,堆栈不会溢出。如果产生溢出,当堆栈指针从“111”溢出成“000”时,堆栈最深处的存储地址(在第8、9单元)将丢失。堆栈也可能从“000”下溢成“111”。

子程序的结束,是以一条返回指令(RET或RETR)为标志的。返回时SP减1,它所指向的寄存器对的内容送回程序计数器。

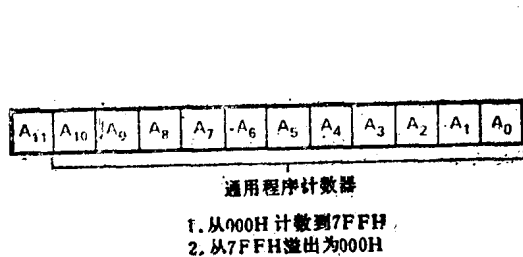


图 2-5 程序计数器

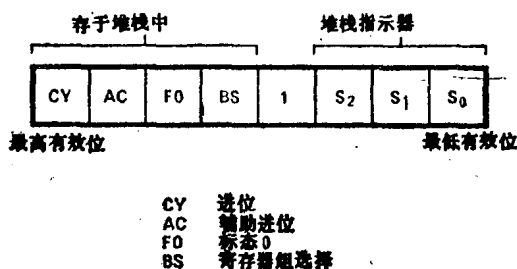


图 2-6 程序状态字 (PSW)

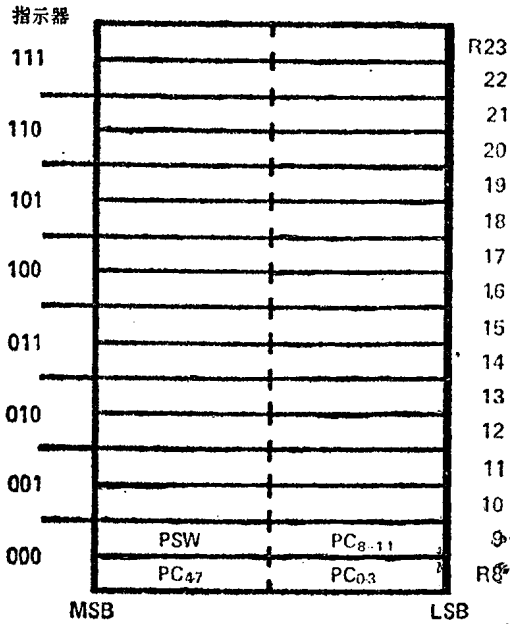


图 2-7 程序计数器堆栈

2.2.7 程序状态字 (PSW)

一个能装入累加器并从累加器取出的 8 位状态字,叫做程序状态字(PSW)。图2-6 说明了这个状态字的有效信息。程序状态字实际上是一组触发器,能同时写入和读出。写入 PSW 的功能使得机器状态在掉电之后能容易地恢复。

PSW的高四位在每次调用子程序和中断服务程序时存入程序计数器堆栈,并在执行RETR返回指令时恢复。RET指令则不恢复PSW。

PSW的各位定义如下:

0~2位: 堆栈指针位 (S0, S1, S2)

3 位: 不用 (当读出时为“1”电平)

4 位: 工作寄存器区选择位 (BS)

0 = 0 区

1 = 1 区

5 位: 标志 0 位 (F0): 由用户控制的标志,能被求反或清除,并可用条件转移指令 JF0测试。

6 位: 半进位 (AC), 由ADD指令产生的进位,用于十进制调整指令——DA A。

7 位: 进位标志 (CY), 用于指明前一个操作所产生的累加器溢出。

2.2.8 条件转移逻辑

微计算机的条件转移逻辑使得用户程序能够测试计算机内部和外部的某些条件。通过执行条件转移指令,下列条件能够改变程序执行的顺序。见表2-1。

表2-1 改变程序执行顺序的条件

被 测 试 部 件	转 移 条 件	
	全 0	不是全 0
累加器	—	1
累加器位	—	1
进位标志	0	1
用户标志 (F0、F1)	—	1
定时器溢出标志	—	1
测试输入 (T0、T1)	0	1
中断输入 (INT)	0	—

2.2.9 中 断

在INT端加上一个“0”电平即启动一个中断序列,中断是用电平触发的,低电平有

效,所以允许一些中断源在 $\overline{\text{INT}}$ 输入端“线或”(见图2-8)。微计算机在每个机器周期的ALE期间采集一检测中断输入,一旦检测到有中断请求,则在当前指令的所有周期执行完毕之后,就转移到程序存储器的第3单元,执行中断服务程序。程序存储器的第3单元通常包含一条无条件转移指令,转移到放在程序存储器别处的中断服务程序的入口。中断服务程序的结束以执行一条返回并恢复状态指令RETR为标志。中断是单级的,一旦一个中断请求被检测到,所有其他中断请求都无效,一直到执行了RETR指令后再重新允许中断输入为止。这种时序也适用于因计时器溢出而产生的内部中断。如果一个内部定时器/脉冲计数器产生中断,并且同时检测到一个外部中断,则承认外部中断。详见下面定时器/计数器部份有关中断的论述。如果需要,我们可以设置第二级外部中断。办法是:置定时器/计数器中断于中断允许状态,将计数器的值置成“FFH”(比溢出值小1),并启动计数器工作。此时,当T1输入端从“1”变到“0”,即会产生一个指向7单元的中断矢量。

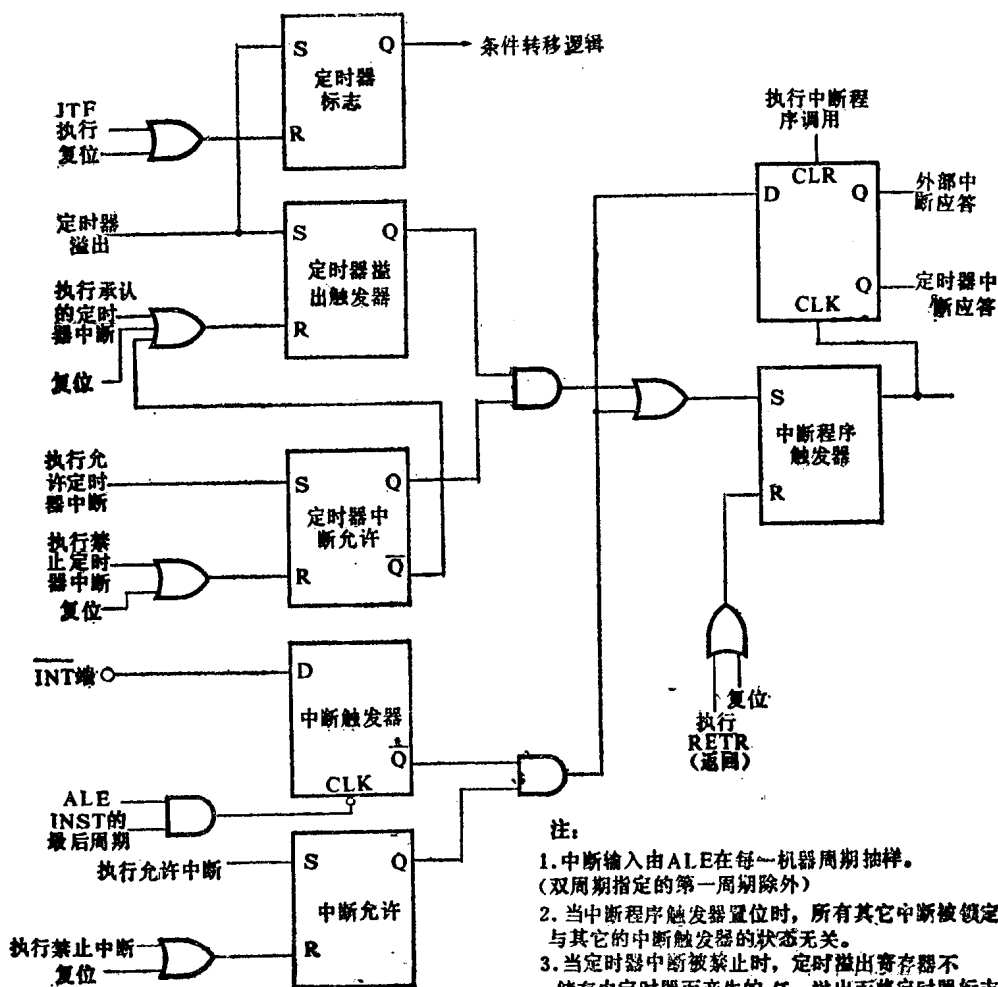


图2-8 中断逻辑

中断的定时

程序用EN I和DIS I指令来允许和禁止中断输入。复位时禁止中断并持续到用户程