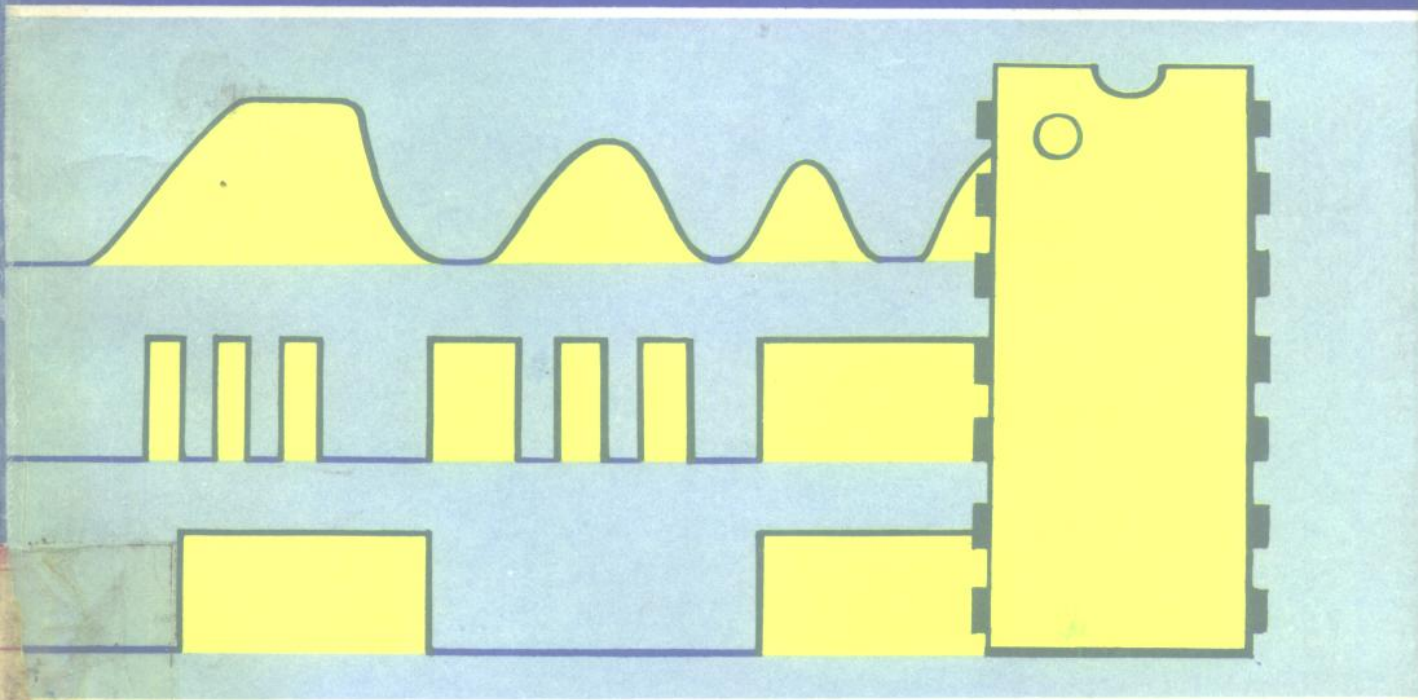


脉冲与数字电路

MAICHONG YU
SHUZI DIAN LU

● 龙宪惠
● 陈明俊
● 傅友登
编 著



● 四川大学出版社

TN78
L78

355415

脉冲与数字电路

龙宪惠 陈明俊 傅友登 编著



四川大学出版社

1991年·成都

(川) 新登字014号

责任编辑: 王敦平

封面设计: 冯先洁

技术设计: 王敦平

脉 冲 与 数 字 电 路

龙宪惠 陈明俊 傅友登 编著

四川大学出版社出版发行

(成都市望江路29号)

四川省新华书店经销

郫县犀浦印刷厂印刷

787×1092mm 16开本

24 印张

526 千字

1991年12月第1版

1991年12月第1次印刷

印数: 0001—3000 册

ISBN 7-5614-0450-6/TN·4

定价: 6.50元

内 容 提 要

本书共分九章。第一、二、四章为基础部分，介绍开关和逻辑元件，分别讨论门电路、触发器和逻辑代数，其他各章分别讨论组合逻辑电路、时序逻辑电路的分析和设计方法，介绍大规模存储器、各种脉冲波形的产生、变换电路，以及各种常用D/A和A/D变换方案和具体电路。

本书可供高等学校理工科无线电类专业脉冲与数字电路课程教材，亦可供有关工程技术人员参考。



前 言

本书是作者在四川大学理科各系有关电子电气专业学生讲授《脉冲与数字电路》课程的基础上,总结多年教学实践经验,并根据教学大纲,结合国内外中、大规模和超大规模集成电路的迅猛发展情况,对教材经过较大的修改和补充而成。在编写过程中,我们既注意加强教材的理论性、系统性,又强调实践性、实用性及作为应用技术的先进性、新颖性,突出教材的应用领域,尽量反映现代科学技术的最新成果。这样,使学生既能掌握比较系统的基本理论,又能具有进行脉冲与数字逻辑电路设计的独立工作能力。

全书共分九章。第一章门电路,在讨论了半导体开关元件之后,讨论TTL、ECL和MOS门电路。第二章逻辑代数,是基础理论,系统讨论逻辑函数及其化简方法,提供分析和设计数字电路的数学工具。第三章组合逻辑电路,讨论组合逻辑电路的分析和设计方法,并介绍了一些常用的组合逻辑电路。第四章集成触发器,介绍时序逻辑电路中的基本单元电路。第五章同步时序逻辑电路,讨论同步时序逻辑电路的特点、分析和设计方法,以及集成同步时序逻辑电路和脉冲异步时序电路的分析和设计方法。第六章电平异步时序逻辑电路,讨论电平异步时序电路的分析和设计方法,并介绍电平异步时序电路中的冒险现象及其消除方法。第七章大规模集成存贮器,介绍只读存贮器(ROM)和随机存取存贮器(RAM)等的结构、工作原理和操作过程,并介绍集成注入逻辑(I²L)和电荷耦合器件(CCD)等新型器件的工作原理。第八章脉冲波形的产生和变换,讨论脉冲与数字系统中常用的各种脉冲波形的产生、变换方法及其电路。其中的开关元件主要由门电路、运算放大器和功能电路(如集成单稳态触发器、斯密特电路、集成定时器等)担任。第九章数-模及模-数(A/D, D/A)转换,从无线电技术的应用出发,讨论各种数-模和模-数转换器的工作原理和电路结构。

本书第一、八章由龙宪惠编写,第二、三、七、九章由傅友登编写,第四、五、六章由陈明俊编写。全书由龙宪惠担任主编。

在编写本书时,虽力求遵从教学规律,并有利于学生自学。但由于编者水平有限,书中难免有不妥和错误之处,恳请读者批评、指正。

编 者

1991.11

目 录

第一章 门电路	(1)
1.1 半导体开关.....	(1)
1.1.1 半导体二极管开关.....	(1)
1.1.2 双极型三极管开关.....	(4)
1.1.3 MOS场效应管 开关.....	(11)
1.2 基本逻辑关系和基本逻辑门.....	(16)
1.2.1 基本逻辑关系.....	(16)
1.2.2 正负逻辑的概念.....	(17)
1.2.3 基本逻辑门电路.....	(17)
1.2.4 与非门 (DTL).....	(20)
1.3 晶体管 - 晶体管逻辑门 (TTL).....	(20)
1.3.1 TTL与非门电路.....	(21)
1.3.2 TTL门的改进型.....	(24)
1.3.3 TTL门扩展器.....	(25)
1.3.4 其他类型的TTL门.....	(26)
1.4 射极耦合逻辑门 (ECL).....	(29)
1.4.1 ECL电流型开关.....	(29)
1.4.2 ECL门电路.....	(30)
1.4.3 ECL门的主要技术性能.....	(31)
1.4.4 电平转换电路.....	(33)
1.5 MOS逻辑门.....	(33)
1.5.1 NMOS逻辑门电路.....	(33)
1.5.2 CMOS逻辑门电路.....	(35)
习题.....	(39)
第二章 逻辑代数	(42)
2.1 数制与码.....	(42)
2.1.1 数制.....	(42)
2.1.2 数制转换.....	(44)
2.1.3 码.....	(46)
2.2 逻辑代数.....	(49)
2.2.1 逻辑代数的基本概念.....	(49)
2.2.2 逻辑代数的公理、定理和规则.....	(50)
2.3 逻辑函数的标准型.....	(53)
2.3.1 函数的积之和标准型.....	(53)

2.3.2	函数的和之积标准型	(54)
2.3.3	由真值表导出逻辑函数标准型	(54)
2.3.4	完全描述及非完全描述逻辑函数	(55)
2.4	几种导出逻辑门	(56)
2.4.1	与非运算和或非运算	(56)
2.4.2	与或非运算	(57)
2.4.3	异(异或)运算	(57)
2.4.4	同运算(符合逻辑运算)	(58)
2.4.5	逻辑运算的完备性	(59)
2.5	逻辑函数的描述方法	(59)
2.5.1	逻辑断语 真值表及逻辑表达式	(59)
2.5.2	卡诺图	(60)
2.5.3	逻辑图	(63)
2.6	逻辑函数的化简	(64)
2.6.1	最简的概念	(64)
2.6.2	公式法化简逻辑函数	(65)
2.6.3	卡诺图化简逻辑函数	(66)
2.6.4	表格法化简逻辑函数	(69)
	习题	(77)

第三章 组合逻辑电路 (82)

3.1	组合逻辑电路的基本概念	(82)
3.1.1	组合逻辑电路与时序逻辑电路	(82)
3.1.2	组合逻辑电路的描述方法	(82)
3.1.3	组合逻辑电路的基本类型	(83)
3.2	组合逻辑电路分析	(83)
3.2.1	组合逻辑电路的分析方法	(83)
3.2.2	分析举例	(83)
3.3	组合逻辑电路设计	(86)
3.3.1	组合逻辑电路的一般设计方法	(86)
3.3.2	组合逻辑电路设计举例	(86)
3.4	组合逻辑电路设计的几个问题	(89)
3.4.1	二级逻辑门和三级逻辑门	(89)
3.4.2	多输出逻辑函数设计	(94)
3.4.3	扩大扇入系数	(96)
3.4.4	竞争冒险及克服方法	(98)
3.5	编码器和译码器	(101)
3.5.1	编码器	(101)
3.5.2	译码器	(104)
3.5.3	字符显示译码电路	(109)
3.6	码组变换及码组校验	(113)

3.6.1	格雷码 (Gray) 与二进制码互 换	(114)
3.6.2	码组校验	(116)
3.7	数据分配器和数据选择器	(117)
3.7.1	数据分配器	(117)
3.7.2	数据选择器	(120)
3.8	全加器和比较器	(125)
3.8.1	全加器	(125)
3.8.2	比较器	(129)
	习题	(131)
第四章	集成触发器	(134)
4.1	基本R-S 触发器	(134)
4.1.1	基本R-S触发器的组成及工作原理	(134)
4.1.2	基本R-S触发器的逻辑功能	(135)
4.1.3	或非门构成的基本R-S触发器	(137)
4.2	钟脉冲控制的R-S 触发器	(137)
4.2.1	钟脉冲R-S触发器	(138)
4.2.2	触发器的空翻现象	(139)
4.3	主从触发器	(140)
4.3.1	主从R-S触发器	(140)
4.3.2	主从J-K触发器	(141)
4.4	边沿触发器	(145)
4.4.1	维持-阻塞 D 触发器	(145)
4.4.2	边沿型J-K触发器	(148)
4.5	触发器的功能分类及触发器类型转换	(150)
4.5.1	触发器的分类	(150)
4.5.2	触发器类型的转换	(151)
4.6	激励表的文字填写法	(153)
	习题	(154)
第五章	同步时序逻辑电路	(158)
5.1	时序逻辑电路概述	(158)
5.1.1	组合逻辑电路与时序逻辑电路的区别	(158)
5.1.2	时序逻辑电路的分类	(159)
5.2	同步时序电路分析	(160)
5.2.1	同步时序电路的基本概念	(160)
5.2.2	同步时序逻辑电路分析	(160)
5.3	同步时序电路设计	(164)
5.3.1	概述	(164)
5.3.2	原始状态图 (表) 的形成	(164)
5.3.3	状态化简	(167)
5.3.4	状态编码	(174)

5.3.5 设计举例	(175)
5.4 寄存器和移位寄存器	(178)
5.4.1 数码寄存器	(178)
5.4.2 移位寄存器	(180)
5.5 同步计数器	(185)
5.5.1 计数器的功能和分类	(185)
5.5.2 同步计数器	(186)
5.5.3 同步集成计数器	(203)
5.6 异步计数器	(204)
5.6.1 异步计数器分析	(204)
5.6.2 异步计数器设计	(208)
5.6.3 异步集成计数器	(214)
5.7 序列信号发生器	(216)
5.7.1 反馈移位寄存器型序列信号发生器	(216)
5.7.2 线性反馈移位寄存器型序列信号发生器	(219)
5.7.3 计数器型序列信号发生器	(223)
习题	(225)
第六章 电平异步时序电路	(228)
6.1 电平异步时序电路分析	(228)
6.1.1 概念	(228)
6.1.2 电平异步时序电路分析	(229)
6.2 电平异步时序电路的竞争现象	(234)
6.2.1 竞争现象	(234)
6.2.2 消除竞争的方法	(235)
6.3 电平异步时序电路的冒险现象	(239)
6.3.1 冒险现象	(239)
6.3.2 冒险现象的消除	(241)
6.4 电平异步时序电路设计	(242)
习题	(254)
第七章 集成存贮器	(258)
7.1 集成存贮器的基本概念	(258)
7.2 移位寄存器式时序存贮器	(259)
7.3 随机访问存贮器 (RAM)	(261)
7.3.1 MOS RAM存贮单元	(261)
7.3.2 RAM的结构	(265)
7.3.3 RAM的扩展	(266)
7.4 只读存贮器 (ROM) 和可编程逻辑阵列 (PLA)	(269)
7.4.1 只读存贮器 (ROM)	(269)
7.4.2 可编程逻辑阵列 (PLA)	(276)
7.5 电荷耦合器件 (CCD) 存贮器	(278)

7.5.1	CCD 的工作原理	(279)
7.5.2	CCD 存储器的结构	(282)
7.6	集成注入逻辑 (I^2L)	(284)
7.6.1	I^2L 的工作原理	(285)
7.6.2	I^2L 基本逻辑电路	(286)
	习题	(289)
第八章	脉冲波形的变换与产生电路	(291)
8.1	脉冲波形的限幅和钳位	(291)
8.1.1	脉冲波形的限幅	(291)
8.1.2	脉冲波形的钳位	(300)
8.2	脉冲波形的微分和积分	(304)
8.2.1	微分电路	(304)
8.2.2	积分电路	(307)
8.3	锯齿波电压发生器	(311)
8.3.1	恒流锯齿波电压发生器	(311)
8.3.2	自举电路	(313)
8.3.3	密勒(Miller)积分电路	(315)
8.4	多谐振荡器	(317)
8.4.1	TTL与非门多谐振荡器	(317)
8.4.2	CMOS多谐振荡器	(321)
8.4.3	集成运算放大器多谐振荡器	(322)
8.5	单稳态触发器	(323)
8.5.1	CMOS或非门单稳态触发器	(323)
8.5.2	TTL与非门单稳态触发器	(325)
8.5.3	集成单稳态触发器	(326)
8.6	斯密特触发器	(327)
8.6.1	基本斯密特触发器	(327)
8.6.2	用集成门电路构成的斯密特电路	(331)
8.6.3	集成斯密特电路	(332)
8.6.4	应用举例	(332)
8.7	集成定时器	(334)
8.7.1	集成定时器的组成和功能	(334)
8.7.2	集成定时器的应用举例	(336)
8.8	同步与分频	(339)
8.8.1	自激多谐振荡器的同步和分频	(339)
8.8.2	同步条件	(341)
	习题	(341)
第九章	数-模与模-数转换器	(347)
9.1	概述	(347)
9.1.1	基本概念	(347)

9.1.2	数-模与模-数转换器在数字系统中的地位.....	(347)
9.1.3	D/A 和 A/D 转换器的类别.....	(348)
9.1.4	A/D 和 D/A 转换器的技术进展.....	(348)
9.2	数-模转换器 (DAC).....	(349)
9.2.1	数-模转换器的原理.....	(349)
9.2.2	二进制权电阻 DAC.....	(350)
9.2.3	T 型电阻 DAC.....	(352)
9.2.4	电流激励 DAC.....	(354)
9.3	模拟电子开关.....	(356)
9.3.1	二极管模拟开关.....	(356)
9.3.2	双极型三极管模拟开关.....	(357)
9.3.3	场效应管 (FET) 模拟开关.....	(357)
9.4	模-数转换 (A/D).....	(359)
9.4.1	信号的采样及采样定理.....	(359)
9.4.2	采样-保持电路.....	(360)
9.4.3	量化和编码.....	(360)
9.5	几种典型的 A/D 转换器.....	(362)
9.5.1	并行 A/D 转换器.....	(362)
9.5.2	串-并行 A/D 转换器.....	(364)
9.5.3	逐次比较 A/D 转换器.....	(365)
9.5.4	双积分 A/D 转换器.....	(367)
	习题.....	(370)
	参考书目.....	(372)

第一章 门 电 路

本章首先讨论作为开关元件的半导体二极管、三极管和场效应管的开关特性，然后重点分析三类常用的逻辑门电路：TTL门电路、ECL门电路和MOS门电路的基本工作原理和性能。

§ 1.1 半导体开关

一个理想的电子开关，在接通状态下，其端电压为零（接通电阻为零），在断开状态，流过开关的电流为零（断开电阻等于无穷大），且其接通和断开状态之间的转换时间等于零。然而，任何实际的开关均不可能严格满足这些要求，只能在一定程度上逼近这些条件。其次，一个电子开关，其输入控制端子数和输出端子（被控端子）数均可以是一个或多个。单个开关元件即是单输入控制端和单个输出端的开关，而多输入控制端和多个输出端的开关元件则包括门电路、数字逻辑电路和集成运算放大器等。

1.1.1 半导体二极管开关

半导体二极管在正向偏置时，呈现极低的电阻，在反向偏置时，呈现出极高的电阻而近于开路。同时，二极管在接通和断开之间的转换速度也是极高的，故是一种极好的开关元件。二极管的开关特性包括静态特性和动态特性，静态特性是指输入信号的频率很低，二极管本身的惯性可以忽略不计时，二极管的电压和电流的关系，而动态特性则是指输入信号的频率很高而使得其变化速率可以和二极管本身惯性相比拟时的电压和电流关系。

1. 二极管非线性模型

图 1.1(a) 示出 Si、Ge 二极管的静态特性曲线，图 (b) 为分区线性模型。图中，1, 2, 3 区间分别为二极管的导电区（正向），截止区和击穿区的工作曲线。相应的代数方程如下：

$$\begin{aligned}v_D &= V_T + r_D i_D, & i_D > I_Q \\i_D &= -I_0 + \frac{v_D}{r_R}, & -BV_R < v_D < V_Q \\v_D &= -BV_R + i_D r_Z, & i_D < -BI_R\end{aligned}\quad (1.1)$$

可用下列连续函数更精确地描述二极管除击穿区外的伏—安特性，

$$i_D = I_0 [e^{(v_D - r_D i_D)/\varphi T} - 1] + \frac{v_D}{r_R} \quad (1.2)$$

其中, I_0 为二极管的反向饱和电流, φ_T 为温度电位, 在常温 (27°C) 下, $\varphi_T \approx 26\text{mV}$, r_b 为体电阻, r_R 为漏电阻。由此可知当 $v_D > V_T$ 时, i_D 呈指数上升, $i_D \approx I_0 e^{(v_D - r_b i_D)/\varphi_T}$, 二极管处于正向导电区, 当 $v_D < 0$, 且 $|v_D|$ 大于数倍 φ_T 时, $i_D \approx -I_0$, 二极管处于反向截止区。因而, 可将 (1.1) 式的分区条件近似改为

正向导电区 $v_D > V_T$

反向截止区 $v_D < 0$

对于硅材料的二极管, $V_T = 0.6 \sim 0.7\text{V}$, 称为二极管的门限电压, 其正向导通电压 $V_D = 0.7 \sim 0.9\text{V}$, 它们都与二极管的正向工作电流有关。如果二极管导电时, 正向电阻 r_D 远小于外部电路电阻, 正向导通电压 V_D 远小于输入控制电压或电路电源电压, 则当 $v_D > V_T$ 时, 可将二极管视为短路, 近似为理想开关。

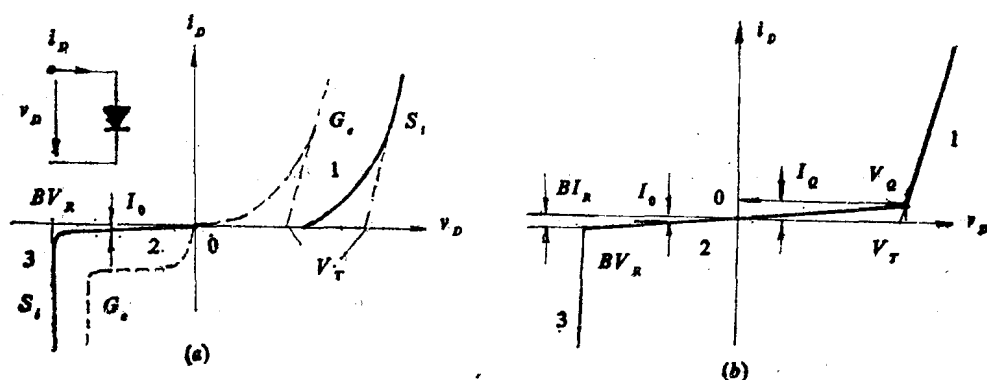


图1.1 二极管特性曲线及分区线性模型

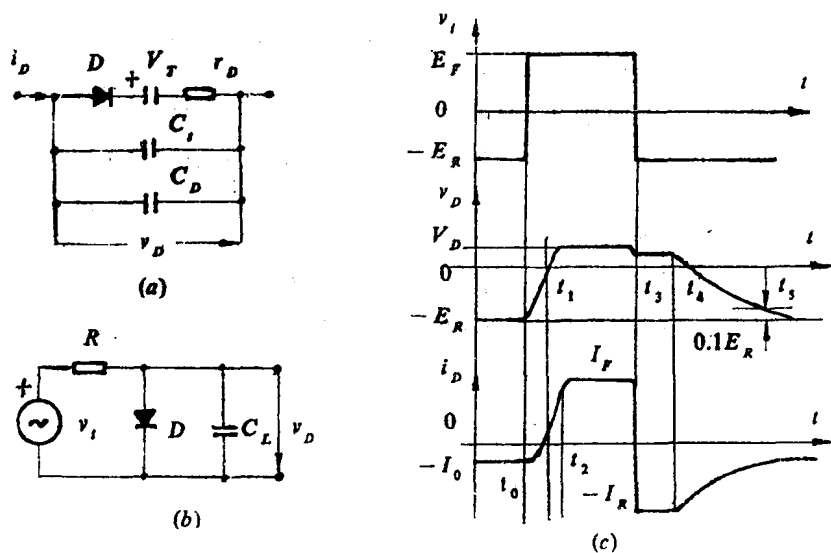


图1.2 二极管的开关时间

2. 二极管的动态模型

二极管的开关特性可用图1.2(a)的动态等效电路来描述, 其中 C_i 为结电容, C_D 为扩散电容。

在 $t=t_0$ 时刻以前, 二极管处于截止状态, $i_D = -I_0$, $v_D = -E_R$ 。在 t_0 时刻, v_i 突然从 $-E_R$ 跃升至 E_F , 二极管必须经过两个阶段才能建立起稳定的导通状态。首先是导通延迟阶段。在二极管截止时, PN结体区的非平衡载流子电荷 $Q \approx 0$, 其开关惯性完全由结电容 C_i 的充电过程决定, 当 C_i 上建立起 V_T 时结束。此后, 便是导通稳态建立过程。在此过程中, 非平衡载流子逐步建立, 当其达到稳态值的90%时而结束。图中, $t_0 \sim t_1$ 为导通延迟时间 t_d , $t_1 \sim t_2$ 为导通稳态建立时间, 亦称二极管电流的上升时间 t_r 。这两个时间之和, 称为二极管的接通时间 $t_{on} = t_d + t_r$ 。

在 $t=t_3$ 时刻, 输入电压 v_i 从 E_F 跃降至 $-E_R$, 但二极管并不立即截止, 也须经过两个阶段才能建立起截止状态。第一个阶段常称为存贮时间 t_s , 在此期间, 存贮于体区的非平衡载流子 Q 将逐渐下降直至为零。此后便是截止稳态建立时间, 最终建立 $v_D = -E_R$ 和 $i_D = -I_0$ 的状态。如图1.2(c)所示, $t_3 \sim t_4$ 为 t_s , $t_4 \sim t_5$ 为 t_f , t_s 和 t_f 之和称为关断时间 $t_{off} = t_s + t_f$, 亦称反向恢复时间。二极管中, t_{on} 比 t_{off} 小一个数量级以上, 所以, 限制二极管开关速度的主要是反向恢复时间。

由电流连续性方程, 可得二极管开关的动态模型

$$i_D = \frac{Q}{\tau_b} + \frac{dQ}{dt} + \frac{dQ_i}{dt} \quad (1.3)$$

其中, τ_b 为体区非平衡载流子的平均寿命, Q_i 为PN结区的非平衡载流子电荷, Q 为体区非平衡载流子电荷。根据这一方程, 可将二极管的开关特性分区线性化, 求出上述的开关时间。

在从 t_0 开始的导通延迟的第一阶段, $Q \approx 0$, $i_D = \frac{dQ_i}{dt} = \frac{dQ_i}{dv_D} \cdot \frac{dv_D}{dt} = C_i \frac{dv_D}{dt}$ 。根据PN结理论, $C_i = C_0(\phi_0 - v_D)^{-1/n}$, $C_0 = k\phi_0^{-1/n}(1 - 1/n)$, ϕ_0 为接触电位, 约0.6~0.8V, $n=2 \sim 3$, k 为材料常数, i_D 和 v_D 为非线性关系。但这一阶段, 可用 C_i 的平均值代替, $\bar{C}_i = (V_2 - V_1)^{-1} \int_{V_1}^{V_2} C_i dv_D$, 则 $i_D = \bar{C}_i \frac{dv_D}{dt}$ 。由图1.2(b)的电路, 记 v_D 为 v_0 ,

$$R(\bar{C}_i + C_L) \frac{dv_0}{dt} + v_0 = E_F, \quad v_0(0^+) = v_0(0^-) = -E_R \quad (1.4)$$

解之, 令 $\tau_{d1} = R(\bar{C}_i + C_L)$, 得

$$v_0(t) = E_F - (E_F + E_R)e^{-t/\tau_{d1}}$$

令 $v_0(t_d) = V_T$, 得导通延迟时间 t_d 为

$$t_d = \tau_{d1} \ln \left(1 + \frac{E_R + V_T}{E_F - V_T} \right) \quad (1.5)$$

在从 t_1 开始的正向导通稳态建立过程中, PN结处于正向偏置, $\frac{dQ_i}{dt} = 0$, 由(1.3)式

$$\frac{dQ}{dt} + \frac{Q}{\tau_b} = I_F, \quad I_F = \frac{E_F - V_T}{R + r_D} \quad (1.6)$$

起始条件 $Q(0) = 0$ 。解得

$$Q(t) = \tau_b I_F (1 - e^{-t/\tau_b})$$

由 $Q(t_r)$ 达到稳态值 $\tau_b I_F = Q(\infty)$ 的 90%，得上升时间 t_r 为

$$t_r \approx 2.3\tau_b \quad (1.7)$$

在从 t_s 开始的从正向导电到反向截止的第一阶段内，虽然输入电压突然反向，但由于二极管体区存贮了大量的非平衡载流子，故仍导电，只不过由于外加信号反向，电流反方向。由于 $\frac{dQ}{dt} = 0$ ， $i_D = -I_R = -\frac{E_R + V_D}{R}$ ，由 (1-3) 式

$$\frac{dQ}{dt} + \frac{Q}{\tau_b} = -I_R, \quad Q(0) = \tau_b I_F \quad (1.8)$$

解得

$$Q(t) = -I_R \tau_b + [\tau_b I_F + \tau_b I_R] e^{-t/\tau_b}$$

令 $Q(t_s) = 0$ ，得存贮时间 t_s 为

$$t_s = \tau_b \ln \left(1 + \frac{I_F}{I_R} \right) \quad (1.9)$$

最后，在从 t_s 开始的反向截止稳态建立时间 t_f 里， Q 和 $\frac{dQ}{dt}$ 皆为 0，则

$$R(\bar{C}_t + C_L) \frac{dv_0}{dt} + v_0 = -E_R, \quad v_0(0) = 0 \quad (1.10)$$

求解

$$v_0(t) = -E_R (1 - e^{-t/\tau_{d1}})$$

令 $|v_0(t_f)| = 0.9E_R$ ，得到下降时间 t_f 为

$$t_f = 2.3\tau_{d1} \quad (1.11)$$

1.1.2 双极型三极管开关

1. 三极管的非线性模型 (Ebers-Moll)

三极管可以视为两个背靠背的 PN 结结合而成，而基区的宽度远小于少数载流子的扩散长度。三极管的静态等效电路如图 1.3 所示。其中 I_{ef} 和 I_{cf} 分别为发射极结和集电极结的注入电流，相应的电流传输系数分别为 α_n 和 α_i 。通常 $\alpha_n = 0.95 \sim 0.99$ ， $\alpha_i = 0.01 \sim 0.5$ 。由图可知：

$$I_e = I_{ef} - \alpha_i I_{cf}$$

$$I_c = I_{cf} - \alpha_n I_{ef}$$

$$I_b = -I_e - I_c$$

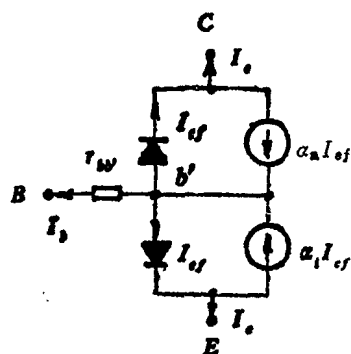


图1.3 三极管的静态等效电路

代入 $I_{ef} = I_{es}(e^{qV_{be'}/KT} - 1)$ 和 $I_{cf} = I_{cs}(e^{qV_{bc'}/KT} - 1)$ ，得 Ebers-Moll 关系式

$$\begin{cases} I_e = I_{es}(e^{qV_{be'}/KT} - 1) - \alpha_i I_{cs}(e^{qV_{bc'}/KT} - 1) \\ I_c = I_{cs}(e^{qV_{bc'}/KT} - 1) - \alpha_n I_{es}(e^{qV_{be'}/KT} - 1) \end{cases} \quad (1.12)$$

式中 I_{es} , I_{cs} 为管子常数, b' 为实际基极, 而 B 为基极引线。

2. 三极管的特性曲线分区线性模型

图 1.4 示出常用的共射极开关电路及三极管开关的输入及输出特性曲线。其中, 输出特性曲线可以分为四个区域, I 为截止区, II 为放大区, III 为饱和区, IV 为击穿区。击穿区使用极少, 下面将不予讨论。

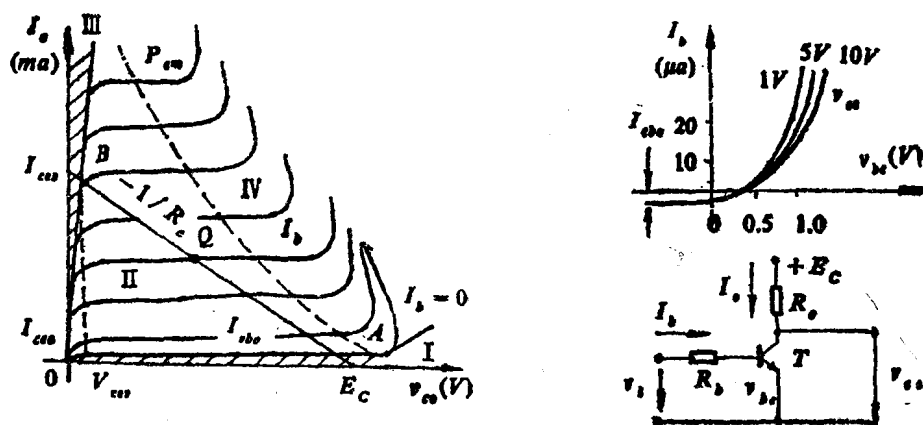


图1.4 三极管开关及其特性曲线

在截止区, 三极管的两个 PN 结均深度反偏, $v_{be} < 0$ 或者 $v_{be} < V_{TE}$ (通常, 对硅三极管为 $0.6 \sim 0.7V$), $v_{bc} < 0$ 。此时, 若 $I_b = 0$, 则 $I_c = I_{ceo} = (1 + \beta)I_{cbo}$; 若 $I_e = 0$, 则 $I_e = I_{cbo}$; 若 I_{ceo} 和 I_{cbo} 与外部电路电流相比可以忽略时, 则三极管的三个极均断开而成为理想开关。

在放大区, $v_{be} > V_{TE}$ 且 $v_{bc} < 0$, 由 (1.12) 可得熟知的关系: $I_c = \alpha I_e + I_{cbo}$, 或者 $I_c = \beta I_b + I_{ceo}$, $\beta = \alpha / (1 - \alpha)$, $\alpha = \alpha_n$, 集电极电流与基极电流成比例增加。

在饱和区里, $v_{be} > V_{TE}$ 且 $v_{bc} > V_{TC}$, 即两个 PN 结都正向偏置。此时, 三极管的集电极电流已不受基极电流控制, 仅决定于电源电压 E_c 和外部电路。利用 (1.12) 可以证明,

$$V_{ces} = v_{be'} - v_{bc'} = V_{bes} - V_{bcs} = \varphi_T \ln \frac{\beta_n + (1 + \beta_i)N}{N - 1} \cdot \frac{1}{\beta_i}$$

$$N = \beta \frac{I_b}{I_c}, \quad \beta_n = \frac{\alpha_n}{1 - \alpha_n}, \quad \beta_i = \frac{\alpha_i}{1 - \alpha_i}$$

$$r_{ces} = \left. \frac{\partial V_{ces}}{\partial I_c} \right|_{I_b=0} = -\frac{\varphi_T}{I_b} \left(\alpha_i - \frac{1}{\alpha_n} \right)$$

在上面的几个关系中, V_{ces} 称为集电极饱和压降, 通常为 $0.1 \sim 0.3V$, V_{bes} 为基极饱和压

降, 近似为 0.7V , N 为饱和深度, 亦称过饱和系数。此时的集电极电流定义为集电极饱和电流 I_{CH} 为

$$I_{CH} = \frac{E_C - V_{ces}}{R_C} \quad (1.13)$$

若 $V_{ces} \ll E_C$, $I_{CH} \approx E_C/R_C$ 。在放大区和饱和区的分界线上, $I_{CH} = \beta I_b + I_{ceo}$, 忽略 I_{ceo} , 并记此时的 I_b 为 I_{bH} , 则

$$I_{bH} = \frac{I_{CH}}{\beta} = \frac{E_C - V_{ces}}{\beta R_C} \approx \frac{E_C}{\beta R_C} \quad (1.14)$$

从 I_{bH} 再进一步增加 I_b , 集电极电流将不会再增加, 故可将放大区和饱和区的条件改为:

$$\begin{cases} \text{放大区: } v_{be} > V_{TE} \text{ 且 } I_b < I_{bH} \\ \text{饱和区: } v_{be} > V_{TE} \text{ 且 } I_b > I_{bH} \end{cases} \quad (1.15)$$

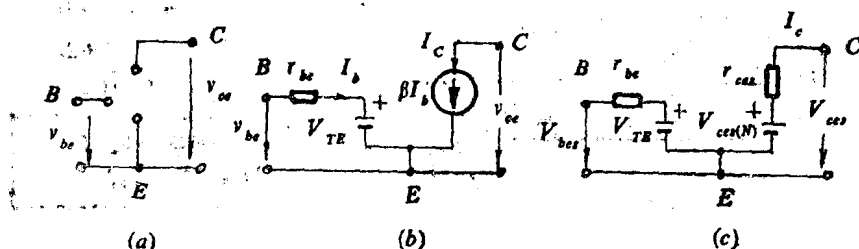


图1.5 三极管分区线性等效电路

综上, 三极管的分区线性等效电路如图1.5所示。其中, 在(a)的截止区中, 根据情况可引入 $I_c = I_{cbo}$ 或 $I_c = I_{ceo}$ 。在(b)和(c)的等效电路中, $r_{be} = r_b + (1 + \beta)r_e$, r_b 为基区电阻, $r_e = \varphi_T/I_E$, $I_b = (v_{be} - V_{TE})/r_{be}$ 。

3. 三极管的开关特性

当对三极管的基极作用足够大的输入电压 v_i , 而产生足够大的正向或反向基极电流 i_b 时, 三极管将从截止状态进入放大区, 最后进入饱和状态, 或者发生反方向的转换。图1.6表示三极管对于给定输入波形 v_i 的相应 i_b , i_c , v_c 的时间波形。

在 t_0 时刻以前, $v_i = -E_2$, $v_{be} < 0$, 故三极管截止, $i_b = -I_{cbo}$, $i_c = I_{cbo}$, $v_c = E_c - I_{cbo}R_c$ 。在 t_0 时刻, v_i 跃升至 E_1 , 基极电流从 $-I_{cbo}$ 跃升至 I_{b1} 。

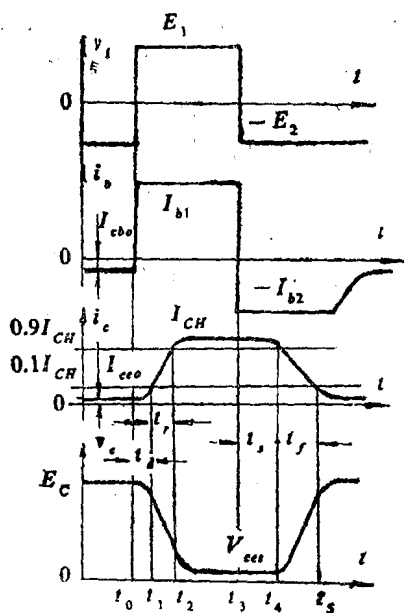


图1.6 三极管的开关特性