

TTL 多值逻辑电路及其应用

钱博森 编著

电子工业出版社

TTL 多值逻辑电路及其应用

钱博森 编著

特约编辑: 庄庆富

责任编辑: 孙延真

*

电子工业出版社(北京海淀区万寿路)

电子工业出版社发行 各地新华书店经销

三河燕郊印刷厂印刷

*

开本 787×1092 毫米 1/16 印张 7 字数 214 千字

1989 年 11 月第一版 1989 年 11 月第一次印刷

印数 1-2500 册 定价 4.20 元

ISBN 7-5053-0621-9 / TN·230

内 容 提 要

多值逻辑电路是一种新兴技术,在生产、科研上具有独特的作用,是通常二值逻辑数字电路无法比拟和不可代替的。本书用通俗易懂的语言,介绍了多值逻辑的六种常用代数,各种基本电路和三种主要的设计方法。同时还用较多的篇幅叙述了多值逻辑在故障检测、数据传输、自动控制、纠错编码、图像识别、波形合成、模数转换、数字电路分析以及 LSI/VLSI 设计等方面的应用。为了便于阅读和掌握,基础理论中采用了一些新颖、独特的基本电路作为例题。

本书适合于具有中专、大专以上的文化水平且从事于计算技术、集成电路及电子电路等的科技人员参考、阅读。

目 录

第一章 概述	1
第二章 TTL 多值逻辑电路	3
第一节 几种常见的代数	3
第二节 基本门	11
第三节 多值触发器	16
第四节 全加器电路	21
第五节 多值编码电路、多值译码电路	24
第六节 多值比较电路	30
第七节 符号转换控制电路和多路开关	33
第八节 多值寄存器	33
第九节 多值计数器	34
第十节 多值乘法器	41
第十一节 多值逻辑阵列	42
第三章 TTL 多值逻辑电路的设计	44
第一节 代数法	44
第二节 电路法	52
第三节 BITLON 法	58
第四章 TTL 多值逻辑电路的实际应用	63
第一节 故障检测	63
第二节 三值逻辑在数据传输中的应用	69
第三节 多值逻辑在自动控制中的应用	73
第四节 多值逻辑在图像处理中的应用	77
第五节 多值逻辑的线性分组码纠错	81
第六节 波形合成	85
第七节 三值逻辑计算机	88
第八节 多值逻辑在滤波电路中的应用	93
第九节 增强的二值数字系统	95
第十节 多值逻辑作为分析、设计的工具	99
第十一节 模数转换和数模转换	102
第十二节 多值逻辑在 LSI 和 VLSI 技术上的应用	107

第一章 概 述

多值逻辑是指一切逻辑值的取值数大于2的逻辑。例如：除“真”、“假”两个逻辑值之外，允许有一个中间值，则为三值逻辑；若把“真”、“假”的程度分成若干份，则又可分为四值逻辑、五值逻辑等等。依次类推，在理论上可以有任意有限值的逻辑。

多值逻辑的研究历史可以追溯到1921年。当时，E. L. Post在《基本命题的一般理论导引》一文中，第一次提出了对任何基数都保持功能完备的多值逻辑代数，称Post代数。五十年代初，A. D. Booth和J. Ringrose在电子工程杂志上提出《三态触发器》——有关多值数字电路的论文。1958年，苏联莫斯科大学研制成了世界上第一台三值计算机СЕТУМб。

七十年代初期，多值逻辑的研究开始引起国际计算机学术界的重视。从1971年起，IEEE计算机学会每年召开一次国际多值逻辑学术会议，至1988年已历18届，其势头日益兴旺。1980年，IEEE计算机学会成立了“多值逻辑技术委员会”，隶属于计算机学会，成为该学会的二十六个技术委员会之一。

近年来，多值逻辑研究已取得了令人瞩目的成就。1976年，Signetics公司宣布16L四值器件投放市场，1981年，Intel公司在Intel 8087数字数据处理机及iAPX 432计算机的43203输入输出接口中采用了四值ROM器件。多值逻辑器件第一次应用于批量生产的计算机系统中，标志着多值逻辑技术开始进入实用化阶段。目前，美国、日本等国的许多公司如Intel、Motorola、Fairchild、National Semiconductor、GEC及日立公司等竞相生产超大规模多值逻辑数字电路与器件，同时多值逻辑的其它方面的研究也取得了很大的进展。1984年12月，IEEE计算机汇刊纪念IEEE成立一百周年专刊上刊登了十篇特邀论文，其中一篇是关于多值逻辑的论文。1986年2月，IEEE计算机汇刊再次出版多值逻辑专刊，刊登了十四篇多值逻辑学术论文。

多值逻辑具有许多独特的功能：

(1). 多值逻辑的结构形式远比二值逻辑丰富，可以更好地解决用二值逻辑不易解决的问题。例如：

1. 许多逻辑问题本身就是三值的。如在信息处理及PLA等课题中，出现的“真”、“假”、“无定义”三种状态，电机控制的“正转”、“停”、“反转”状态，数值界限常可区分为“正数”、“零”、“负数”三类，交通灯的“红”、“黄”、“绿”三种颜色，两个数字量（或模拟量）的比较“大”、“小”、“同”三种情况，等等。这类问题用三值逻辑处理比用二值逻辑处理更为自然、方便。

2. 在程序设计语言中应用多值逻辑，可以建立三分支及多路转移，避免了使用大量分支的嵌套，从而使流程图及程序大为简化。

3. 数字系统的故障诊断需要考虑有故障与无故障时的状态，只用0、1两个逻辑值是不够的，必须采用多值逻辑。另一方面，若用多值逻辑电路来构成三值数字系统，其多余的逻辑值可用来表示系统的其它物理量，如：容错、自校验、失效保险或故障安全。

4. 数字系统的计算机模拟需要表示除0、1两个状态以外的许多状态（如0到个1或1到个0等），因此几乎无例外地将要采用多值逻辑。

人的思维过程是很难用二值逻辑来模拟的，但多值逻辑中的多阈值逻辑却能较好地模拟神经元的工作。由此，学习机、专家系统、模式识别等人工智能问题中应用多值逻辑的前景十分广阔。

(三)、多值数字系统的信息密度高。当这种数字系统用大规模或超大规模集成电路实现时，可以大大节省集成电路的芯片面积。例如，已经在Intel 8087数字数据处理机及iAPX 432计算机使用的四值ROM，每位相当于二值ROM的两位，而所占面积增加不多，从而使整片集成电路节省芯片面积31%。

(四)、大规模、超大规模集成电路发展中的一个现实问题是集成电路的功能日益增强而体积却日趋缩小。一般来说，前者的引线数要多，后者则要求减少引线数。这一矛盾严重地影响了集成电路的发展。二值逻辑已很难解决这个问题，而多值逻辑却能很好地解决这个问题。例如，在保持信息量不变的前提下，采用三值逻辑所需的连线只有采用二值逻辑所需连线的63%，而采用四值逻辑则只需50%。

(五)、举世瞩目的第五代计算机及光学计算机，很有可能采用较高基数的总线操作及信息处理。日本正在将多值逻辑应用到第五代计算机中去。西欧正在联合研制光学计算机，这种计算机的基本器件——相位变换器本质上是一种多值器件，因此多值逻辑将成为其理论基础。由此可见多值逻辑的研究对于新一代计算机的研制亦是十分重要的。

当前国际上技术先进的国家如美国、日本、加拿大等都十分重视多值逻辑的研究。这些国家的许多公司在研制和生产LSI、VLSI多值逻辑数字电路上，已出现了激烈竞争的势头。我国学者也不甘落后，计算机学会多值逻辑专业学组正日夜努力，组织力量以赶上世界水平。为了普及多值逻辑知识，本书仅从TTL技术的角度，简要地介绍多值逻辑的有关理论和初步知识，以使我国更多的工程技术人员和大专院校师生了解、掌握多值逻辑，并能在自己的工作中把它作为一种有力的工具而发挥作用。某些I²L、ECL电路，由于采用的亦是双极型晶体管，所以本书中也有介绍。

第二章 T T L 多值逻辑电路

第一节 几种常用的代数

多值逻辑电路的代数系统众多而复杂,这为多值逻辑的普及、推广造成了一定的困难。到目前为止,有较大影响的多值逻辑代数系统有Post代数、Vranesic-lee-Smith代数、Allen-Givone代数、模代数、扩展布尔型代数、T门算子代数、对称三值代数等等。如在二值逻辑中,普遍使用布尔代数那样,在多值逻辑中仅使用一种表达简洁、化简方便,又易于工程实现的代数系统,还有待于广大学者、专家和科技工作者的努力。

本书仅介绍几种常用的多值逻辑代数。

一、Post代数

Post代数起源于1921年,是由E.L.Post在数学杂志上首先提出的,因而得名。Post代数的原来定义叙述比较烦琐,国内外学者在叙述它时一般这样描述:

令集合 $L = \{0, 1, 2, \dots, R-1\}$ 有 R 个逻辑值,这里 $R > 2$ 。有变量 $A, B, A \in L, B \in L$, 则:

$$A + B = \max(A, B)$$

$$A \cdot B = \min(A, B)$$

$$\overline{A} = (A + B) \underset{B=R-1}{*} = R-1$$

上述三种基本运算可构成完备的运算系统。

为了便于运用,又引入如下的附加运算:

$$\text{补运算} \quad \overline{A} = (R-1) - A$$

$$\text{阈运算} \quad A' = \begin{cases} R-1, & \text{当 } A = i \\ 0, & \text{当 } A \neq i \end{cases}$$

上述公式中, $i \in L$ 。

Post代数提出的基本运算也为其它多值逻辑代数系统采用,它的基本运算的电路实现也早为人们解决,这将在本章第二节中介绍。

在Post代数中,以下定律是成立的:

$$A + B = B + A$$

$$A + A \cdot B = A$$

$$A \cdot B = B \cdot A$$

$$A \cdot (A + B) = A$$

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

$$A + A = A$$

$$A + B \cdot C = (A + B) \cdot (A + C)$$

$$A \cdot A = A$$

$$A + 0 = A$$

$$A + (R-1) = R-1$$

$$A \cdot 0 = 0$$

$$\overline{A+B} = \overline{A} \cdot \overline{B}$$

$$A \cdot (R-1) = A$$

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{\overline{A}} = A$$

1、定义和符号

设有开关代数 T ， T 具有以下特征：

(1) 它是若干个变量 $(x, y, z, \dots)$ 的集合，每个变量都具有 R 个逻辑值，即每个变量的取值均属于集合 L ， $L = \{0, 1, \dots, R-1\}$ ，这里： $0 < 1 < \dots < R-1$ 。

(2) 若 $x \leq y$ ，则 $y \leq x$ ；

若 $x \leq y$ ， $y \leq z$ ，则 $x \leq z$ 。

(3) 它具有 $(2R+2)$ 种基本运算：

① 二元运算： $x + y = \max(x, y)$

$x \cdot y = \min(x, y)$

② R 元变换运算： $x \sim = \begin{cases} K, & \text{若 } x=0 \\ 0, & \text{若 } x \neq 0 \end{cases}$

这里： $K \in L$

③ R 元顺时针运算或逆时针运算：

$$x \stackrel{+M}{\sim} = (x \stackrel{*}{\sim} M) \stackrel{+M}{\sim} \quad ,$$

$$\text{或 } x \stackrel{-M}{\sim} = (x - M) \stackrel{-M}{\sim} \quad ,$$

$$x \stackrel{-(R-M)}{\sim} = x \stackrel{+M}{\sim} \quad ,$$

这里： $M \in L$ 。

④ 二元运算服从等效、交换、结合、分配和吸收定律。上述运算可以构成完备的运算系统。

在旋转(循环)运算中：

若 $M=1$ ，则可以写成： $X^{-1} = X^{-}$ ； $X^{-1} = X^{-}$ ；

若 $M=0$ ，则可以写成： $X^{-0} = X^{-0} = X$

[例一]：求多值函数 $f(x, y) = \{[x^{-1} \cdot y^{-1}]^{\frac{1}{2}}\}^{-1}$ 的解，这里 $x, y \in \{0, 1, 2, 3\}$ 。

解：根据基本运算的定义，可列出以下的真值表(见表1)。所求的解答均在真值表内。

表1：例一的真值表

x	0 0 0 0 1 1 1 1 2 2 2 2 3 3 3 3
y	0 1 2 3 0 1 2 3 0 1 2 3 0 1 2 3
$f(x, y)$	2 2 2 3 1 2 3 0 1 0 0 0 2 1 1 0

在开关代数 T 中，任何 n 个变量， R 个逻辑值的开关函数 $f(x_1, \dots, x_n)$ 都可表示为“和积和”的归一化形式，即：

$$f(x_1, \dots, x_n) = \bigvee_{x=1}^{R-1} \left\{ \prod_{i=1}^n (x_i \stackrel{+}{\sim} r_i) \right\}^{\frac{1}{2}}$$

这里：

$x_i = x_1, \dots, x_n$ 。(证明从略)

[例二]：求[例一]真值表的归一化形式。

解：根据旋转运算的定义与变换运算的定义，则可推导出〔例一〕真值表的归一化形式。其过程为：

首先求出 $f(x, y) = 1$ 时的“和积”归一化形式，这里 $K = 1$ ，因为 $0^1 = 1$ 。此时， x, y 的取值分别为 $(1, 0), (2, 0), (3, 1), (3, 2)$ 。于是得到了 $f(x, y) = 1$ 时的真值表的归一化形式中的部分“和积”为：

$$[(x^- + y) \cdot (x^{-2} + y) \cdot (x^{-3} + y^-) \cdot (x^{-3} + y^{-2})]^1$$

同理，可根据真值表，依次得出：

当 $f(x, y) = 2$ 时的归一化形式中的部分“和积”为：

$$[(x + y) \cdot (x + y^-) \cdot (x + y^{-2}) \cdot (x^- + y^-) \cdot (x^{-3} + y)]^2$$

当 $f(x, y) = 3$ 时的归一化形式中的部分“和积”为：

$$[(x + y^{-3}) \cdot (x^- + y^{-2})]^3$$

由此可得 $f(x, y)$ 的“和积和”归一化形式为：

$$\begin{aligned} f(x, y) = & [(x^- + y) \cdot (x^{-2} + y) \cdot (x^{-3} + y^-) \cdot (x^{-3} + y^{-2})]^1 \\ & + [(x + y) \cdot (x + y^-) \cdot (x + y^{-2}) \cdot (x^- + y^-) \cdot (x^{-3} + y)]^2 \\ & + [(x + y^{-3}) \cdot (x^- + y^{-2})]^3 \end{aligned}$$

2、基本定律

定律一： $(x \cdot x^K) = 0$ ， $(x \cdot x^K)^L = M$ ，

$$(x \cdot x^- \cdot x^{-2} \cdot \dots \cdot x^{-(K-1)}) = 0$$

这里： $1 \leq K \leq (R-1)$

$$1 \leq M \leq (R-1)$$

定律二： $(x_1 + x_2 + \dots + x_n)^L = x_1^L + x_2^L + \dots + x_n^L$

定律三： $(x_1 \cdot x_2 \cdot \dots \cdot x_n)^L = x_1^L \cdot x_2^L \cdot \dots \cdot x_n^L$

定律二、定律三类类似于布尔代数中的摩根律。以上定律可利用基本运算的定义证明，比较简单，这里从略。

定律四：若有多值函数 f 和它的子集 f^L 、 f^K 等， $J, K \in L$ ，且 $1 \leq J \leq K$ ，则有：

$$f^J \cdot f^K = f^J \quad f^J + f^K = f^K$$

$$f_1^J \cdot f_2^J = f_1^J \cdot f_2^J \quad f_1^J + f_2^J = f_1^J + f_2^J$$

$$f^J + (f^{-1})^J + (f^{-2})^J + \dots + (f^{-(R-2)})^J = f^J$$

$$(f^{-1})^J + (f^{-2})^J + (f^{-3})^J + \dots + (f^{-(R-1)})^J = f^J$$

$$(f^{-2})^J + (f^{-3})^J + \dots + (f^{-(R-2)})^J = f^J$$

以上关系式，若用 $R = 4$ ， $f \in \{0, 1, 2, 3\}$ 代入之，利用真值表法，即可得证。

〔例三〕：对〔例二〕的归一化表达式 $f(x, y)$ 进行化简。

解：

利用定律三，可得：

$$\begin{aligned} f(x, y) = & (x^- + y)^1 + (x^{-2} + y)^1 + (x^{-3} + y^-)^1 + (x^{-3} + y^{-2})^1 + (x + y)^2 + (x \\ & + y^-)^2 + (x + y^{-2})^2 + (x^- + y^-)^2 + (x^{-3} + y)^2 + (x + y^{-3})^3 + (x^- + y^{-2})^3 \end{aligned}$$

利用定律二，可得：

$$\begin{aligned}
 f(x, y) = & (x^{-1})^1 \cdot y^1 + (x^{-2})^1 \cdot y^1 + (x^{-3})^1 \cdot (y^{-1})^1 + (x^{-3})^1 \cdot (y^{-2})^1 + x^2 \cdot y^2 \\
 & + x^2 \cdot (y^{-1})^2 + x^2 \cdot (y^{-2})^2 + (x^{-1})^2 \cdot (y^{-1})^2 + (x^{-3})^2 \cdot y^2 + x^2 \cdot (y^{-3})^2 \\
 & + (x^{-1})^3 \cdot (y^{-2})^2
 \end{aligned}$$

再利用定律四中几个关系式, 可得:

$$\begin{aligned}
 f(x, y) = & [(x^{-2})^1 \cdot y^2 + (x^{-3})^2 \cdot y^2 + x^2 \cdot y^2] + [(x^{-3})^1 \cdot y^1 + x^2 \cdot y^1 \\
 & + (x^{-1})^3 \cdot y^1 + (x^{-3})^1 \cdot (y^{-1})^2 + x^2 \cdot (y^{-1})^2 + (x^{-1})^2 \cdot (y^{-1})^2 \\
 & + (x^{-3})^1 \cdot (y^{-2})^2 + x^2 \cdot (y^{-2})^2 + (x^{-1})^3 \cdot (y^{-2})^2 \\
 & + [x^2 \cdot (y^{-1})^1 + x^2 \cdot (y^{-2})^2 + x^2 \cdot (y^{-3})^2] \\
 = & [(x^{-2})^1 + (x^{-3})^2 + x^2] \cdot y^2 + [(x^{-3})^1 + x^2 + (x^{-1})^2] \cdot [y^1 + (y^{-1})^2 + (y^{-2})^2] \\
 & + x^2 \cdot [(y^{-1})^1 + (y^{-2})^2 + (y^{-3})^2] \\
 = & x^{-1} \cdot y^2 + (x^{-2}) \cdot y^{-1} + x^2 \cdot y
 \end{aligned}$$

三 · Allen-Givone代数

1、定义和推论

令集合 $L = \{0, 1, 2, \dots, R-1\}$ 有 R 个逻辑值, 若某系统的输入变量的逻辑取值有 n 组, 系统输出变量为 F , 输入变量输出变量均属于 L 。

在Post代数中, 二元算子的逻辑积, 逻辑积有如下定义:

$$x \downarrow y = \max(x, y)$$

$$x \cdot y = \min(x, y)$$

运算时的规则是先逻辑积后逻辑和。例如: $x \cdot y + w \cdot z = (x \cdot y) + (w \cdot z)$, x, y, w, z 均属于 L 。逻辑积、逻辑和的运算可分别由二极管与门和或门实现之。

定义: 有文字算子 $\overset{ab}{x}$, 当 $x < a$ 或 $x > b$ 时, $\overset{ab}{x} = 0$; 当 $a \leq x \leq b$ 时, $\overset{ab}{x} = R-1$ 。这里 $a, b \in L$, 且 $a \leq b$ 。

若在一个多值逻辑 (例 $R=8$) 系统中, 有一元算子 $\overset{ab}{x}$, 则此算子的值可用图1表

示之。实现算子 $\overset{ab}{x}$ 的电路, 可采用窗口电路。

利用Post代数的逻辑积、逻辑和算子和文字算子 $\overset{ab}{x}$, 可得出如下几个重要推论:

推论一: 当且仅当 $a = \min(c, e)$, $b = \max(d, f)$,

$$(e-1) \leq d, (c-1) \leq f \text{ 时, } \overset{ab}{x} = \overset{cd}{x} + \overset{ef}{x}$$

推论二: 当且仅当 $a = \max(c, e)$, $b = \min(d, f)$,

$$\text{且 } c \leq f, e \leq d \text{ 时 } \overset{ab}{x} = \overset{cd}{x} \cdot \overset{ef}{x}$$

推论三: 若有常数 r , $r \in L$; 另有文字算子组成的函数 $\phi(x_1, x_2, \dots, x_{1K})$,

则乘积项 $r \cdot \phi(x_{11}, x_{12}, \dots, x_{1k})$ 的值必为 r 或 0 。例如：在一个八值系统中，以下乘积项具有的值：

$$7 \cdot x_1 = \begin{cases} 7, & \text{若 } x_1 = 6 \\ 0, & \text{若 } x_1 \neq 6 \end{cases}$$

$$4 \cdot x_1 \cdot x_2 = \begin{cases} 4, & \text{若 } 0 \leq x_1 \leq 1, 5 \leq x_2 \leq 7 \\ 0, & \text{若 } x_1 > 1, \text{ 或 } x_2 < 5, \text{ 或 } x_2 > 7 \end{cases}$$

$$3 \cdot x = \begin{cases} 3, & \text{若 } 1 \leq x \leq 2 \\ 0, & \text{若 } x < 1, \text{ 或 } x > 2 \end{cases}$$

推论四：若乘积项 $r \cdot \phi$ 中未出现 $x_i^{k_i-1}$ ，则在乘积项中插入 $x_i^{k_i-1}$ ，其值不变。

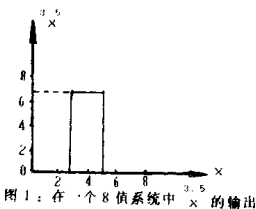
例如：在一个五值系统中有

$$2 \cdot x_1 \cdot x_2 = 2 \cdot x_1 \cdot x_2 \cdot x_3$$

「例四」：某个二输入的三值逻辑系统的真值表如下所示（见表2），

表 2

输入变量 x_1	0 0 0 1 1 1 2 2 2
输入变量 x_2	0 1 2 0 1 2 0 1 2
输出函数 $F(x_1, x_2)$	2 2 0 1 2 2 0 2 2



求出它的函数表达式。

解：根据定义和推论，可得：

$$F(x_1, x_2) = 2 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2 + 2 \cdot x_1 \cdot x_2$$

2、函数的化简

Allen-Givone代数的函数化简较Vranesic代数的函数化简简单。以例四的三值函数为例，可用两种方法进行化简。

(1) 公式法化简

首先把 $2 \cdot x_1 \cdot x_2$ 写成 $2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 \cdot x_2$ ，再把 $2 \cdot x_1 \cdot x_2$ 写成

$$2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 \cdot x_2$$

然后将有关项再合并，利用推论得到：

$$F(x_1, x_2) = 2 \cdot x_1 \cdot (x_2 + x_2) + 1 \cdot x_1 \cdot (x_2 + x_2 + x_2) + 2 \cdot x_1 \cdot (x_2$$

$$+ x_2) + 2 \cdot x_1 \cdot (x_2 + x_2) = 2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 + 2 \cdot (x_1 + x_1) \cdot (x_2 + x_2) = 2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 + 2 \cdot x_1 \cdot x_2$$

(2) 图形法化简, 如图 2 所示:

所得结果同公式法化简的结果相同, 为:

$$F(x_1, x_2) = 2 \cdot x_1 \cdot x_2 + 1 \cdot x_1 + 2 \cdot x_1 \cdot x_2$$

图 2

四、模代数

模代数首先由 S. L. Hurst 提出。常用的多值模代数系统以三值模代数为主。

三值模代数中有如下基本运算:

$$\text{模 3 加运算} \quad A \oplus B = (A + B) \bmod 3$$

$$\text{模 3 乘运算} \quad A \cdot B = (A \times B) \bmod 3$$

$$\text{再引入补运算} \quad \bar{A} = 2 - A$$

此三种运算构成完备运算系统。

模代数常用于各种时序电路的设计中。例如: 常用二值触发器的次态方程可用二值模代数表示为:

$$\text{D 触发器} \quad Q' = D$$

$$\text{T 触发器} \quad Q' = T \oplus Q$$

$$\text{J-K 触发器} \quad Q' = J \oplus (I \oplus J \oplus K)Q$$

各类三值触发器的次态方程和激励表也可以用三值模代数表示, 这在第三节中再予以叙述。

五、对称三值代数

对称三值代数中的真值为 T、0、1, 构成的对称三值数字逻辑系统 (简称为 ST 逻辑系统), 具有独特的优点, 例如由三值系统构成的三进制运算器进行加减法运算时不需要设置符号位, 不要求补运算等, 因而在制造运算设备和应用于数字信号处理领域较为有效。

1. 基本运算式

$$\bigvee_{i=1}^n x_i = \begin{cases} 1, & \text{若 } n \text{ 个变量 } x_i \text{ 中, 有 } 0 \text{ 又有 } 1, \text{ 或全 } 1 \text{ 时} \\ -1, & \text{若 } n \text{ 个变量 } x_i \text{ 中, 有 } 0 \text{ 又有 } T, \text{ 或全 } T \text{ 时 } (T = -1, \text{ 以下同}) \\ 0, & \text{当 } \forall x_i = 0, \text{ 或全 } 1 \text{ 又有 } T \end{cases} \quad (1)$$

$$\bigwedge_{i=1}^n x_i = \begin{cases} 1, & \text{当 } \forall x_i = 1 \\ -1, & \text{当 } \forall x_i = T \\ 0, & \text{若 } n \text{ 个变量 } x_i \text{ 中, 只要有一个 } x_i \text{ (或以上) 为 } 0, \text{ 或 } 1, T \text{ 同时出现} \end{cases} \quad (2)$$

$$\overline{x_i} = -x_i \quad \overline{\overline{x_i}} = x_i$$

上述基本运算式是构成基本逻辑与、或、非门电路的数学依据。对于 $n=2$ 的两变量基本运算的真值表如表 3 所示, 表中将 1 表示为 T。

表 3 两变量基本逻辑运算真值表

$x_1 \backslash x_2$	1	0	1
1	1	1	0
0	1	0	1
1	0	1	1

$x_1 + x_2$

$x_1 \backslash x_2$	1	0	1
1	1	0	0
0	0	0	0
1	0	0	1

$x_1 \cdot x_2$

$x_1 \backslash x_2$	1	0	1
1	1	0	0
0	0	1	0
1	0	0	1

$\overline{x_1}$

2、标准展开形

任意三值 n 变量函数可以展开为 3^n 个最小项的逻辑和：

$$f(x_1, x_2, \dots, x_n) = \bigvee_{i=0}^{3^n-1} f(i) m_i \quad (4)$$

其中 $f(i) = f(a_1, a_2, \dots, a_n)$, $m_i = a_1 x_1 + a_2 x_2 + \dots + a_n x_n$,

m_i 为最小项, $a_i x_i$ 为最小项的每一项。

当 $f(i) = 1$ 时, $f(i) \cdot m_i = m_i$;

当 $f(i) = 0$ 时, $f(i) \cdot m_i = 0$;

当 $f(i) = 1$ 时, $f(i) \cdot m_i = \overline{m_i}$ 。

组成最小项的每一项, 当 $x_i = a_i$ 时, $a_i x_i = 1$;

当 $x_i \neq a_i$ 时, $a_i x_i = 0$ 。

由 (4) 式可见, 对于任意三值一变量逻辑函数可以展开为 3 个最小项的逻辑和:

$$f(x) = f(1) \overline{x} + f(0) x + f(1) x$$

其中: $\overline{x} = 1 + x$, $0x = 1 + x + \overline{x}$, $1x = 1 + x$

式 (4) 是用基本的与非、或非门电路能综合出给定功能的逻辑电路的依据。只要给出了逻辑功能, 写出了真值表 ($f(i)$ 就是真值表中的真值), 就可写出函数的最小项逻辑和表达式, 再通过简化的方法化为最简的逻辑表达式, 最后用基本逻辑门电路来加以实现。

【例五】: 有半加和真值表如表 4 所示, 请写出它的最小项逻辑和表达式。

解: 根据式 (4):

$$\begin{aligned} f(x_1, x_2) &= x_1 \oplus x_2 \\ &= \overline{1}x_1 + \overline{1}x_2 + \overline{1}x_1 + \overline{0}x_2 + \overline{0}x_1 + \overline{1}x_2 \\ &\quad + \overline{0}x_1 + \overline{1}x_2 + \overline{1}x_1 + \overline{0}x_2 + \overline{1}x_1 + \overline{1}x_2 \\ &= (1 + \overline{x_1}) \cdot (1 + \overline{x_2}) + (1 + \overline{x_1}) \cdot (1 + x_2 + \overline{x_2}) \\ &\quad + (1 + x_1 + \overline{x_1}) \cdot (1 + \overline{x_2}) + (1 + x_1 + \overline{x_1}) \cdot \\ &\quad (1 + x_2) + (1 + x_1) \cdot (1 + x_2 + \overline{x_2}) \\ &\quad + (1 + x_1) \cdot (1 + x_2) \end{aligned}$$

表 4 半加和真值表

$x_1 \backslash x_2$	1	0	1
1	1	1	0
0	1	0	1
1	0	1	1

3、反演规则

设由逻辑常数、逻辑变量进行逻辑运算组成的任意函数为:

$$f(1, \overline{1}, x_1, x_2, \overline{x_1}, \overline{x_2}, +, \cdot, \oplus)$$

$$= f(\overline{1}, \overline{1}, x_1, x_2, \overline{x_1}, \overline{x_2}, +, \cdot, \oplus)$$

即对某一函数求非时, 只要将原变量和反变量互换、1 和 $\overline{1}$ 互换, 而运算符保持不变即可。由上式可以导出如下两式:

设: x_1 为加数
 x_2 为被加数

$$\bigvee_{i=1}^n x_i = \bigvee_{i=1}^n \overline{x_i}$$

$$i = 1, 2, 3, \dots, n$$

$$\prod_{i=1}^n x_i = \prod_{i=1}^n \overline{x_i}$$

$$i = 1, 2, 3, \dots, n$$

六·T门算子代数

随着计算机技术的不断扩展，以往宁可增加引线以达到减少门数目的逻辑设计方法已经不能适应要求。为了达到电路设计标准化、逻辑设计自动化以及简化布线、提高集成度、容易制作等目的，新的设计方法可能朝着规律或半规律的逻辑结构发展。其中，树（T）门网络和PLA阵列就是当前采纳的方案。

本书仅介绍有关三值T门和三值T门构成的算子代数系统。

1933年，樋口龙雄教授等提出了关于三值T门的定义：

$$T(X, Y, Z; C) = C^0 \cdot X + C^1 \cdot Y + C^2 \cdot Z$$

$$\text{当 } C = 0: T = X, \quad \text{当 } C = 1: T = Y, \quad \text{当 } C = 2: T = Z$$

其中X、Y和Z为三个输入变元，C为控制变元，且X、Y、Z、C ∈ {0, 1, 2}。

显然一个三值T门的实现只需要一个C⁰、一个C¹、一个C²阀门和三个三值“与”门，当然也有专门设计的三值T门电路。

三值T门在构成三值逻辑系统时具有独立的完备性，它们可用以实现任何三值组合和时序逻辑。

当X、Y、Z为27种不同的取值，C为控制变元时，有

$$T(0, 1, 2; C) = C$$

$$T(2, 1, 0; C) = \overline{C}$$

$$T(1, 2, 0; C) = (C + 1)_{\text{mod } 3}$$

$$T(2, 0, 1; C) = (C + 2)_{\text{mod } 3}$$

共27种一元三值逻辑运算，只用一个三值T门便可以实现。

同理，用四个三值T门的树网络可以实现二个控制变元的三值逻辑的19683种运算，以此类推，K个三值T门可实现n变元三值逻辑运算的种类为3^{2K+1}，但K = (3ⁿ - 1) / 2。即K = {1, 4, 13, 40, ...}。

当X、Y、Z为输入变元，C为控制变元时，有：

$$\begin{aligned} & T(X_1, X_2, \dots, X_n) \\ &= T[T(X_1, \dots, X_{i-1}, 0, X_{i+1}, \dots, X_n), X_i, \dots, X_{i-1}, 1, X_{i+1}, \dots, X_n], \\ & \quad X_{i+1}, \dots, X_{i-1}, 2, X_{i+1}, \dots, X_n]; X_i \end{aligned}$$

上式说明，当C端为控制端时，n变元三值逻辑f(x₁, x₂, ..., x_n)可用n级三分支的树状T门网络去实现它们，最大场合使用K = (3ⁿ - 1) / 2个三值T门。

对于这种树状T门网络的综合技术，主要是寻找控制变元x_i的最佳配置，从而获得最简单的网络结构。（树状T门网络结构可见本书图44、67所示）

[例六]：已知某三变元三值逻辑函数的原始表达式是：

$$= T\{T(0, 1, 2; x_1), T(2, 1, 2; x_1), T(2, 1, 0; x_1), x_2, T\{T(0, 1, 2; x_1), T(2, 1, 1; x_1), T(2, 1, 0; x_1)\}$$

$$x_2, T(T(0, 1, 2; x_3), T(2, 2, 1; x_3), T(2, 1, 0; x_3), x_2, x_1)$$

求最少需要几个三值T门才能实现此函数。

解：从原始表达式看，实现此函数可以采用由13个T门组成的三级标准树形网络，但简化后，就可大大减少了。

可以看到，当 $x_2 = 0$ 时， $x_1 = d$ 有 $f(x_1, x_2, x_3) = T(0, 1, 2, x_3) = x_3$ ，存在共同因子 x_3 。当 $x_2 = 1$ 且当 $x_3 = 0$ 时， $x_1 = d$ 有 $f(x_1, x_2, x_3) = 2$ ，存在共同因子2。当 $x_2 = 2$ 时， $x_1 = d$ 有 $f(x_1, x_2, x_3) = T(2, 1, 0; x_3) = \bar{x}_3$ ，存在共同因子 $\bar{x}_3$ 。上述三种情况均说明 $x_1 = d$ ，因此把 x_1 作为网络第一级控制变元是不合适的。同时由于三个共同因子分别出现在 $x_2 = 0, 1$ 或2的状态，因此确定 x_2 作为网络第一级控制变元，便可综合三个共同因子，于是上式可化简为：

$$f(x_1, x_2, x_3) = T\{x_3, T[2, T(1, 1, 2; x_3), T(2, 1, 0; x_3)], x_3\};$$

实现它只需要5个三值T门。

当实现 n 变元三值逻辑运算的T门网络至少有 $P_n = \prod_{i=1}^{n-1} (n-i)!$ 种配置方案，当 $n=4$ 时，

$P_n=55296$ 种，所以要试行所有方案相当困难。这时，必须借助于计算机进行模拟的综合技术。

当今，利用T门网络这种有规律的电路结构，是实现VLSI技术的必不可少的条件。

第二节 基本门

多值逻辑采用的代数系统较多，所以实现各种代数系统的基本运算所需要的各种基本单元电路——本书称之为多值逻辑基本门（简称基本门）就较多。本节介绍的仅是几种常用的著名电路，其中大都以三值电路为主。

一、DYL线性“与或”门

DYL为汉语拼音字母的简称，意为多元逻辑电路。DYL采用线性“与或”门，作为主要逻辑单元。

DYL线性“与或”门是我国多值逻辑专家王守觉教授于1978年发明。它的诞生，引起了国内外电子学工作者的注意。研究表明，DYL电路用一种不需阈值而逻辑摆幅略有衰减、结构简单的高速逻辑单元，并使之与少数需要阈值并能升高逻辑摆幅和起整形作用的单元相结合，构成所需的逻辑系统。十年来的实践证明，DYL电路是一种很有前途的多值逻辑器件。

1、电路结构

图3为DYL线性“与或”门的线路图。这是一个特殊的多发射极晶体管，它具有两个电流放大系数（ β_1 、 β_2 ）不同的发射极。 β_1 、 β_2 相差很大，这是由于基区的宽度不同和掺杂浓度不同，以致注入效率和传输系数都相差很多。这两个发射极下面的基区分别由两次硼扩散形成。与集电极同一侧的是电流放大系数 β 值很大的发射极，记为 β_1 ，其值就是正常晶体管的共发射极电流放大系数，而在另一侧的是 β 值小的发射极，记为 β_2 （小于1）。线性“与或”门的电流放大作用就是 β_1 和 β_2 的值相差悬殊的结果。图3中还有一个与基区连接的供电电阻 R_1 ，这个电阻在结构上直接由基区扩层延伸而成，省去了基区引线孔的面积。输入端的接地电阻 R_2 通常由各个门的接地电阻合并而成。输出端的多发射极用来完成“线或”功能，输入端的多发射极

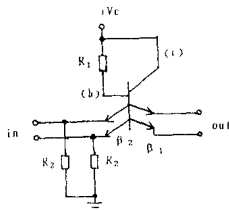


图3 DYL线性“与或”门的线路图

用来完成“与”的功能。晶体管的集电极接电源正极。这种结构具有下列优点：

(1) 集电极对交流全部接地，这就克服了一般集成逻辑电路中的隔离电容影响速度的问题。

(2) 全部是射极跟随的非饱和电路。

(3) 在改变状态时集成结电容的充电电压仅等于逻辑摆幅本身而不是接近于它的两倍。

(4) 单独由这种“与或”门集成时，可以用很简单的工艺，不需要外延，不需要隔离，大大提高了集成密度。

2、直流分析

考虑单一输入端和满负载的情况（衰减量最大的情况）。在两个发射结都处于正向导通状态下，电压电流关系式为：

$$I_{e1} = \frac{V_i}{R_2} - I_i \quad (5) \quad \text{式中, } V_i \text{——输入端电压;}$$

$$I_{e1} = \frac{V_c - V_{be1} - V_i}{R_1} \quad (6) \quad I_i \text{——输入端流入电流（或下一级流入电流）,}$$

$$I_{e1} = \frac{m I_i}{1 + \beta_1} + \frac{I_{e2}}{1 + \beta_2} \quad (7) \quad I_{R1} \text{——通过电阻 } R_1 \text{ 的电流;}$$

m ——扇出系数；

V_c ——电源电压；

V_{be1} ——输入端发射结正向压降（ V_{BE2} ）。

由于线性“与或”门总是工作在线性区，因此，很容易从（5）、（7）两式得出 β_2 的上限值：

$$\beta_2 \leq \left(n \frac{V_c}{V_c - V_{be1} - V_i} - 1 \right) \quad (8)$$

式中， $n = R_1/R_2$ ， V_{be1} 为输入低电平。当输入为高电平时，线性“与或”门输出较大的电流。由式（7）可得：

$$\beta_1 = \frac{m I_i}{(V_c - V_{be1} - V_{be2})/R_1 - I_{e2}/(1 + \beta_2)} \quad (9)$$

式中 V_{be2} 为输出高电平。

因此，在一定负载和一定高电平输出下，要求 β_1 有一相应的值。当 I_{e2} 为零时出现 β_1 的临界值， β_1 的下限值为：

$$\beta \geq m \left[n \frac{V_{OH}}{V_c - V_{be1} - V_{OH}} - (1 + \beta_2) \right] \quad (10)$$

式（8）和式（10）给出了摆幅（ $V_H - V_L$ ）、电路参数 n 与电流放大系数 β_1 、 β_2 之间的关系。在电路设计中，可根据式（8）和式（10）取一个合适的 n 的折衷值， n 和摆幅确定后即可根据它们提出从工艺上控制 β_1 和 β_2 的范围的依据。

3、瞬态分析

任何一个电路的时间延迟一般说来都包含三个部分：有源器件本身的固有延迟；无源元件的时间常数；寄生参量引起的延迟。在中速电路中第二项起主要作用。改变电路参数，可用来改变速度。在高速电路中，无源元件的时间常数已相当小，有源器件的固有延迟则不容忽视。DYL 线性“与或”门本身是一种高速电路结构，有源器件的固有延迟已经在总延迟中占相当比重。

(1) 输入发射极响应

设 N 个输入端中有 N_1 个处于高电平， N_0 个加阶跃电压。当 N_0 个加信号端处于低输入电平时， N_1 个输入端的发射结处于反向偏置；当 N_0 个加信号端处于输入高电平时，所有 N 个发射结都靠正向导通。可见， N_0 个加信号端始终处于导通状态。外加信号通过 N_0 个一直导通的发射结加到复合晶体管的基极上。因此，把 N_1 个处于“1”状态的发射结电容对瞬态

响应放在基极响应里来处理，可以忽略掉 N 个加信号端的发射结电容的作用

(2) 基极响应

求出基极节点处的电容，列出节点的微分方程就可得出基极响应。用平均法求基极节点的平均电容：
$$\overline{C_{E1}} = N_1 \cdot \overline{C_{E1}} = \overline{C_{E1}} + \overline{C_{E2}} \quad (11)$$

式中， $\overline{C_{E1}}$ 为 N_1 个处于“1”电平的发射结平均电容， $\overline{C_{E1}}$ 为 β_1 发射极端处的输入电容（入端电容）， $\overline{C_{E2}}$ 为寄生电容。这种所谓平均电容，是指在两个固定的电位之间变动时，它所积累的电荷量与实际非线性电容在同样条件下积累的电荷量相等。节点的电位跳变等于逻辑摆幅。

若设基极节点的上升和下降延迟相等，则基极响应的延迟时间约为 $0.7 r_{b1} C_{E1}$ ， r_{b1} 为基区电阻。

(3) 发射极输出响应

从基极节点向输出看，是一个射极跟随器，所以响应较快。

DYI 线性“与或”门总的延迟为 0.8 ns ，所以可在亚毫微秒范围内工作，是一种极高速双极型逻辑电路。

DYI 电路表现了一种新的电路结构思想，改变了逻辑电路只处理数字信号的传统概念，其主要基本单元—线性“与或”门兼有逻辑和线路双重功能，可同时输入模拟与数字信号。DYI 电路的摆幅介于 ECL 和 TTL 之间，很易与 TTL 电平匹配。近年来，已在多元多值逻辑、分时电话系统、智能电子游戏机、万能函数发生器等得到了广泛的应用。

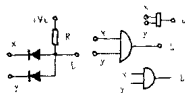
二、多值与门、或门、非门

1、多值与门

图 4 为多值与门的电路图和符号，该电路实现 $L = x \cdot y = \min(x, y)$ 的功能。这种结构的多值与门， $x, y \in \{0, 1, \dots, R-1\}$ ，随着基数值的增加，适当调节 V_c 就行。

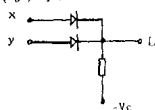
2、多值或门

图 5 为多值或门的电路图和逻辑符号，该电路实现 $L = x + y = \max(x, y)$ 的功能。 $x, y, L \in \{0, 1, \dots, R-1\}$ 。

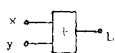


(a) 多值与门电路 (b) 多值与门符号

图 4



(a)



(b)

(a) 多值或门电路

(b) 多值或门符号

3、三值反相器

三值反相器的电路结构较多，图 6 (a) 是一种常见的电路结构，(b) 为它的逻辑符号，(c) 为传输特性，它实现 $L = \overline{x} = 2 - x$ 的逻辑功能。它的真值表如表 5 所示。

逻辑 0、1、2 在电路中所对应的电压值分别是 0.1V、0.8V、1.5V。 $L = \overline{x}$ ，即为三值补运算。

三、三值循环门（旋转门）

图 7 为三值顺时针循环门电路和它的真值表，它实现 $L = x^{*1} = (x+1) \bmod 3$ 的逻辑

表 5

x	L
0	2
1	1
2	0