

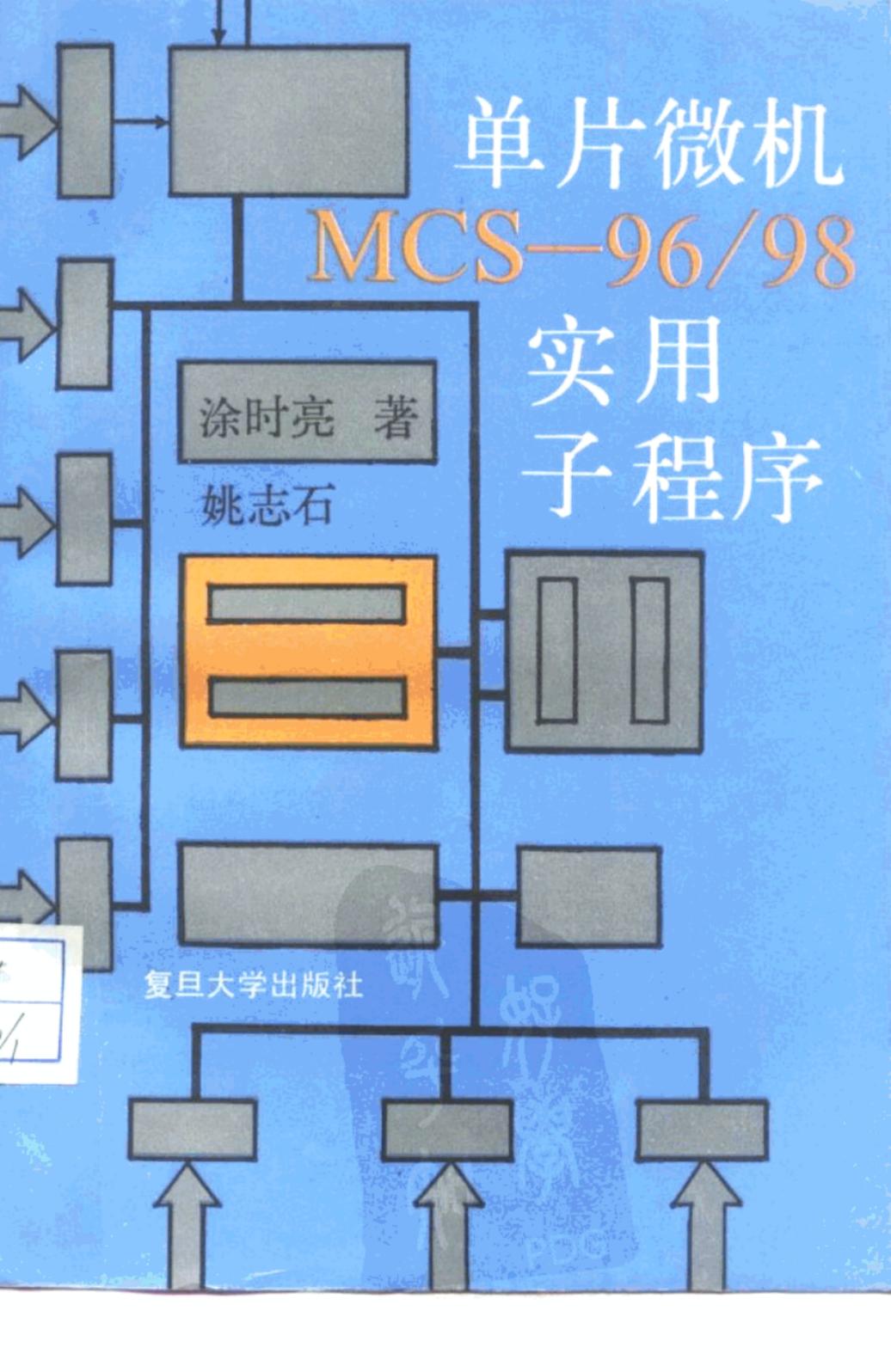
单片机 MCS-96/98

实用 子程序

涂时亮 著

姚志石

复旦大学出版社



前 言

MCS-96/98 系列单片微机是当前功能最强的单片微机之一，它在一块芯片内有 16 位 CPU、232 字节 RAM、8K 字节 ROM、全双工串行 I/O、多个通道 10 位 A/D 转换和高速输入/输出等功能。目前已广泛应用于机电控制、过程控制、航天导航、智能仪器、数据处理和高档家用电器等方面。特别是 Intel 公司推出了 8098，它类似于 8088 微处理器，内部的 CPU 寄存器为 16 位，对外数据通路为 8 位。由于 8098 价格便宜，便于 I/O 接口，因此更方便于应用和推广，已越来越受到广大用户的欢迎。

我们根据近几年来 MCS-96/98 单片机系列的开发与应用，把积累的子程序加以系统化和标准化，编写了本书，并配备了相应的盘片。希望这能起到抛砖引玉的作用。

本书主要从应用角度介绍了各个子程序的设计思想和方法，对每个子程序都列出了所采用的计算公式、数据存贮的格式、入口和出口的参数以及资源占有情况，并画出了程序的框图，在程序清单上注有详细的说明。

本书共分七章。第一章介绍了 MCS-96 的基本结构、存贮器结构、中断方式和特殊功能寄存器的结构和使用方法，还介绍了基本硬件系统及 I/O 扩展方法，最后介绍了指令系统及实用于程序软件包的使用方法；第二章为算术运算子程序；第三章为函数计算子程序；第四章为数制转换子程序；第五章为数据处理子程序；第六章为输入输出程序设计，主要介绍片内 I/O 的输入输出的程序设计；第七章为综合应用程序，其中有时钟程序、11 位 A/D 转换、打印机驱动程序和键盘显示及串行口通信等程序。

本书可作为从事单片微机应用的工程技术人员的设计参考书和大专院校的有关教学参考书，也是 MCS-96/98 实用于程序软件包的用

户手册。本书由复旦大学计算机科学系涂时亮和姚志石同志编写，由陈章龙同志审阅。在本书编写出版中得到了徐君毅同志的指导和帮助，庄美玲同志做了不少具体工作，在此表示衷心感谢。由于时间仓促，水平有限，书中错误难免，敬请读者指正。

编 者

1990年11月

目 录

第一章 MCS-96 基本结构	1
§ 1.1 MCS-96 系列单片机概述	1
1.1.1 中央处理器(CPU)	3
1.1.2 存储器组织	5
1.1.3 READY 控制	9
1.1.4 掉电方式	10
§ 1.2 中断系统	11
1.2.1 概述	11
1.2.2 中断控制	12
1.2.3 中断优先权排队	14
1.2.4 中断时序	17
§ 1.3 MCS-96 的引脚功能	18
§ 1.4 I/O 功能简介	22
1.4.1 I/O 控制寄存器 IOC ₀ 和 IOC ₁	25
1.4.2 I/O 状态寄存器 IOS ₀ 和 IOS _i	26
1.4.3 A/D 转换	28
1.4.4 高速输入通道 HSI	31
1.4.5 高速输出通道 HSO	34
1.4.6 全双工串行口	38
1.4.7 监视跟踪定时器	43
1.4.8 定时器 T ₁ 和 T ₂	43
1.4.9 脉冲宽度调制输出 PWM	45
§ 1.5 硬件设计	47
1.5.1 基本硬件连接	47
1.5.2 仅有 EPROM 的基本系统	52
1.5.3 带有 RAM 和 ROM 的基本系统	53
1.5.4 809 × BH 的基本系统	54

1.5.5 基本系统 I/O 扩展	57
§1.6 MCS-96 指令系统	58
1.6.1 操作数类型	58
1.6.2 寻址方式	59
1.6.3 程序状态字	61
1.6.4 指令系统	62

第二章 算术运算子程序

§2.1 定点数运算	71
2.1.1 四字节数取补子程序 NCMP	71
2.1.2 四字节补码加法子程序 NADD	71
2.1.3 四字节补码减法子程序 NSUB	72
2.1.4 四字节原码加/减法子程序 DADD/DSUB	72
2.1.5 四字节无符号数乘法子程序 UMUL	74
2.1.6 四字节无符号数除法子程序 UDIV	75
2.1.7 双字节补码整数乘法子程序 DMULI	77
2.1.8 双字节补码小数乘法子程序 DMULF	77
2.1.9 双字节补码整数除法子程序 DDIVI	78
2.1.10 双字节补码小数除法子程序 DDIVF	78
§2.2 多字整数运算	78
2.2.1 多字整数加法子程序 MADD	79
2.2.2 多字整数减法子程序 MSUB	79
2.2.3 多字无符号整数乘法子程序 MUMUL	80
2.2.4 多字无符号整数除法子程序 MUDIV	83
2.2.5 多字取补运算子程序 MCMP	85
2.2.6 多字补码整数乘法子程序 MMUL	85
2.2.7 多字补码整数除法子程序 MDIV	87
§2.3 三字节浮点数运算	90
2.3.1 三字节浮点数加法子程序 FADD3	91
2.3.2 三字节浮点数减法子程序 FSUB3	95
2.3.3 三字节浮点数乘法子程序 FMUL3	99
2.3.4 三字节浮点数除法子程序 FDIV3	101

2.3.5	双字节整数转换成三字节浮点数字程序 INTF ₃	103
2.3.6	双字节小数转换成三字节浮点数字程序 FRCF ₃	103
2.3.7	三字节浮点数取整子程序 FINT ₃	104
§ 2.4	四字节浮点数运算	106
2.4.1	四字节浮点数加法子程序 FADD ₄	107
2.4.2	四字节浮点数减法子程序 FSUB ₄	111
2.4.3	四字节浮点数乘法子程序 FMUL ₄	115
2.4.4	四字节浮点数除法子程序 FDIV ₄	118
2.4.5	四字节整数转换成浮点数字程序 INTF ₄	122
2.4.6	四字节小数转换成浮点数字程序 FRCF ₄	123
2.4.7	四字节浮点数取整子程序 FINT ₄	124

第三章 函数计算子程序 127

§ 3.1	定点数函数计算	127
3.1.1	四字节整数开平方子程序 DSQR	127
3.1.2	双字节小数正弦/余弦函数子程序 DSIN/DCOS	128
§ 3.2	三字节浮点数函数计算	130
3.2.1	三字节浮点数多项式计算子程序 FPLN ₃	130
3.2.2	三字节浮点数开平方子程序 FSQR ₃	135
3.2.3	三字节浮点数正弦函数子程序 FSIN ₃	138
3.2.4	三字节浮点数余弦函数子程序 FCOS ₃	142
3.2.5	三字节浮点数正切函数子程序 FTAN ₃	142
3.2.6	三字节浮点数反正切函数子程序 FATN ₃	143
3.2.7	三字节浮点数指数函数子程序 FEXP ₃	146
3.2.8	三字节浮点数自然对数子程序 FLNX ₃	149
§ 3.3	四字节浮点数函数计算	153
3.3.1	四字节浮点数多项式计算子程序 FPLN ₄	153
3.3.2	四字节浮点数开平方子程序 FSQR ₄	157
3.3.3	四字节浮点数正弦函数子程序 FSIN ₄	160
3.3.4	四字节浮点数余弦函数子程序 FCOS ₄	163
3.3.5	四字节浮点数正切函数子程序 FTAN ₄	166
3.3.6	四字节浮点数反正切函数子程序 FATN ₄	167

3.3.7	四字节浮点数指数函数子程序 FEXP4	169
3.3.8	四字节浮点数以十为底的指数函数子程序 FEXD4	171
3.3.9	四字节浮点数自然对数子程序 FLNX4	172
3.3.10	四字节浮点数常用对数子程序 FLOG4	175

第四章 数制转换子程序..... 176

§ 4.1	双字节定点数数制转换	176
4.1.1	双字节整数十翻二子程序 IDTB2.....	177
4.1.2	双字节小数十翻二子程序 PDTB2	178
4.1.3	双字节整数二翻十子程序 IBTD2.....	179
4.1.4	双字节小数二翻十子程序 PBTD2	180
§ 4.2	四字节定点数数制转换	180
4.2.1	四字节整数十翻二子程序 IDTB4.....	180
4.2.2	四字节小数十翻二子程序 PDTB4	181
4.2.3	四字节整数二翻十子程序 IBTD4.....	182
4.2.4	四字节小数二翻十子程序 PBTD4	183
§ 4.3	ASCII 码及可变字长数制转换	183
4.3.1	ASCII 码十进制输入转换成四字节二进制整数 子程序 ASCTI.....	183
4.3.2	三/四字节二进制整数转换成 n 位十进制数 子程序 IBTDA.....	185
4.3.3	ASCII 十进制输入转换成定点双字节混合小数 子程序 ASCTB	187
4.3.4	定点双字节混合小数二翻十子程序 BBTDA	189
§ 4.4	三字节浮点数数制转换	190
4.4.1	三字节浮点数二翻十子程序 FBTD3	190
4.4.2	三字节浮点数十翻二子程序 FDTB3	195
§ 4.5	四字节浮点数数制转换	198
4.5.1	四字节浮点数二翻十子程序 FBTD4	198
4.5.2	四字节浮点数十翻二子程序 FDTB4	201
§ 4.6	ASCII 码与十六进制数转换	204
4.6.1	ASCII 码转换成十六进制数子程序 ASCHEX	204

4.6.2 一字节十六进制数转换成二位 ASCII 码	
子程序 HEXASC	205

第五章 数据处理子程序..... 206

§ 5.1 查表与散转	206
5.1.1 单字符查表子程序 SCTAB	206
5.1.2 字符串命令查表散转程序 SSTJM	208
5.1.3 查表插值子程序 TLOOK	211
§ 5.2 链表	213
5.2.1 链表初始化子程序 INIT	214
5.2.2 链表插入子程序 LTIS	215
5.2.3 链表删除子程序 LTDL	216
5.2.4 链表查找子程序 LTLK	216
§ 5.3 队列	217
5.3.1 队列写入子程序 CBWR	218
5.3.2 队列读出子程序 CBRD	219
§ 5.4 数字滤波	219
5.4.1 定点四字节整数算术平均值子程序 DAVG4	220
5.4.2 浮点三字节滑动平均值子程序 FSAV3	220
5.4.3 定点双字节整数防脉冲干扰平均值子程序 DSAV2	222
5.4.4 浮点四字节低通数字滤波子程序 FLBD4	224

第六章 输出输入子程序..... 227

§ 6.1 模数转换使用方法	227
6.1.1 查询方式 AD 转换子程序 ADQR.....	227
6.1.2 50 周快速实时采样子程序 AD250.....	228
§ 6.2 高速输入部件和定时器 2 使用方法	229
6.2.1 脉冲宽度测量子程序 PSPT	230
6.2.2 脉冲周期和频率测量子程序 PSTF	232
6.2.3 脉冲频率测量子程序 FRQM.....	236
§ 6.3 高速输出部件使用方法	238
6.3.1 单脉冲输出子程序 OUTPS	238

6.3.2	连续脉冲输出子程序 OUPSS	238
§ 6.4	串行口使用方法	239
6.4.1	字符输入子程序 GETC	241
6.4.2	字符输出子程序 PUTC	241
6.4.3	字符串输入子程序 STIN	241
6.4.4	字符串输出子程序 SOUT	243
§ 6.5	PWM 和 D/A 转换实现方法	244
6.5.1	PWM 输出子程序 PWMT	244
6.5.2	高分辨率 D/A 转换子程序 HSODA	245
第七章	综合应用子程序	247
§ 7.1	实时时钟	247
7.1.1	初始化程序 START	247
7.1.2	软件定时器 0 中断处理程序 STINT	248
7.1.3	日历时钟读出子程序 GTIME	253
7.1.4	系统日历写入子程序 SDATE	254
7.1.5	系统时钟写入子程序 STIME	255
§ 7.2	用 HSO 和 HSI 实现的双积分 A/D 转换	256
7.2.1	硬件电路	256
7.2.2	A/D 启动测量子程序 STAD	258
§ 7.3	11 位 A/D 实现方法	259
7.3.1	硬件电路	259
7.3.2	11 位 A/D 转换子程序 AD11B	260
§ 7.4	打印机驱动方法	261
7.4.1	硬件连接方法	261
7.4.2	中断方式打印驱动程序 PRINT	262
§ 7.5	键盘显示接口	264
7.5.1	七段显示器	264
7.5.2	显示子程序 DESP	264
7.5.3	键盘接口	268
7.5.4	键扫描子程序 KIN	268
7.5.5	用 8279 实现键盘显示	271

7.5.6	8279 初始化子程序 INIT79	273
7.5.7	8279 显示子程序 DSP79	273
7.5.8	8279 键盘输入子程序 KEY79	274
§ 7.6	不用串行口的串行通信实现方法	276
7.6.1	硬件说明	276
7.6.2	串行输入子程序 INPUT	276
7.6.3	串行输出子程序 OUTPUT	278
7.6.4	示范通信程序 COMPC	281
附录一	MCS-96 指令系统和指令表	286
附录二	MCS-96/98 实用子程序软件包及其使用方法	300

第一章 MCS-96 基本结构

§1.1 MCS-96 系列单片机概述

单片微型计算机由于体积小，价格低，稳定可靠等优点已在我国获得广泛应用，以 Intel 公司的产品为例，在我国流行的主要有三种：MCS-96 系列微控制器、MCS-51 系列微控制器，MCS-48 系列微控制器。它们的内部结构及发展的主要功能如图 10-1 所示。

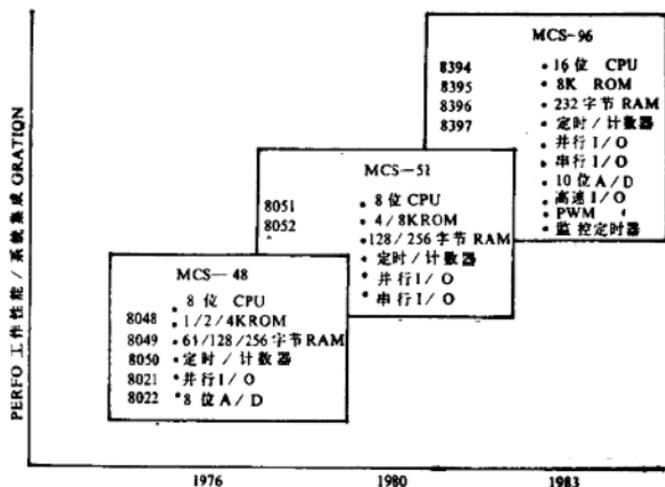


图 1.1 Intel 单片机的发展

MCS-96 与后两种单片机比较，主要有两个特点：第一，集成度高，内部除有常规的 I/O 口、定时/计数器、全双工串行口外，还有高速输入/输出部件、八路 10 位 A/D 转换、脉冲宽度可调制输出（常用作 D/A 转换）以及监视定时器等。后几种功能是其两种单片机所不具备的。第二，运算速度快，MCS-96 具有丰富的指令系统、先进的

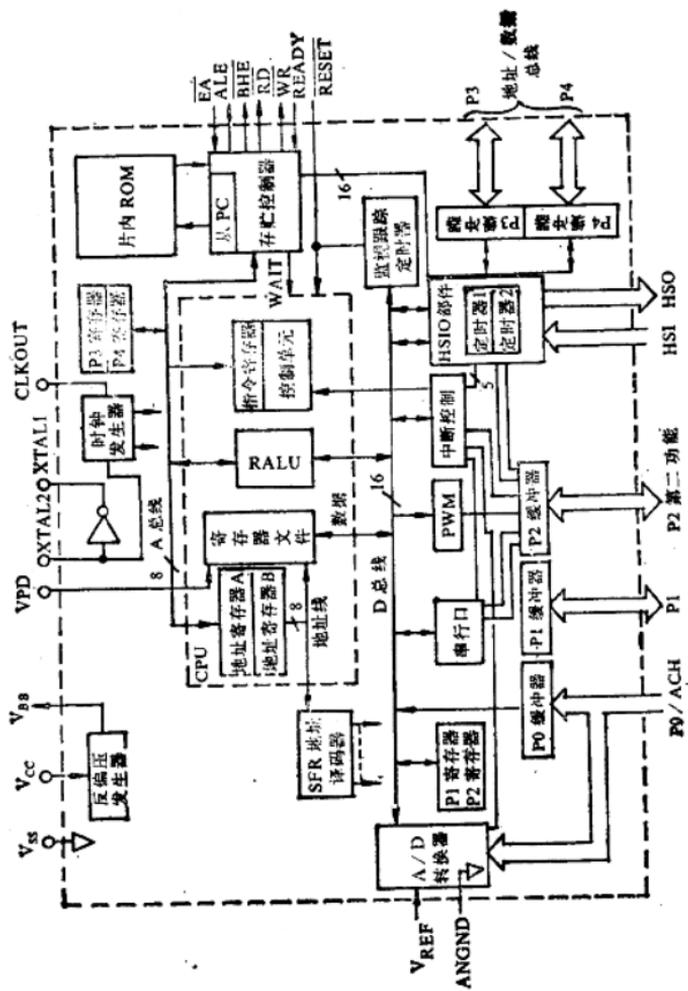


图 1.2 MCS-96 单片机逻辑框图

寻址方式和带符号运算等功能使运算速度大大高于其他两种单片机。它不但可以对字或字节操作，还可以进行带或不带符号的乘除运算。

8096 是整个 MCS-96 系列的代表性的产品，根据其结构不同，可分为不同的类型：有 48 引脚和 68 引脚；内部带 ROM 和不带 ROM 的；带 A/D 的和不带 A/D 的。目前国内常用的产品有：

8094-90, 8094BH, 48 脚, 无 A/D 和 ROM;

8095-90, 8095BH, 48 脚, 有四路 A/D, 无 ROM;

8096-90, 8096BH, 68 脚, 无 A/D 及 ROM;

8097-90, 8097BH, 68 脚, 有八路 A/D 但无 ROM。

809X-90 外部数据总线 16 位，而 809XHB 芯片可由用户设定使之外部数据总线为 16 位长或 8 位长。

最近 Intel 又推出一种 8098 单片，它的内部结构和功能与 8095BH 完全相同，但外部数据总线一般应设置为 8 位，这样可使用户系统更简单。但内部运算不变，仍为 16 位，所以运算速度仍很高。

图 1.2 所示的标准 MCS-96 芯片内部结构，有以下几个部分组成：中央处理器(CPU)、存储器控制器、可编程的高速输入/输出部件、模拟/数字(A/D)转换器、一个串行口、脉宽调制 (PWM) 输出(D/A 转换)，还有定时器及监视跟踪定时器等。

MCS-96 系列中 BH 芯片内部的 A/D 转换具有采样保持电路，在复位时把 2018H 单元内容写入芯片组构字节的寄存器中，用于选择外部数据的宽度、选择等待状态时间及对内部 ROM/EPROM 的读/写保护。MCS-98 只有 48 脚，与标准 96 芯片比较，内部无 P1 口，只有四路 10 位带采样保持的 A/D 转换，外部数据宽度一般应设置为 8 位。在复位时把 2018H 内容写入片内组构字节寄存器，用于选择控制信号的使用，选择等待状态时间及对内部 ROM/EPROM 读/写的保护。

1.1.1 中央处理器(CPU)

MCS-96 的 CPU 由几个部分组成，其中最主要的部分是寄存器算术逻辑运算单元(RALU)和寄存器文件(Register File)。

按照字节、字或双字长进行读和写（特殊功能寄存器中有的只能读或只能写）。寄存器中的每一个单元都像累加器一样被寄存器算术逻辑运算单元使用，因此实际上可看作是 232 个字节累加器。寄存器文件的第一个字（地址在 18H、19H）留作栈指针使用。因此通常不能随使用来存取数。除了 232 个字节的 RAM 外，地址从 00H~0017H 的 24 个字节的寄存器均作为专用的特殊功能寄存器(SFR)。芯片内部具有的各种功能部件，I/O 口、定时器、A/D 转换、串行口控制、高速输入/输出，脉冲宽度调制输出等都通过特殊功能寄存器来寻址。因此了解和掌握寄存器文件和特殊功能寄存器的使用是学习应用 MCS-96 的关键。

MCS-96 内部的 256 个寄存器单元按 RAM 统一编址。在指令中，寄存器文件以两位 16 进制编码（00H~FFH）。对特殊功能寄存器的访问，用户一般不像对 1AH~FFH 单元那样使用，对于特殊功能寄存器，读出和写入时的功能不同。其中有的寄存器只能读，有的只能写，有的只能按字节操作，有的只能按字操作，有的寄存器，读出后破坏原有内容。

寄存器文件映象图如图 1.3 所示。

1.1.2 存储器组织

MCS-96 芯片可寻址的存储器空间有 64K 字节，大部分用作用户的程序存储器和数据存储器。地址为 0000H~00FFH 的存储单元作特殊用途。对这一区域当作为数据来访问时，指的是内部 256 个寄存器文件。外部 0000H 单元是非屏蔽中断的入口地址，这区域只能执行指令而不能读/写。通常这一区域留给开发系统专用。2000H~2011H 这 18 个字节作为中断矢量单元，用户不能随便使用。1FFEh 和 1FFFH 两个单元分别配给口 3 和口 4。如果系统中使用了外部存储器，则口 3 和口 4 要作为多重总线使用。这时 1FFEh 和 1FFFH 这两个单元可作为一般的存储单元使用。2012H~207FH 是工厂测试码，用户系统上这些单元与一般 RAM 同样使用。

虽然 MCS-96 内部具有丰富的 I/O，但当用户还需扩展 I/O 口

时，所用接口地址与存储器统一编址。MCS-96 存储器映象如图 1.4 所示。

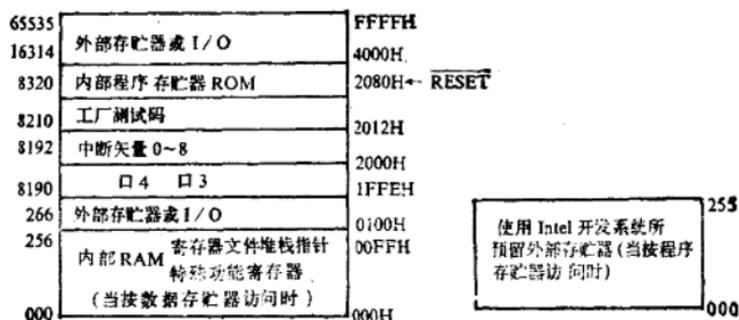


图 1.4 存储器映象图

对于 809XBH 芯片及 8098 芯片，具有特殊意义的地址是：

0000H~0017H	寄存器映照 I/O(SFRS)
0018H~0019H	堆栈指示器
2000H~2011H	中断矢量
2012H~2017H	保留单元
2018H	芯片组构字节
2019H	保留单元
201AH~201BH	“转向自身”操作码(27FEH)
201CH~201FH	保险键
2030H~207FH	保留单元

RALU 通过存储控制器访问存储器，存储控制器以 A 总线和几条其他控制线与 RALU 连接。由于 A 总线只有 8 位，因而存储控制器使用了一个从程序计数器，这就不必总是从 RALU 中获得指令地址再去取指令。这个程序计数器在每执行一次取指令之后加 1。当出现转移或调用指令时，从程序计数器必须从 A 总线装入新的值之后才能让取指令操作继续进行下去。除了具有从程序计数器外，存储器还具有三个字节先行指令队列，它可以提前取出下面的三个指令字节，以

加速程序的执行。

对外部存储器的访问是通过口 3 和口 4 组成的 16 位多重地址/数据总线 $AD_0 \sim AD_{15}$ 来进行的, 为了把总线上的地址和数据分离, 利用 ALE 地址锁存信号的下降沿提供一个时钟脉冲送给 74LS373 锁存器把地址锁存后送到存储器。

因为 MCS-96 外部存储器既可以字节又可以按字来寻址, 对译码的控制就需要用两条线: 一是高字节总线允许(\overline{BHE}); 另一条是地址线 A_0 。对于 809X-90, \overline{BHE} 线要像地址那样必须被锁存。

为了避免在解释存储系统时出现的混乱, 有必要给分离开的地址/数据以命名。地址信号叫 MA_0 到 MA_{15} , 表示总线上的数据是地址; 数据信号称为 MD_0 到 MD_{15} , 表示总线上的数据是对存储器读/写的内容。当 \overline{BHE} 对低电平时, 选中数据总线高字节的存储单元, 当 MA_0 为低电平时, 选中数据总线低字节的存储单元。在这种方式下访问 16 位的存储单元时, 可以根据 MA_0 和 \overline{BHE} 来选择, 如表 1-1 所示。图 1.5 示出了有关的外部存储器操作的理想波形图。当对一个外部存储器单元开始进行操作时, 地址锁存允许 ALE 线为高电平, 把总线上的内容送到地址寄存器, 根据所选, \overline{BHE} 置为所需的状态。然后 ALE 下降为低电平, 发出 \overline{RD} 读信号或 \overline{WR} 写信号时总线上不再为地址信号, 将是读/写存储器的数据。在读写期间, 采样 READY 引脚状态, 如果此时 READY 为高, 则正常读/写; 如果此时 READY 为低, 则使处理器保持 n 个附加的 T 状态。写入时分高字节写或低字节写或高低字节写即操作写入三种, 读出时总是以字单位进行的。

表 1-1 存储器高低字节的选择

MA_0	\overline{BHE}	功 能
0	0	选字 (高、低字节同时选中)
0	1	选偶字节 (低地址)
1	0	选奇字节 (高地址)