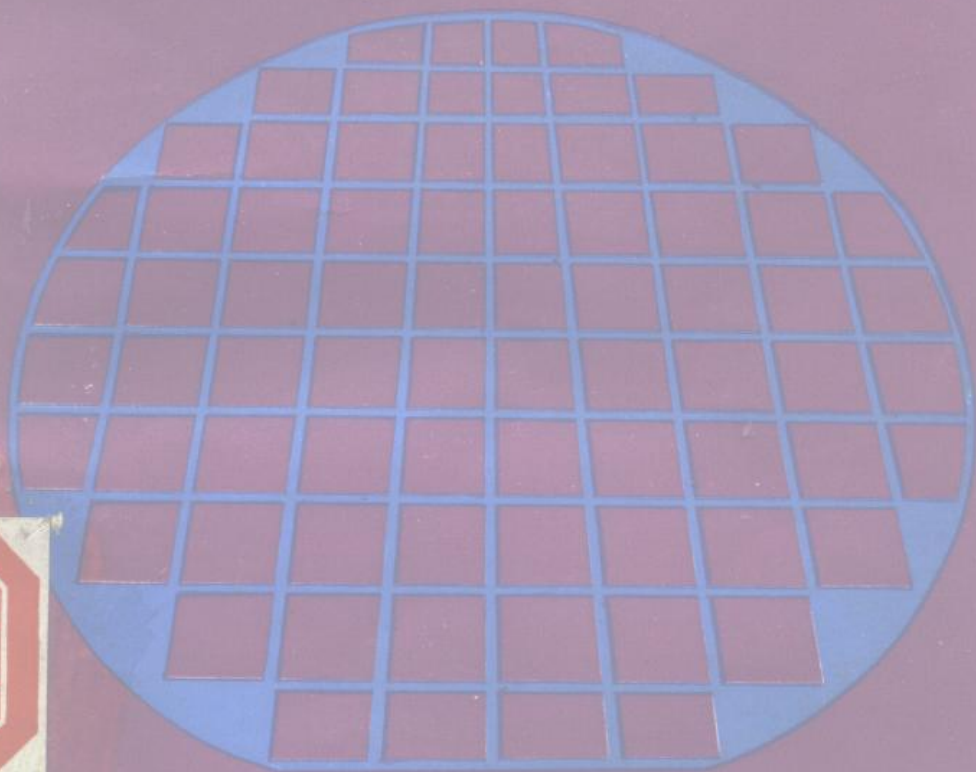


电子束刻蚀技术

〔美〕 G.K. 布鲁尔 等著

杨树芬 译



电子束刻蚀技术

〔美〕 G. R. 布鲁尔 等著

杨树芬 译

国防工业出版社

内 容 简 介

本书论述大规模和超大规模集成电路及各种微电子器件生产中的高分辨率刻蚀技术,系统地讲述了电子束刻蚀的工艺基础、机器设备;介绍了用电子束刻蚀制造半导体分立器件和集成电路的工艺、掩模制造的技术和经济性;最后还概述了目前正在研制中的几种高分辨率复制技术。

本书可供从事大规模和超大规模集成电路及各种微电子器件研究和生产的工程技术人员、以及大专院校有关专业师生参考。

ELECTRON-BEAM TECHNOLOGY IN MICROELECTRONIC FABRICATION

G. R. Brewer

Academic Press 1980

*

电子束刻蚀技术

〔美〕 G. R. 布鲁尔 等著

杨树芬 译

*

国防工业出版社出版

新华书店北京发行所发行 各地新华书店经售

国防工业出版社印刷厂印装

*

850×1168¹/₃₂ 印张11³/₈ 299千字

1986年10月第一版 1986年10月第一次印刷 印数: 0,001—1,470册

统一书号: 15034·3066 定价: 2.80元

译 序

微电子学的迅速发展为人类带来了辉煌的成就，也为电子工业迎来了光辉的年华。目前大规模和超大规模集成电路的研究、生产和应用水平，已成为衡量一个国家科学技术和工业现代化水准的重要标志。然而，回顾微电子学发展的进程，不论是集成技术上所出现的集成度平均每年翻一番的奇迹般的发展速度，还是许多新型微电子器件的出现，无不与实现这些微型结构的加工技术密切相关。无疑，微细加工技术是微电子器件发展的基础，微细加工技术开拓着现代微电子学的前沿。

电子束刻蚀是近十年来发展起来的一项新的微细加工技术，它是在计算机控制下，利用荷能电子束对抗蚀剂的作用而形成的一套全新的高分辨率刻蚀技术。它所加工出的图形分辨率高、线条边缘陡直。电子束刻蚀不仅已广泛用于制造光刻蚀复制用的掩模，而且还可以直接在晶片上加工芯片图形，实现了以“无掩模”曝光技术来制造集成电路和器件，当前已成为加工低微米和亚微米尺寸微电子器件的重要手段。

为了适应我国微电子工业的发展，现将《Electron-Beam Technology in Microelectronic Fabrication》一书翻译出版，定名为《电子束刻蚀技术》。

本书主要论述电子束高分辨率刻蚀技术。全书共分六章。系统地讲述了电子束刻蚀的工艺基础；详细地介绍了电子束刻蚀的机器设备；进而讨论了用电子束刻蚀制造半导体分立器件和集成电路的工艺问题；论证了用电子束刻蚀制造掩模的技术和经济性；最后还概括地述评了目前正在研制中的几种高分辨率复制技术。本书由美、法两国的七名专家撰写而成，取材较新，对高分辨率刻蚀技术作了比较系统和深入的讨论，对于从事半导体专业的工

程技术人员和大专院校的师生具有一定参考价值。

全书译稿由安志超同志校阅，第三章并经过杨志杰同志审阅、此外在翻译过程中，还得到了有关单位的很多同志的大力支持，在此一并表示感谢。由于本人水平有限，书中缺点和错误仍所难免，敬请广大读者指正为幸。

一九八五年六月于北京

前 言

在过去的二、三十年中，微电子学获得了令人鼓舞的进展。在四十年代，电子设备中的有源器件是电子管。这类设备的功耗和体积之大，以今天的标准来看，则是令人惊异的。与此相反，现今我们可以从商业市场上买到功能复杂的集成电路，其集成度在几个平方毫米的芯片面积上可以达到 100000 个晶体管，而功耗却只有十分之几瓦。

固体器件的发明，对这些器件工作机理的进一步理解，制造工艺的突破以及复杂电路的集成技术的提高，使微电子学获得了巨大的进展。这些成就，目前方兴未艾，仍在继续提高。因此现在的集成电路与几年以前的电路相比，不仅能够实现更多的功能，速度更快，而且功耗、体积更小。在改进这些现代电路性能方面，减小器件的尺寸一直起着主要作用。业已证明，制造较小尺寸的电路比制造旧式较大尺寸的电路便宜得多。因此，微电子学正在广泛地渗透到社会生活的各个领域，以至目前全世界仅集成电路市场的销售额每年可达五十亿美元，而且仍在迅速增长。

微电子制造工艺是基于采用光刻蚀技术产生很小的特征尺寸和图形，从而构成器件或电路。在过去的二十年期间，用于光刻蚀的光学设备和技术获得了巨大的进展。实际上，微电子学领域的成就也正是靠这种工艺技术的进展来取得的。然而，随着器件尺寸的不断缩小，当所要求的特征尺寸小于 1 微米左右时，这类光刻蚀工艺由于本身存在某些固有的极限而使其实用性受到了限制，因为在这种情况下，要曝光的特征尺寸变得可与曝光时所用的光的波长相比拟了。

目前，由计算机控制精细聚焦的电子束是能描绘任意形状的亚微米特征尺寸的唯一方法。十年来，电子束刻蚀这一新技术一

直在若干工业实验室中进行研究，而现在已经足够地成熟，因此开始应用于微电子器件和集成电路的生产中。微电子生产工艺的历史证明，进一步的提高器件与电路的性能和降低成本，可以通过制造工艺的有效性来进行估价。电子束刻蚀就是这样的一种微电子制造技术，它为继续提高器件与电路的性能和降低成本提供了新的手段。

本书旨在对高分辨率刻蚀技术作系统的介绍，其中所论述的题目包括：电子与形成图形的聚合物抗蚀剂相互作用的物理过程，产生和控制电子束的机器设备，以及使用电子束刻蚀的方法，例如，制造器件和制造用于光刻复制的掩模。虽然电子束的聚焦束斑至少能比光的波长小一个数量级，因而能相应地产生较小的特征尺寸，但是目前这种技术本身也受到一些基本的限制，如机器的生产能力和图形的分辨率。书中对这些限制及其技术和经济的前景进行了十分详细的讨论。高分辨率刻蚀的关键是复制亚微米尺寸图形的可行方法要与较高生产率的一些手段相适应。第一章中专门论述这个题目。采用这些高分辨率刻蚀技术能够在抗蚀剂上产生亚微米图形，而把这些图形变换成有用的半导体特征尺寸则还需要采用新的腐蚀、材料淀积等工艺，只有这些新工艺才能保持原来图形的分辨率。这里还论述了这些相容的制造工艺，它们也是该项技术必不可少的部分。书中通篇的重点是强调理解和实际使用这些技术。本书对于研究、开发或生产下一代微电子器件和电路的工程师及有关专业的大学生是非常有价值的。

最后，由于高分辨率刻蚀技术还正在发展之中，关于将要选择的最终形式尚未形成一致性意见。因此，为尽可能广泛地介绍这些观点，本书由四个工业组织的七名专家撰写而成，这些不同的篇章全部概括了过去的十年中高分辨率刻蚀技术的发展。我谨向这些作者们深表谢忱。

目 录

第一章 高分辨率刻蚀	1
1.1 引言	1
1.2 改进刻蚀技术的必要性	2
1.3 电子束刻蚀	10
1.4 高分辨率刻蚀的技术长处	17
1.5 电子束刻蚀的限制	23
1.6 经济因素	41
1.7 刻蚀工艺的现状和前景	50
1.8 本书的内容	54
参考文献	55
第二章 电子束工艺	58
2.1 引言	58
2.2 电子在固体中的散射	60
2.3 抗蚀剂图形	77
2.4 电子抗蚀剂的特性	92
2.5 采用电子抗蚀剂的工艺过程	109
2.6 电子束对准	128
2.7 小结	137
参考文献	139
第三章 电子束刻蚀的设备	142
3.1 一般描述	142
3.2 电子光学镜筒	145
3.3 机器的设计和工作方式	174
3.4 目前机器设备的技术水平	198
参考文献	215
第四章 用电子束刻蚀制造器件	218
4.1 概述	218

4.2 光刻蚀与电子束刻蚀的比较	219
4.3 电子束刻蚀的特点	223
4.4 用电子束刻蚀制造电子器件	236
4.5 电子束刻蚀的工艺限制	251
4.6 小结	256
参考文献	257
第五章 用电子束刻蚀制造掩模	259
5.1 引言	259
5.2 掩模制造的要求	261
5.3 掩模制造的方法	269
5.4 材料的选择	278
5.5 工艺过程	285
5.6 性能	296
5.7 展望	305
参考文献	307
第六章 复制技术	310
6.1 引言	310
6.2 复制系统的物理基础	313
6.3 复制系统的种类	319
6.4 几种复制方法的比较	353
参考文献	355

第一章 高分辨率刻蚀

〔美〕 G. R. 布鲁尔[●]

1.1 引言

二十年来,微电子学技术及其应用获得了非常迅速的发展,实际上目前它已普及到商业贸易和军事工业的各个方面。微电子学[●],尤其是集成电路,已经使计算机、工业控制系统、军事电子学、手表、汽车和摄影机这些不同的领域发生了深刻的变化。特别是在近几年来,微电子器件的尺寸大大缩小和性能有了显著的改进。例如,在几年以前,晶体管电路在 10 兆赫的时钟速度下工作还仅仅是奋斗的目标,而现在的晶体管电路则可高于 1 千兆赫。

尽管微电子学发展很快,但是许多应用领域还不断要求更高的性能(特别是要求低功耗和高速度)和更高的功能密度;而且都在寻求更高的可靠性和更低的成本。为了满足这些要求,微电子学工业界认为,在制造这些器件时有必要采用新一代的工艺、制造和控制技术。为了实现上述这些目的,很有希望的方法之一就是制做更小的器件,亦即发展具有更高功能密度的集成电路。这类电路工作频率可以更高而功耗可以更低,并可提高成品率,这将进一步降低成本,而且据推测,可靠性也会更高。因此,一般来讲,更高功能密度的集成电路则被认为是技术发展的目标。

目前,制作图形的光刻蚀技术是现代集成电路制造工艺的基础。但是,在制造集成电路所用的若干工艺步骤中,光刻蚀是现在生产线上成品率最低的工序,而且采用光刻蚀法来制作图形,

● 休斯研究实验室。

● 这里所用的微电子学这个术语一般指分立半导体器件、集成电路和各种形式的微波固体器件。

也不能满足新一代微电子器件的性能和密度的要求。因此,这就需要新的图形形成工艺,而新的图形形成工艺同样又需要有新的辅助制造工艺。为满足用户关于性能、成本和可靠性的期望,还需要采用计算机控制的自动生产工艺及其完善的自动检测技术。

高能束,尤其是电子束、离子束和激光束,则是解决上述问题的有力手段^[5~7,9~11,62]。即采用离子束能把掺杂物的原子注入到半导体中以补充或取代扩散;电子束能象现在的光刻蚀工艺一样,在抗蚀剂表面产生图形;激光和电子束能对损伤的晶片进行退火,其效果比目前的炉子退火要好。这些束,尤其是荷电粒子束,作为工艺加工和检测手段的实际优越性,是它们基本上能完成相当于现行工艺的同样功能,但是完成这些功能的方法却有质的差别。因此,可望其加工质量会有重大变化,而这种期望的确实实现了。例如,在生产过程中已成功地采用了激光和离子束,如用于电阻器的阻值微调和离子注入。电子束能用来制作尺寸更小的图形,其边缘分辨率比光刻蚀所能达到的最高水平还要高。现有的数据表明,用电子束制作图形可以减少图形的缺陷密度,而这正是提高成品率的关键因素,而且,制造出能实现廉价生产器件的电子束设备也是可能的。目前,电子束刻蚀这一新技术已经足够地成熟,并形成了适于生产下一代微电子器件的新的刻蚀技术和质量控制手段。

本书的目的是论述微电子器件制造中高分辨率刻蚀的工艺技术和加工装置以及在半导体器件制作中的若干应用。本章是这一新技术的绪言,其重点是讨论这种技术赖以实际应用的主要技术价值和经济性。

1.2 改进刻蚀技术的必要性

1.2A 微电子学的历史回顾

主观地确立某种新的制造工艺的必要性,并预测满足这种必要性所带来的技术进展,这只不过是些近乎徒劳的努力而已。但

是，研究过去的历史趋向可以加深对这种必要性的理解以作为未来行动的指南。集成电路中，芯片上的元件数目和功耗-延时乘积是评价微电子学器件的两个重要参数，可以衡量集成电路的经济性和技术性能。在这方面，电子束刻蚀将具有巨大的潜力。

图 1.1 表示 14 年期间每个芯片上元件数目增长趋向的曲线^[47]。可以看出，每个芯片上元件的数目以每年翻一番的比率增加，总增长超过四个数量级。关于这种总的增长，穆尔(Moore)^[47]认为：由于光刻蚀技术的改进提高 32 倍，由于采用大面积的芯片提高 20 倍，而其余的 100 倍是通过改进电路设计和布局所提高

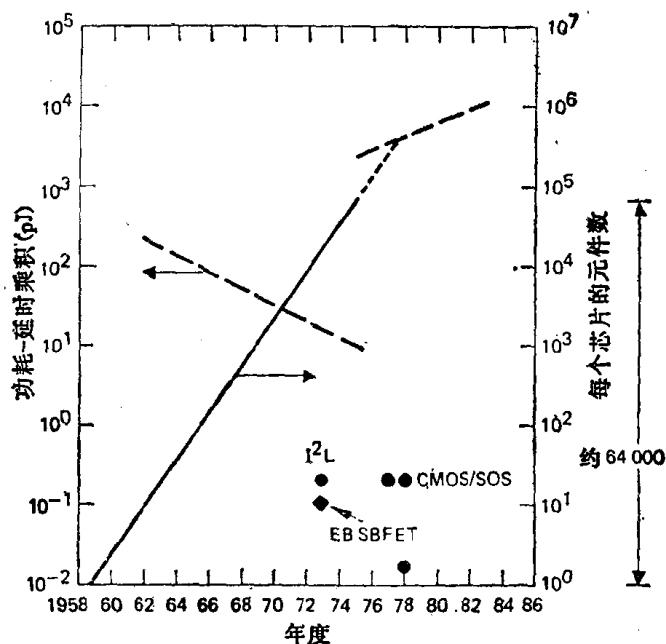


图 1.1 硅双极工艺和 MOS 工艺的芯片上集成元件数目的增长趋势、速度-功耗乘积下降情况和元件密度的增长系数

的。在这期间，每个芯片的成本大致仍维持不变，所以每个元件或每个功能的成本大幅度地下降了。据推测，通过进一步的改进刻蚀技术和增大芯片面积，这种趋势还将会继续下去，图中上面的虚线表示穆尔所预测的将来的增长趋势。在同一期间内，常规

器件的速度-功耗乘积将下降到 $1/10$ 。 I^2L (集成注入逻辑)、CMOS/SOS 技术和用电子束刻蚀制造的场效应晶体管,均表示这些最新工艺进展的实例。可以看出,采用这些新器件和新的刻蚀技术后,其相应的速度-功耗乘积比图中虚线约降低二个数量级。因此,革新器件制造工艺和采用新的器件结构,如象 I^2L (这种逻辑电路不需隔离,其晶体管是互相并合到一起的),还能使性能获得进一步的提高。

微电子工业发展的历史趋向对研究未来新工艺的必要性能起指导作用。当然,对于新技术的发展,始终要考虑到经济上的有效性。正如上面所指出的那样,每个功能的成本已经大大下降,使得集成电路可以在更多的领域中获得应用,因而从经济上讲,也就不再是所谓有可能性的问题了。而且随着制造工艺的日趋成熟,也会使成本进一步降低。不过由于这些重要进展的经济基础在今后一段时间内不太可能消失,因此要继续保持这种发展趋势还需要继续作艰苦努力。但是这种论证并没有表明非需要新的工艺不可,而仍然可继续发展目前一些行之有效的制造工艺和设计技术,实际上这方面的工作正在进行。例如,在器件生产中,采用现有光刻工艺使线条宽度仍有迅速下降的趋势,不过应该注意到,这些技术已基本接近极限。又如图 1.1 中 I^2L 点●所表明的那样,革新器件和改进电路的工作也是大有潜力的。此外,采用更先进的计算机辅助电路设计技术将会设计出更紧凑的电路,运用投影光刻技术可使电路特征尺寸减小到 $1\mu m$ 左右。增大芯片面积是会受到限制的,除非在刻蚀工艺中能够降低缺陷密度。总之在这些范围内的改进将远不会象过去那样引人注目。因此看来,能够大幅度地增加每个芯片上元件数目的基本方法是制造亚微米尺寸的器件,并将它们紧凑地排列在一起。这种措施要求采用更细的线宽和更小的器件尺寸,但是加工亚微米的几何尺寸已超越了光刻蚀技术的能力,其原因以后将要叙述。

- 该点表示速度-功耗乘积,即 I^2L 工艺同样具有很高的器件封装密度,既比常规的 MOS 工艺高,又比常规双极工艺高。

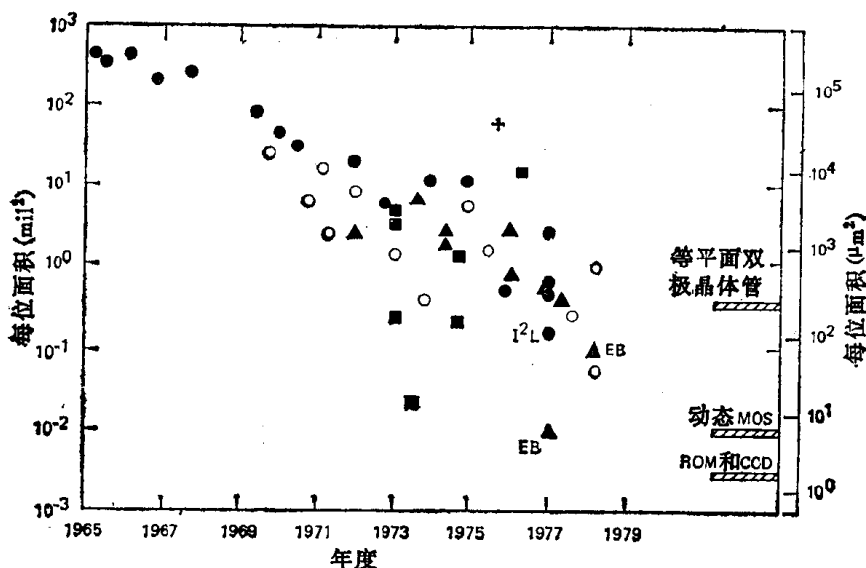


图1.2 存储器和逻辑集成电路每位面积的发展趋势

画影线的线条表示计算出的不同类型器件的位密度极限。+：磁泡RAM；■：用电子束刻蚀制作的MOS；▲：电荷耦合器件；●：双极型；○：MOS；▨：下限（理论值）。

图 1.2 表示微电子学工艺发展趋势的另一种观点。它是以存储或处理一位信息所需的芯片面积来说明器件尺寸减小的情况^①。图中的“点”表示主要用作存储器的若干种类型的器件，即 MOS、双极型和 CCD，而有几个“点”表示用于逻辑电路的器件。1971 年以前的大部分“点”取自瓦达斯兹 (Vadasz) 等人 (1971)^[64] 的论文，它们表示用光刻蚀技术批量生产的半导体存储器。1971 年以后的“点”表示用光刻蚀和电子束刻蚀技术研制的器件和出售的器件。如图所示，每位面积总的下降趋势是很清楚的，约为四个数量级。用电子束刻蚀研制的器件是用四方点和三角形点来表示的。但是，器件按比例缩小时，其最小尺寸是有限制的。几条水平的阴影线条表示由霍尼森 (Hoeneisen) 和

● 这种希望使尺寸永远减小下去的有趣而富于想象力的观点，是若干年前由 R. P. 费恩曼博士在“小型化” (ed. H. D. Gilbert, Reinhold, New York, 1961) 一书中提出来的。

米德(Mead)(1972 a, b)^{〔32〕,〔33〕}针对几种半导体技术,即等平面双极晶体管、动态 MOS 晶体管、只读存储器(ROM)和电荷耦合器件等计算出的理论下限。从原理上说,这些极限主要是由氧化层或集电结的击穿所造成。上面已提到光刻蚀制作方法的分辨率是限制器件和电路尺寸进一步减小的原因。图 1.2 中画阴影线的线条表示出这种极限还受到器件物理结构的制约。每位的面积大致随最小特征尺寸的平方而变化。这些试验数据表明,如果限制因素仅仅是刻蚀分辨率的话,那么以约 $0.25\mu\text{m}$ 线宽为设计规则时,位密度可以达到或者大于 $10^2\text{bit}/\text{mil}^2$ 。这个数值与图 1.2 中表示最低极限的阴影线条大致相符合,表明这几类器件线宽的设计规则可以继续降低到 $0.25\mu\text{m}$ 左右。

1.2B 光刻蚀工艺

由于微电子器件和电路的进一步发展受到光刻图形分辨率的限制,那么了解产生这些限制的技术因素是很重要的。在复制工艺中,图形是用掩模来产生的,掩模通常是敷在玻璃版上的照相乳胶膜或者是铬膜。这种掩模版是压触在半导体晶片上或者与半导体晶片十分紧密地靠近,而晶片上涂有称之为光致抗蚀剂的光敏聚合物。光从掩模的透明部位通过,就会使相应部位的抗蚀剂曝光,使聚合材料产生变化,从而可用化学显影液将其选择性地溶解掉(如果采用的是正型抗蚀剂的话)。抗蚀剂的开口区域就确定了基片上的裸露面积,以便进行诸如金属淀积、腐蚀等下道工序的加工。负型抗蚀剂与此相类似,区别在于曝光区域是不溶解的、而在显影之后仍然保留下来。假如掩模图形的线条比较宽的话,例如几个微米,那么在抗蚀剂以及其后晶片上将会相当精确地再现出掩模版上的图形。但是,当要求分辨率更高而且其线宽减小到可与曝光时所用光的波长相比拟的时候,掩模窗口的衍射效应和抗蚀剂层内的反射效应就会降低掩模复制图形的质量。

为了理解产生这种效应的基本原理,可以考察一个简单的衍射效应的实例,即观察与表面相隔一定距离的一个刀口状边缘以

平行光照射时的衍射情况。由于边缘的衍射现象，入射光会向几何遮蔽区扩展一定的距离。当掩模线宽(此处看做一个狭缝光阑)小于 $1\mu\text{m}$ 时，这种衍射效应是值得注意的。图 1.3 说明了这些

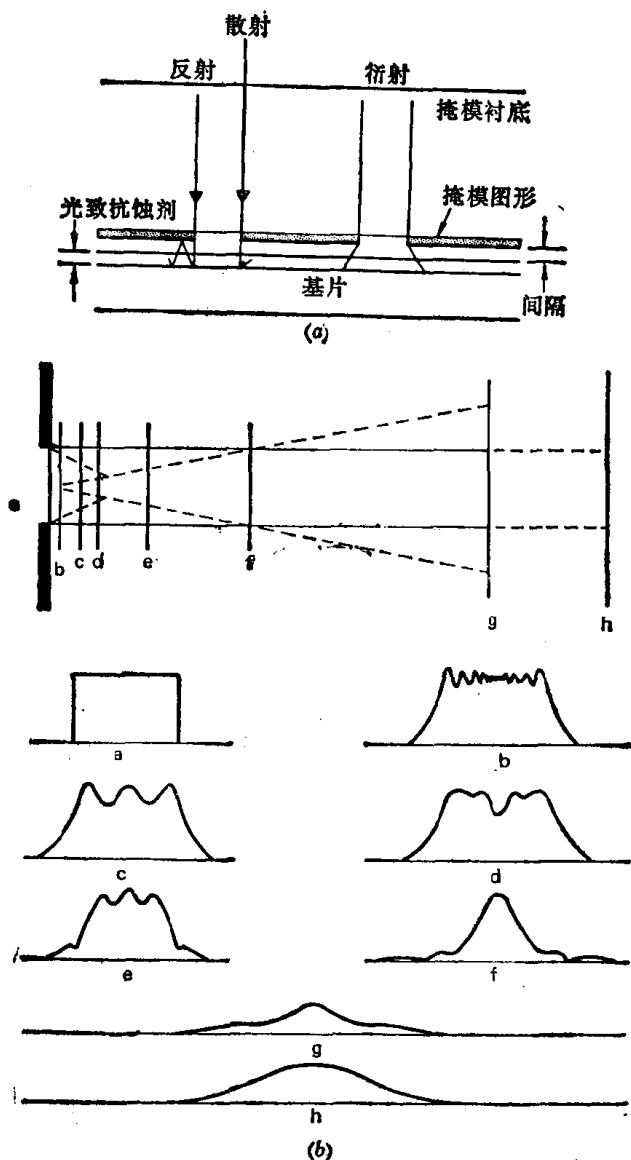


图1.3 用光使抗蚀剂曝光时能导致曝光线条宽于掩模线条的几种效应
(a) 摘自参考文献[58]; (b) 曲线是根据 $2\mu\text{m}$ 宽狭缝的光衍射计算出来的^[30]。

效应。从图中看出，除了光线的衍射或者扩展效应之外，在抗蚀剂的上下表面之间还存在多重反射，这使光的强度发生变化并进一步造成光的横向扩展。如果曝光的晶片不是平面，则会使这些效应加剧，例如在表面上存在台阶（如氧化层上的窗口）的话，台阶处的抗蚀剂距离掩模要比其它地区更远。此外，光在抗蚀剂的顶部和底部之间的反射会在抗蚀剂中产生驻波，这种驻波导致随抗蚀剂厚度而变化的不均匀曝光^[26]。图 1.3 b 表示根据掩模上 $2\mu\text{m}$ 宽的透明狭缝的衍射所计算出的光强度曲线，它们是掩模和抗蚀剂间距的函数^[30]。位置 b 、 c 和 d 对应于接近式光刻中几种典型的间隔距离。可以看出，光的衍射既影响光的强度，又影响曝光线条的宽度。为了能在抗蚀剂上准确地复制 $2\mu\text{m}$ 的线条，掩模必须与抗蚀剂靠得很近（约为 $1\mu\text{m}$ ）。要获得如此紧密的间距，必须将掩模压触在抗蚀剂上。在这种压力之下，抗蚀剂表面的不平整性会对掩模表面造成损坏。当再次采用这种掩模曝光时，这些缺陷会在涂敷抗蚀剂的晶片上产生相应的缺陷，而且第二次曝光又会对掩模造成新的缺陷。显然，这是个累积恶化的过程，当反复地使用同一块掩模时，在曝光的抗蚀剂上（因而也在生产的器件上）会产生越来越多的缺陷。因此，掩模能够重复使用的次数是受限制的（例如，对于乳胶工作掩模约为 10 次）。这种因素通常是集成电路生产中降低成品率的主要原因，生产中的实际经验表明，芯片成品率一般要损失 70%。尽管接触式曝光存在这些问题，然而这种工艺迄今已成为微电子生产的基础，而其本身的长处正是微电子行业在过去的二十年中获得惊人发展的主要原因。

解决接触式曝光所存在问题的办法，是采用投影光刻和使用短波长射线对抗蚀剂进行曝光，这种短波长射线曝光可减少衍射效应。采用短波长射线的复制技术后面将要讨论。投影复制技术是用光学投影的方法将掩模图形的影象（实际尺寸或者是缩小尺寸）投影在涂有抗蚀剂的晶片上使之曝光，这时掩模成为光学系统中的物。由于这种光学系统在某种程度上是形成消象散的图