

数字电路与微型计算机 电工学 I

数字电路与 微型计算机

电工学 II

肖广润 周惠领 主编



华中工学院出版社

第

771
42

版
社

数字电路与微型计算机

——电工学 I ——

肖广润 周惠领 主编

责任编辑 叶翠华

*

华中工学院出版社出版

(武昌喻家山)

新华书店湖北发行所发行

武汉大学出版社印刷总厂印刷

*

开本: 787×1092 1/16 印张: 15 字数: 343,000

1986年2月第1版 1986年2月第1次印刷

印数: 1—13,000

统一书号: 15255—066 定价: (精)3.50 元
(平)3.00 元

7M1
14.2

0317558

内 容 简 介

本书与《电工技术基础》(电工学I)一书是配套教材。本书是为了适应微型计算机的迅速发展和广泛应用,以及教育的需要在自编教材多次试用的基础上修改而成的。

本书内容包括数字电路基础、数字逻辑部件、微型计算机基础、Z-80指令系统、输入和输出、Z-80汇编语言程序设计等六章。本书将数字电路与微型计算机的基本原理紧密地联系在一起而组成新的体系,文字叙述简明,内容实用,每章均有例题和习题。

本书是按70小时的教学内容编写的。它可作为高等工科院校的教材,也可作为工程技术人员学习的参考书。

本书由肖广润、周惠领同志担任主编。参加编写或定稿工作的还有李锡雄、刘明亮、周鑫霞、翁良科、钟声淦、李昇浩和李志文等同志。陈耀奎副教授审阅了全书。

目 录

第一章 数字电路基础	(1)
1-1 数字电路概述.....	(1)
1-1-1 数字电路及其特点.....	(1)
1-1-2 脉冲波形及其参数.....	(2)
1-2 半导体器件的开关特性.....	(2)
1-2-1 二极管的开关特性.....	(2)
1-2-2 晶体三极管的开关特性.....	(3)
1-3 基本逻辑门电路.....	(5)
1-3-1 与门电路.....	(5)
1-3-2 或门电路.....	(6)
1-3-3 非门电路.....	(7)
1-4 复合门电路.....	(8)
1-4-1 晶体管与非门.....	(8)
1-4-2 与非门集成电路.....	(8)
1-4-3 或非门电路、与或非门电路.....	(11)
1-4-4 三态逻辑门.....	(11)
1-4-5 正逻辑和负逻辑.....	(12)
1-5 进位计数制和码制.....	(13)
1-5-1 十进制.....	(14)
1-5-2 二进制.....	(14)
1-5-3 十六进制和八进制.....	(14)
1-5-4 不同计数制之间的转换.....	(14)
1-5-5 带符号数的表示法.....	(16)
1-5-6 字母、数字及符号代码.....	(18)
1-6 逻辑代数.....	(19)
1-6-1 逻辑代数的基本运算法则.....	(20)
1-6-2 逻辑代数的应用.....	(20)
1-7 触发器.....	(23)
1-7-1 R - S 触发器.....	(23)
1-7-2 J - K 触发器.....	(26)
1-7-3 T 触发器.....	(27)
1-7-4 D 触发器.....	(28)
习题.....	(29)
第二章 数字逻辑部件	(32)
2-1 寄存器.....	(32)
2-1-1 并行输入、串行输出寄存器.....	(32)
2-1-2 串行输入、并行输出寄存器.....	(32)

2-1-3 移位寄存器	(34)
2-2 计数器	(34)
2-2-1 二进制加法计数器	(35)
2-2-2 二十进制计数器	(36)
2-2-3 环形计数器	(38)
2-3 编码器	(40)
2-3-1 键控式8421BCD码编码器	(40)
2-3-2 优先权编码器	(41)
2-4 译码器和数字显示电路	(43)
2-4-1 数字显示器件	(43)
2-4-2 译码器	(44)
2-4-3 数字显示电路	(46)
*2-5 集成多路器	(47)
2-5-1 多路转换器	(48)
2-5-2 多路分配器	(48)
2-5-3 多路选择器	(49)
*2-6 数码比较器	(50)
2-6-1 同比较器	(50)
2-6-2 大小比较器	(51)
2-7 模拟量与数字量相互转换	(52)
2-7-1 数-模转换器	(52)
2-7-2 模-数转换器	(54)
习题	(56)
第三章 微型计算机基础	(58)
3-1 微处理器和微型计算机	(58)
3-2 微型计算机的基本概念和基本结构	(60)
3-2-1 存储器·读写操作	(60)
3-2-2 微处理器	(61)
3-2-3 总线	(62)
3-3 微型计算机的工作过程及简单程序举例	(63)
3-4 Z80- CPU	(70)
3-4-1 Z80-CPU的结构	(70)
3-4-2 Z80-CPU引线端说明	(72)
3-4-3 Z80-CPU的时序	(75)
3-5 半导体存储器	(76)
3-5-1 静态读写存储器	(76)
3-5-2 动态读写存储器	(78)
3-5-3 只读存储器 (ROM)	(79)
3-6 TP801单板计算机简介	(80)
3-6-1 TP801单板机的结构	(80)
3-6-2 存储器与CPU的连接	(81)
3-6-3 监控程序TPBUG	(82)
.....	(83)

第四章 Z80的指令系统	(84)
4-1 指令的基本格式	(84)
4-2 寻址方式	(86)
4-3 Z80的状态标志	(89)
4-4 数据操作指令	(90)
4-4-1 8位算术和逻辑指令组	(90)
4-4-2 16位算术指令组	(95)
4-4-3 通用算术指令组	(96)
4-4-4 循环和移位指令组	(97)
4-5 数据传送指令	(99)
4-5-1 8位传送指令组	(99)
4-5-2 16位传送指令组	(103)
4-5-3 交换指令组	(108)
4-5-4 数据块传送和搜索指令组	(109)
4-6 程序控制指令	(112)
4-6-1 转移指令组	(113)
4-6-2 子程序调用和返回指令组	(116)
4-7 CPU控制和位操作指令	(118)
习题	(120)
第五章 输入和输出	(123)
5-1 输入输出的控制方式	(123)
5-2 Z80输入输出指令	(124)
5-3 中断及中断技术	(128)
5-3-1 中断概念	(128)
5-3-2 中断技术	(128)
5-3-3 CPU中断控制指令及中断过程	(131)
5-4 Z80-PIO	(136)
5-4-1 PIO的组成和引脚功能	(136)
5-4-2 操作说明	(141)
5-4-3 应用举例	(144)
5-5 Z80-CTC	(148)
5-5-1 CTC的组成及引脚功能	(148)
5-5-2 Z80-CTC的编程	(151)
5-5-3 Z80-CTC的操作	(153)
5-6 微型计算机的接口技术	(158)
5-6-1 微型机和开关的接口	(158)
5-6-2 微型机和键盘的接口	(162)
5-6-3 微型机和七段发光管显示器的接口	(165)
5-6-4 微型机和模拟电路的接口	(166)
习题	(170)
第六章 Z80汇编语言程序设计	(172)
6-1 汇编程序约定	(172)

6-2	汇编语言程序设计步骤	(173)
6-3	汇编语言程序设计的基本方法	(175)
6-3-1	直线程序	(175)
6-3-2	分支程序	(177)
6-3-3	循环程序	(181)
6-3-4	子程序	(188)
6-4	算术运算程序	(194)
6-4-1	十进制运算	(196)
6-4-2	二进制乘法	(198)
6-4-3	二进制除法	(199)
6-5	非数值操作程序	(200)
6-5-1	代码转换	(200)
6-5-2	排序	(202)
6-5-3	查找技术	(204)
	习题	(208)
附录		(209)
附录一	ASCII (美国标准信息交换码) 表	(209)
附录二	Z80-Ⅰ 单板机的存储空间分配	(210)
附录三	Z80的指令系统	(211)
附录四	指令分类表	(223)

第一章 数字电路基础

本章主要介绍数字电路的基础知识,如有关数字信号的性质、数字电路的特点、开关电路原理和基本逻辑电路及触发器的功能等内容。先讨论分立元件的开关特性、基本逻辑电路的功能,然后重点讨论与非门集成电路,最后在介绍数字电路的计数制和描述数字电路逻辑规律的数学工具——布尔代数的基础上,讨论了由与非门组成的各种双稳态触发器的逻辑功能。

1-1 数字电路概述

1-1-1 数字电路及其特点

所谓数字信号,是指那些在时间上和数值上都不连续变化的信号。我们把工作于数字信号下的电子电路,称为数字电子电路,或简称为数字电路。数字电路广泛应用于电子计算机、数字自动控制系统、工业逻辑系统和数字式仪表。数字技术的发展与应用,加速了电子技术的发展和生产过程自动化的进程。

图1-1-1是一个数字频率计的方框图。数字频率计是用来测量周期性信号的频率的。

设被检测的信号为正弦波,其频率为 f_x 。为了把被测信号的频率用数字直接显示出来,

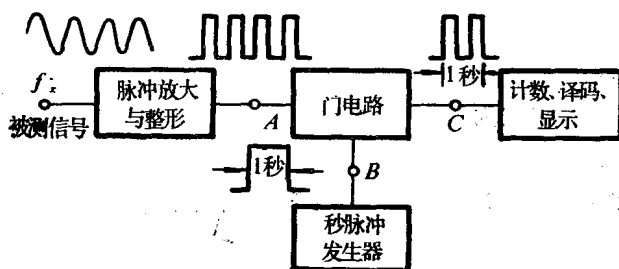


图1-1-1 数字频率计方框图

首先把 f_x 送入脉冲放大与整形电路中,使被测信号变为频率相同的矩形脉冲信号,然后再送到门电路的输入端A。门电路是一种用来控制电路的开通与关断的电路。在图1-1-1中,门电路的开关是由加到门电路B输入端的秒脉冲信号来控制的。秒脉冲把“门”打开一秒钟,在这段时间内,矩形脉冲通过门电路进入计数器,计数器累计的脉冲数目就是被测信号在一秒钟内重复的次数,也就是被测信号的频率。最后累计的脉冲数目经过译码、显示电路,便可直接显示出 f_x 的数值来。

可见,数字电路大致包括信号的产生、放大、整形、传送、控制、记忆、计数、译码和显示等单元电路。

虽然数字电路的类型繁多、功能各异,但它们都是利用半导体管的开关特性和电容器的充电、放电作用来实现电路的接通和断开的。数字电路的结构和原理上的特点决定了对其进行研究分析的特殊性。概括起来,其分析方法的特殊性有以下两点。

(1) 因为电路中的半导体管处在大信号作用的开关状态,所以分析时不能再用电阻等效

电路法，而只能采用图解法。通常是画出电路各点波形图来说明它的功能或工作情况。

(2) 因为基本的数字电路仅仅工作在“开”与“关”两种状态，故常用二进制数来计量脉冲数，并用布尔代数描述它的逻辑功能和关系。

1-1-2 脉冲波形及其参数

在数字电路中，最常见的几种脉冲信号波形如图1-1-2所示。它们都是一些作用时间很短（一般为若干微秒）的突变的电压（或电流）信号。

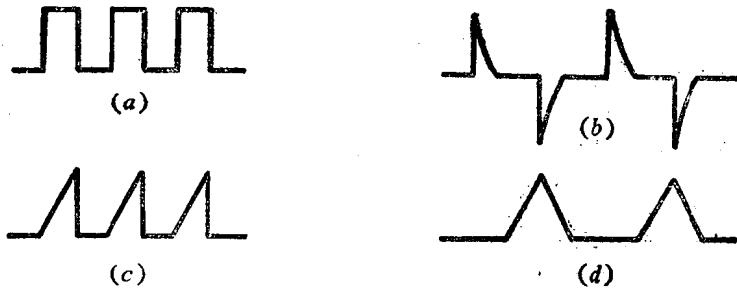


图1-1-2 各种脉冲波形

(a)矩形波；(b)尖顶波；(c)锯齿波；(d)三角波

实际的脉冲波形不象图1-1-2那样理想。现以图1-1-3所示的实际矩形波为例，来说明脉冲信号波形的一些参数。

脉冲幅度 A ——脉冲从起始值至最大值之间的变化量；

脉冲前沿 t_r ——从

脉冲幅度的10%上升到90%所需的时间。

脉冲后沿 t_f ——从脉冲幅度的90%下降到10%所需的时间；

脉冲宽度 t_d ——由前沿的50%幅度至后沿的50%幅度所需的时间，这段时间也称为脉冲持续时间；

脉冲周期 T ——周期性脉冲信号的相邻两个脉冲前沿之间（或后沿之间）的时间间隔，单位为秒（s）、毫秒（ms）或微秒（ μs ）等；

脉冲频率 f ——每秒时间的脉冲数，单位为赫芝（Hz）。

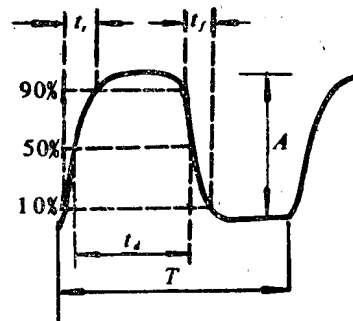


图1-1-3 脉冲信号波形的参数

1-2 半导体器件的开关特性

在数字电路中，大多数半导体器件都工作在开关状态，即晶体管在脉冲信号的作用下，时而饱和导通，时而截止。所以研究半导体器件的开关特性，就是具体分析它们的导通和截止特性以及相互间的转换问题。

1-2-1 二极管的开关特性

二极管在正向电压作用下，电阻很小，呈导通状态；在反向电压作用下，电阻很大，呈断开状态。这就是它的开关特性。

图1-2-1是二极管 D 的开关电路。如果 u_i 的幅值 $U_{im} \geq U_{cs}$ ，当 $u_i = 0$ 时， D 受正向电压作用

而导通,此时 $u_o = u_D \approx 0$ 。 U_D 是二极管 D 的管压降,硅管的 $U_D = 0.7\text{V}$ 左右;锗管的 $U_D = 0.2\text{V}$ 左右。当 $u = U_{im}$ 时, D 受反向电压作用而截止,此时 $u_o = U_{CS}$ (空载情况下)。这样,在 u_i 与 U_{CS} 的共同作用下,在该电路中,二极管相当于一个开关,并将矩形波 u_i 转换为矩形波 u_o 。

值得指出的是:二极管正向导通和反向截止之间的转换过程,并不象上述那样理想,而是经过一定的延时间隔才能转换完毕的。下面粗略地讨论一下两者的转换过程。

当 u_i 突然由零变至 U_{im} 时, u_o 并非立即由零升至 U_{CS} ,而是要延迟一段时间。因为二极

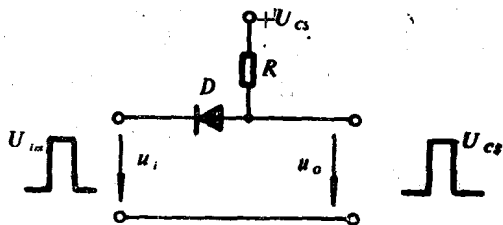


图1-2-1 二极管开关电路

管正向导通时, P 区的多数载流子空穴和 N 区的多数载流子电子不断地越过 PN 结而向对方扩散。空穴从 P 区扩散到 N 区后,不是立即就和 N 区的电子复合而消失,而是在一定的路程内,一方面继续扩散,一方面与电子复合而消失。电子从 N 区扩散到 P 区时,与上述情况相类似。所以当二极管两端电压突然从正向转变为反向时,分布在 P 区和 N 区的存储电荷不会突然消失,它们在反向电压作用下形成与反向电流同方向的漂移运动,只有等到这些存储电荷消失,并且 PN 结的空间电荷区由窄变宽,二极管才真正转入截止状态。我们将这些存储电荷消失或 PN 结的空间电荷区由窄变宽所需要的时间叫做反向恢复时间。可见二极管从正向导通到反向截止时,需要延迟一段时间的根本原因是管内存在着存储电荷。

当 u_i 突然从 U_{im} 变至0时,二极管从反向截止转变为正向导通。这一过程也是需要一定时间的,并称此时间为开通时间。这时 PN 结的空间电荷区由宽变窄,扩散作用加强,产生正向电流,二极管导通。这过程非常短促,与反向恢复时间相比,可以忽略不计。

1-2-2 晶体三极管的开关特性

图1-2-2(a)是晶体三极管在开关状态下工作的电路图。首先讨论三极管的开关作用及其特点。

若输入电压 $u_i = 0$,则 $U_B = \frac{-U_{BS}}{R_{b1} + R_{b2}} R_{b1}$ 为负值。这样,三极管 T 的发射结和集电结均为

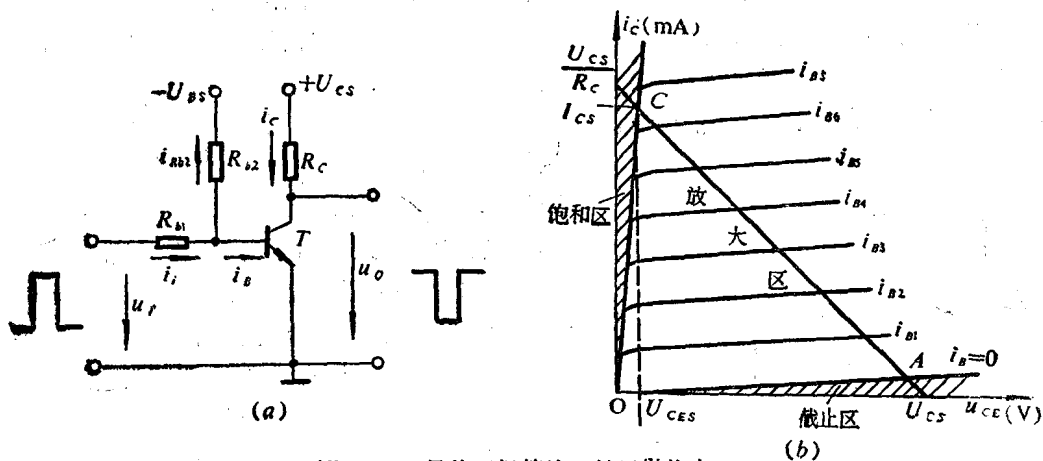


图1-2-2 晶体三极管的开关工作状态

(a) 电路图; (b) 工作状态示意图

而导通,此时 $u_o = u_D \approx 0$ 。 U_D 是二极管 D 的管压降,硅管的 $U_D = 0.7\text{V}$ 左右;锗管的 $U_D = 0.2\text{V}$ 左右。当 $u = U_{im}$ 时, D 受反向电压作用而截止,此时 $u_o = U_{CS}$ (空载情况下)。这样,在 u_i 与 U_{CS} 的共同作用下,在该电路中,二极管相当于一个开关,并将矩形波 u_i 转换为矩形波 u_o 。

值得指出的是:二极管正向导通和反向截止之间的转换过程,并不象上述那样理想,而是经过一定的延时间隔才能转换完毕的。下面粗略地讨论一下两者的转换过程。

当 u_i 突然由零变至 U_{im} 时, u_o 并非立即由零升至 U_{CS} ,而是要延迟一段时间。因为二极

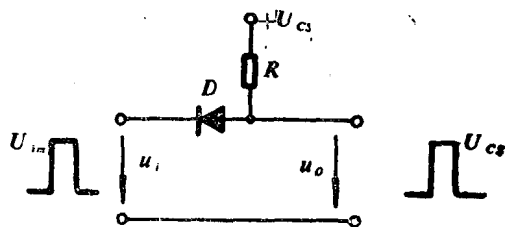


图1-2-1 二极管开关电路

管正向导通时, P 区的多数载流子空穴和 N 区的多数载流子电子不断地越过 PN 结而向对方扩散。空穴从 P 区扩散到 N 区后,不是立即就和 N 区的电子复合而消失,而是在一定的路程内,一方面继续扩散,一方面与电子复合而消失。电子从 N 区扩散到 P 区时,与上述情况相类似。所以当二极管两端电压突然从正向转变为反向时,分布在 P 区和 N 区的存储电荷不会突然消失,它们在反向电压作用下形成与反向电流同方向的漂移运动,只有等到这些存储电荷消失,并且 PN 结的空间电荷区由窄变宽,二极管才真正转入截止状态。我们将这些存储电荷消失或 PN 结的空间电荷区由窄变宽所需要的时间叫做反向恢复时间。可见二极管从正向导通到反向截止时,需要延迟一段时间的根本原因是管内存在着存储电荷。

当 u_i 突然从 U_{im} 变至0时,二极管从反向截止转变为正向导通。这一过程也是需要一定时间的,并称此时间为开通时间。这时 PN 结的空间电荷区由宽变窄,扩散作用加强,产生正向电流,二极管导通。这过程非常短促,与反向恢复时间相比,可以忽略不计。

1-2-2 晶体三极管的开关特性

图1-2-2(a)是晶体三极管在开关状态下工作的电路图。首先讨论三极管的开关作用及其特点。

若输入电压 $u_i = 0$,则 $U_B = \frac{-U_{BS}}{R_{b1} + R_{b2}} R_{b1}$ 为负值。这样,三极管 T 的发射结和集电结均为

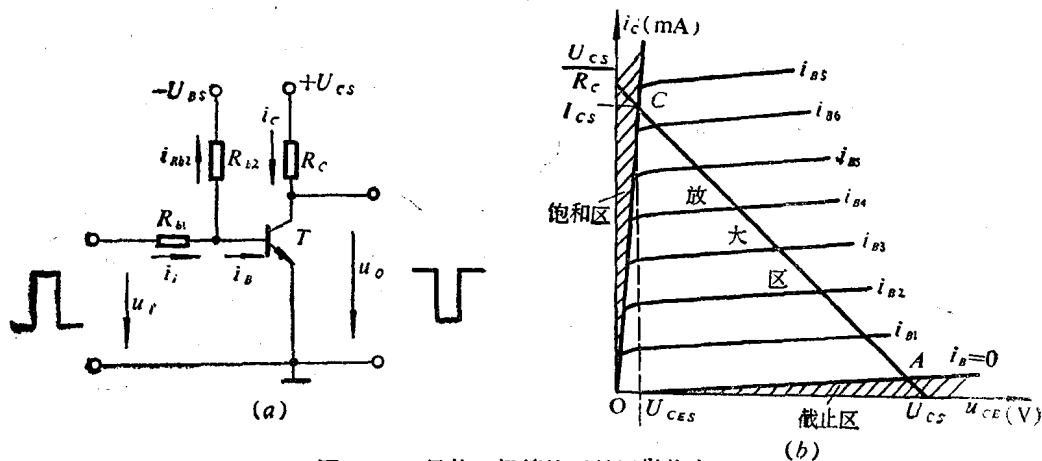


图1-2-2 晶体三极管的开关工作状态

(a)电路图; (b)工作状态示意图

这里利用了电容 C 两端电压不能突变的原理,在 u_i 跳变瞬间电容提供了较大的正、反 向瞬时基流来加速电路状态的转换,提高三极管的开关速度,故称 C 为加速电容。电路的 开关频率不同,加速电容的数值也不一样,一般 $f=100\text{kHz}$ 以下时, $C=300\text{pF}\sim 1000\text{pF}$; $f=100\text{kHz}\sim 10\text{MHz}$ 时, $C=20\text{pF}\sim 300\text{pF}$; $f\geq 10\text{MHz}$ 时, $C\geq 10\text{pF}\sim 100\text{pF}$ 等。

1-3 基本逻辑门电路

逻辑电路是按一定因果关系工作的电路。这种电路,一般有若干个输入端和一个输出端。当输入信号之间满足某一特定关系时,电路开通,有输出;否则,电路关闭,无输出。所以,这种电路又叫逻辑门电路,简称门电路。因为逻辑电路只有“开”、“关”两种状态故在分析电路的逻辑功能(或因果关系)时,常用“1”和“0”两个逻辑值来表示,分别称为逻辑1和逻辑0。

1-3-1 与门电路

图1-3-1是一个室内照明的电路。它表明室内的灯是由电源总开关 S_1 和室内的灯开关 S_2 共同控制的。只有当 S_1 “与” S_2 都合上时,灯才会亮, S_1 和 S_2 中只要有一个断开,灯就不亮。然而,这一日常生活的事例却反映了一条重要的逻辑规律:当决定一件事情(灯亮)的几个条件全部具备(开关 S_1 与 S_2 均闭合)之后,这件事(灯亮)才能发生。这种关系称为“与”逻辑,实现“与”逻辑关系的电路称为与门电路。

图1-3-2(a)是用二极管组成的与门电路,其中 A 、 B 为输入端, L 为输出端。输入信号是高电位为 $+6\text{V}$ 、低电位为 0V 的矩形波, $U_{CS}=12\text{V}$, $R=3\text{k}\Omega$ 。为了便于分析,假定二极管的正向压降很小而略去不计。下面讨论三种不同输入条件下的输出情况。

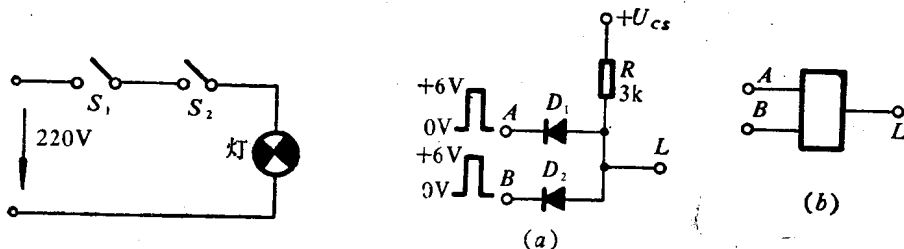


图1-3-1 与门电路举例

图1-3-2 二极管与门

(a)电路; (b)逻辑符号

(1)当二个输入端都是低电位时(即 $u_A=u_B=0\text{V}$),两个二极管 D_1 、 D_2 都处于正向导通状态,输出端亦为低电位,即 $u_L=0\text{V}$ 。

(2)二个输入端有一个是低电位,另一个是高电位,例如 $u_A=0\text{V}$, $u_B=+6\text{V}$ 。在这种情况下,由于 u_A 比 u_B 低, D_1 两端正向电位差最大,它优先导通后,使输出端 L 的电位被钳制在 0V 。这样造成 D_2 的正极电位低于负极电位,所以 D_2 受反向电压作用而截止,即 $u_L=0\text{V}$ 。

(3)二个输入端都是高电位,即 $u_A=u_B=+6\text{V}$ 。这时两个二极管 D_1 、 D_2 都处于正向导通状态,输出端被钳制在 $+6\text{V}$,即 $u_L=+6\text{V}$ 。

由上分析可见:对于图1-3-2(a)电路,只有当所有输入端都是高电位时,输出才是高电

位；否则输出就是低电位。它符合“与”逻辑关系，所以该电路称为二极管与门电路。

在图1-3-2(a)所示二极管与门电路中，输入和输出均只有两种状态。若用逻辑“1”表示高电位+6V，逻辑“0”表示低电位0V，则上述这种情况，因二个输入端有四种不同组合，所以可列出逻辑关系表（见表1-3-1），这称之为真值表。其中 A 、 B 为输入逻辑变量， L 为输出逻辑变量，它们之间的关系，用逻辑函数表示为

$$L = A \cdot B \quad (1-3-1)$$

式中“ $\cdot$ ”表示逻辑乘或逻辑与，应用时，往往省略，写成 $L = AB$ 。真值表和逻辑函数都是分析数字电路的工具和手段。

为分析方便起见，常用“与逻辑符号”来代表具体电路形式。但必须注意的是：逻辑符号的输入端数应与所代表电路的实有端数相同，图1-3-2(b)为图1-3-2(a)的与逻辑符号。

表1-3-1 与逻辑真值表

输 入		输 出
A	B	L
0	0	0
0	1	0
1	0	0
1	1	1

1-3-2 或门电路

另一种电路如图1-3-3所示，它分别由开关 S_1 、 S_2 、 S_3 来控制，其中只要有一个开关合上，灯就会亮。这个电路反映了另一种逻辑关系，即当一种事情（灯亮）的几个条件中（开关 S_1 、 S_2 、 S_3 闭合），只要有一个条件得到满足，这件事（灯亮）就会发生。这种关系称为

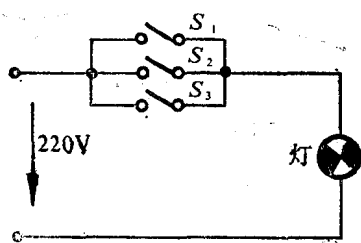


图1-3-3 或门电路举例

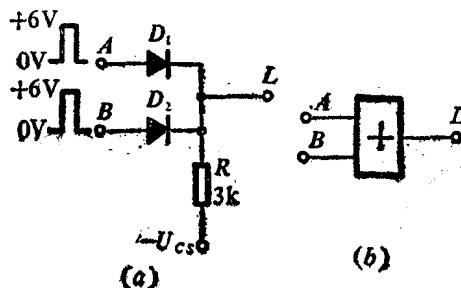


图1-3-4 二极管或门
(a) 电路图； (b) 逻辑符号

表1-3-2 或逻辑真值表

输 入		输 出
A	B	L
0	0	0
0	1	1
1	0	1
1	1	1

“或”逻辑。满足或逻辑关系的电路称为或门电路。

图1-3-4是用二极管组成的或门电路。这种电路也可以分为三种情况来讨论。

(1) 当输入端 A 、 B 都处于低电位时， D_1 、 D_2 都处于正向导通状态，输出端 L 被钳制在零电位，即 $u_L = 0V$ 。

(2) 二个输入端有一个是低电位、另一个是高位，例如 $u_A = 0V$ ， $u_B = +6V$ 。这时 D_2 两端正向电位差大而优先导通，使 u_L 被钳制在+6V，即

$u_L = 6V$ 。

(3)当二个输入端全为高电位,即 $u^A = u_B = +6V$ 时, D_1 、 D_2 均导通, $u_L = +6V$ 。

可见,只要输入端有一个是高电位(+6V)时,输出端就是高电位,故图1-2-4(a)电路是符合“或”逻辑关系的。同样,若以逻辑“1”表示高电位,逻辑“0”表示低电位,则二输入端或门的真值表如表1-3-2所示,或逻辑函数可表示为

$$L = A + B, \quad (1-3-2)$$

式中“+”号不是普通算术中的加号,而是代表“逻辑加”,即“或”的意思。 L 也称为 A 、 B 的逻辑和,式(1-3-2)与表1-3-2所表示的内容是完全相同的。

1-3-3 非门电路

在图1-3-5中,当开关 S 断开(“0”)时,灯亮(“1”);开关 S 合上(“1”)时,灯不亮(“0”)。这表示条件和结果相反的一种逻辑关系,这种关系称为“非”逻辑,与其相应的电路称为非门电路。

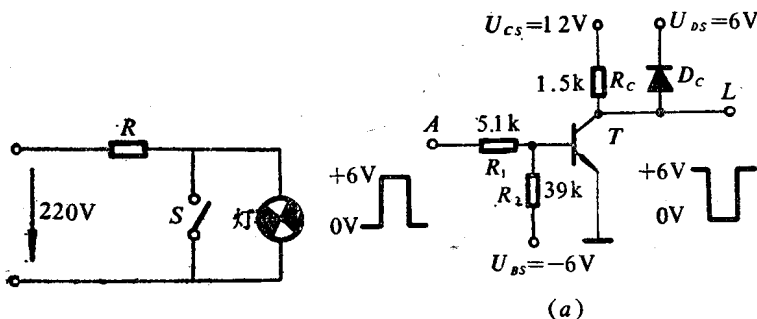


图1-3-5 非门电路举例

图1-3-6 非门电路

(a)电路; (b)逻辑符号

图1-3-6所示晶体管反相器是最简单的非门电路,其中 D_C 起着钳制输出高电位,改善输出波形前沿的作用。当输入为0V时, U_{BS} 通过 R_1 、 R_2 分压,使基极处于负电位,三极管因发射结反偏置而截止;三极管集电极为高电位,使 D_C 处于正向偏置而导通,输出电位被钳制在+6V。当输入为+6V时,由于 R_1 、 R_2 选择得恰当,三极管获得足够大的基流而饱和导通, D_C 为反偏置而不起作用,输出电位等于三极管饱和压降 U_{CES} (约0.3V)。可见,当输入为低电位时,输出为高电位;相反地,当输入为高电位时,输出为低电位,这就实现了“非”逻辑功能。非逻辑电路的逻辑符号和真值表,分别如图1-3-6(b)和表1-3-3所示。

表1-3-3 非逻辑真值表

输入	输出
A	L
0	1
1	0

根据真值表可将非逻辑函数式表示为

$$L = \overline{A}, \quad (1-3-3)$$

式中 A 上的短横线表示“非”的意思。 $\overline{A}$ 读作“非 A ”或“ A 非”。若 A 是0,则 L 为1;若 A 为1,则 L 为0。

1-4 复合门电路

1-4-1 晶体管与非门

图1-4-1(a)是一个典型的与非门电路。它由二极管与门和三极管非门串接组成。其中 A 、 B 为它的输入端，输出端 L 从三极管集电极引出。与非门电路的逻辑功能简述如下。

表1-4-1 与非门真值表

输入	输出
A	B
0	0
1	0
0	1
1	1

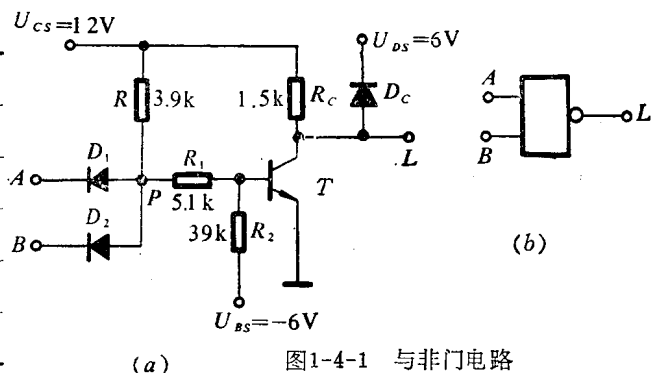


图1-4-1 与非门电路

(a) 电路图; (b) 逻辑符号

当输入端有一个或几个为低电位时，二极管与门输出电压 U_P 为低电位。这时 U_{BS} 使三极管发射结处于反向偏置而截止，并且由于 U_{DS} 和 D_C 的作用，使 L 钳制在 $+6V$ ，即输出端为高电压。

当输入端全为高电位时， U_P 才为高电位，它抵消偏压 U_{BS} 的作用，使三极管获得足够大的正向基流而饱和导通， L 的电位等于管子饱和压降 $U_{CES} \approx 0.3V$ 。 D_C 反向偏置，不起作用，输出端 L 为低电位。

综合上述分析，可得图1-4-1(a)电路的真值表如表1-4-1所示，同时可得与非门逻辑函数式为

$$L = \overline{AB}, \quad (1-4-1)$$

即输出信号 (L) 等于全部输入信号的逻辑“与”再取“非”值。图1-4-1(b)是与1-4-1(a)与非门电路相应的逻辑符号。

1-4-2 与非门集成电路

与非门集成电路是最常用的基本元件之一，其主要类型及性能如下。

(一) 晶体管-晶体管逻辑电路 [TTL]

TTL是晶体管-晶体管逻辑电路的简称。

图1-4-2是7MY11型TTL与非门集成电路的外形、符号以及其内部电路图。由图(c)可知，它仍然是由“与”和“非”两个基本部分组成。其中 T_1 是一个多发射极晶体管，各个发射极就是门电路的输入端，基极 b_1 与每个发射极 e 形成一个 PN 结。当一个或几个发射极接受信号时， T_1 象普通的晶体管一样，可以处在饱和、放大或截止状态。 T_2 与 R_2 、 R_3 组成集电极、射极式反相放大器； T_5 为反相器； T_3 、 T_4 、 R_5 、 R_4 组成二级射极输出器，作为反相器 T_5 的集电极负载等效电阻。这样，我们用多发射极晶体管 T_1 形成“与”逻辑，而用反相器 T_2 、 T_5 完成“非”逻辑，从而可实现“与非”逻辑的功能。该电路的工作原理简述如下。

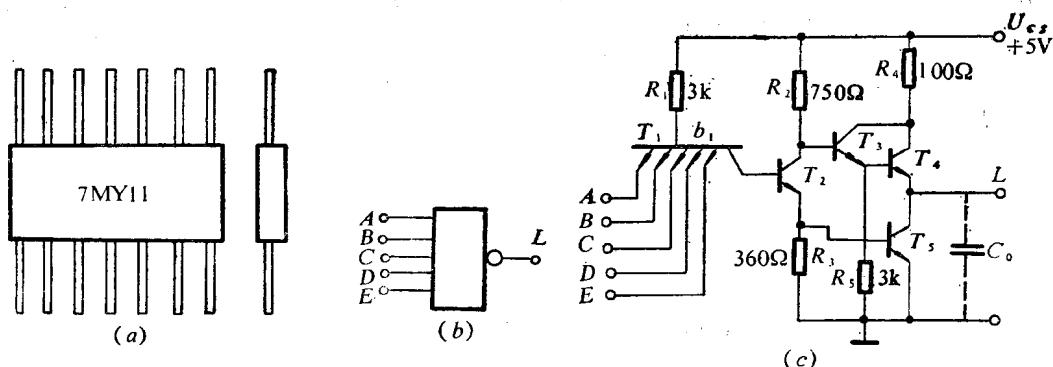


图1-4-2 7MY11型TTL与非门集成电路

(a)扁平型管壳集成电路外形; (b)逻辑符号; (c)内部电路

当所有输入端都是高电位 (3.6V) 时, T_1 各发射结反偏置。此时, T_1 的发射极电位比基极还要高, 故 T_1 进入倒置工作状态 (即将原来的发射极与集电极颠倒使用), 但它仍具有一定的放大能力。所以, 电源通过 R_1 和 T_1 的集电极向 T_2 提供足够大的基极电流 i_B 使 T_2 饱和导通。 T_2 的发射极电流在 R_3 上产生的压降又为 T_5 提供足够大的基极电流, 使 T_5 饱和。从而使输出端 L 为低电位, $U_{CES5} \approx 0.3\text{V}$, 即为逻辑 “0”。

由电路图知:

$$U_{B3} = U_{C2} = U_{CES2} + U_{BE5} \approx 0.3 + 0.7 = 1\text{V},$$

$$U_{B4} = U_{C2} - U_{BE3} \approx 1 - 0.7 = 0.3\text{V}.$$

故 T_3 只微微导通、 T_4 截止。这样, 当输出端 L 接入负载后, T_5 的集电极电流全部由外接负载提供 (灌入), 并称灌入 T_5 的集电极电流为 “灌电流”。

当输入端有一个或几个是低电位时, 若 $U_i < 0.6\text{V}$, 则 T_1 正向饱和导通。因为 T_1 的饱和压降 $U_{CES1} < 0.1\text{V}$, 所以 $U_{BE2} = U_i + U_{CES1} < 0.7\text{V}$, T_2 和 T_5 都不导通。

由于 T_2 截止, 从电路上分析可知, $U_{B3} = U_{C2} = 5\text{V}$, T_3 导通, $U_{B4} = U_{C2} - U_{BE3} \approx 5 - 0.7 \approx 4.3\text{V}$, T_4 亦导通, 因此输出端为逻辑 “1”, 其电位约为:

$$U_L = U_{C2} - U_{BE3} - U_{BE4} \approx 5 - 0.7 - 0.7 = 3.6\text{V}.$$

在输出端 L 接入负载后, U_L 全部加在外接负载上, 并向负载提供输出电流 I_{E4} , 称此电流为 “拉电流”。另外 T_2 、 T_5 截止, T_2 取用的反偏置电流极小。这样 $I_{B1} \gg I_{C1}/\beta_1$, 使 T_1 处于深度饱和状态。 I_{B1} 是由 U_{C2} 经 R_1 、 T_1 发射结流入前级电路的, 它就是本级向前级提供的灌电流。

这样, 在图1-4-2 电路中只有全部输入为 “1”, 输出才为 “0”; 有一个或多个输入为 “0” 时, 输出为 “1”。因此有 “与非” 逻辑关系

$$L = \overline{ABCDE}. \quad (1-4-2)$$

图1-4-3是典型TTL的输出电压 U_o 随输入电压 U_i 的变化曲线, 它叫做与非门的电压传输特性。

通常规定, 在额定负载下, 使输出电平达到标准低电平 U_{oi} 的输入电平, 称为开门电平 U_{on} 。它表示使与非门开通的最小输入电平。而使输出电平上升到标准高电平 U_{oh} 的输入电平, 称为关门电平 U_{off} 它表示使与非门关断所需要的最大输入电平。TTL与非门的典型参数 $U_{on} \approx 1.4 \sim 1.5\text{V}$, $U_{off} \approx 0.8\text{V}$, 并规定 $U_{on} < 1.8\text{V}$, $U_{off} > 0.8\text{V}$ 为合格。

开门电平和关门电平反映了与非门的抗干扰能力。当用一个与非门 G_1 去控制另一个与非门 G_2 时,若 G_1 的输出为低电平 U_{ol} ,则被控制的 G_2 应处在截止状态,输出应为高电平 U_{oh} 。但在实际使用中,往往由于干扰信号叠加在 G_1 的输出上,使 G_2 的控制电平偏离了标准低电平。不过只要 G_2 的 $U_i < U_{off}$ ($0.8V$),它的 $U_o = U_{oh}$ 仍为高电平,不致引起逻辑关系的错误。所以常把 $(U_{off} - U_{ol})$ 值作为衡量与非门的低电平抗干扰的能力。同理,当 G_1 输出为高电平 U_{oh} ($3V$), G_2 应饱和导通,输出为低电平 U_{ol} ($0.35V$)。若受干扰影响,只要 G_2 的 $U_i \geq U_{on}$ ($1.8V$),它的 $U_o = U_{ol}$ 仍为低电平。所以常把 $(U_{oh} - U_{on})$ 值作为衡量与非门的高电平抗干扰能力,即低电平抗干扰能力为

$$U_{off} - U_{ol} \approx 0.8 - 0.35 = 0.45V; \quad (1-4-3a)$$

高电平抗干扰能力为

$$U_{oh} - U_{on} \approx 3 - 1.8 = 1.2V. \quad (1-4-3b)$$

开门电平 U_{on} 和关门电平 U_{off} 的数值还表明了它的静态开关特性。假如与非门的 U_{on} 值与 U_{off} 值很接近,则说明这个与非门电压传输特性很陡直,静态开关性能好。

(二) 高阈值逻辑门电路(HTL)

图1-4-4是HTL SM3112型集成电路与非门的外型结构和内部电路图。

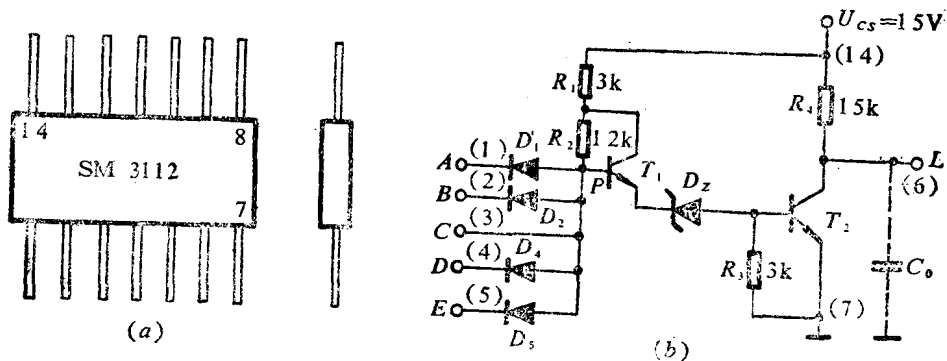


图1-4-4 SM3112型HTL与非门

(a)扁平型管壳集成电路外形; (b)内部电路

该电路的逻辑功能是:当全部输入端均为高电平时 ($13V$), $U_z = U_p - U_{BE1} - U_{BE2} > 6V$, 稳压管 D_z 被击穿导通, T_2 获得足够大的正向基流而饱和导通, 所以输出电平 $U_L = U_{CES2} \approx 0.3V$ (低电平)。当输入端之一为低电平 ($0.3V$) 时, $U_p = 0.3 + 0.7 = 1V$, T_1 、 T_2 、 D_z 均截止, 所以 $U_L = U_{sc} - I_{C2}R_4' \approx 13V$ (高电平)。该电路符合 $L = \overline{ABCDE}$ 逻辑关系。

典型的HTL与非门的开门电平 U_{oi} 约为 $8V$, 关门电平 U_{off} 约为 $7V$; 输出高电平 $U_{oh} \geq 13.5V$, 输出低电平 $U_{ol} \leq 1.4V$ 。这样, 高电平抗干扰能力为

$$U_{oh} - U_{on} = 13.5 - 8 = 5.5V; \quad (1-4-4a)$$

低电平抗干扰能力为