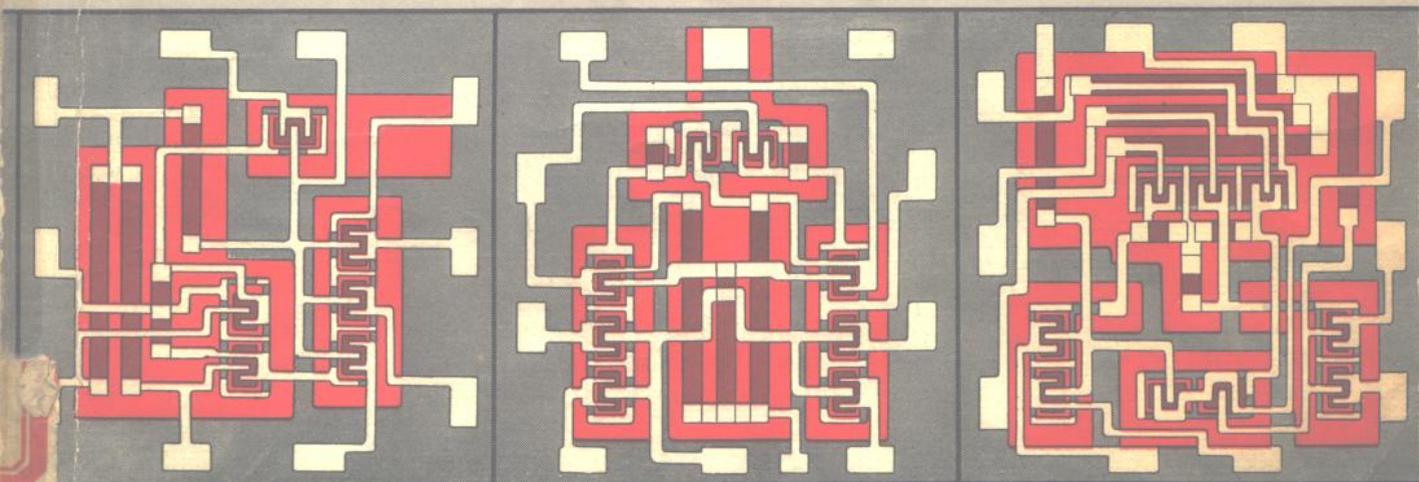


集成电路的 分析与设计



科学出版社

73.12.1
325

集成电路的分析与设计

易林九译

24438 / 37



内 容 简 介

本书比较系统地介绍了各种数字集成电路和线性集成电路,以晶体管模型进行定量的分析和设计,并与实验进行比较,最后提出提高性能的方法。本书分三大篇。第一篇是设计基础,包括制造和设计准则、普通晶体管模型、非线性晶体管模型及寄生效应。第二篇是集成逻辑电路,包括发射极耦合逻辑、直接耦合晶体管逻辑、二极管-晶体管逻辑和晶体管-晶体管逻辑等四种逻辑电路,并比较了直流和瞬态性能。第三篇是线性集成电路,包括差分放大器、高频调谐放大器、选频放大器等,并提出了发展方向。

本书可作为从事晶体管、集成电路和电子计算机方面的生产人员和研究人员的参考书。

集成电路的分析与设计

[美] D. K. 林恩等编
易 林 九 译

*

科学出版社出版

北京朝阳门内大街 137 号

北京市书刊出版业营业登记证出字第 061 号

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1970 年 5 月第 一 版 开本: 787×1092 1/16
1970 年 5 月第 一 次 印刷 印张: 26 1/2 插页: 1
印数: 0001—18,700 字数: 598,000

统一书号: 15031·258

本社书号: 3597·15-7

定价: 2.70 元

毛主席语录

中国人民有志气，有能力，一定要在不远的将来，赶上和超过世界先进水平。

对于外国文化，排外主义的方针是错误的，应当尽量吸收进步的外国文化，以为发展中国新文化的借镜；盲目搬用的方针也是错误的，应当以中国人民的实际需要为基础，批判地吸收外国文化。

一切外国的东西，如同我们对于食物一样，必须经过自己的口腔咀嚼和胃肠运动，送进唾液胃液肠液，把它分解为精华和糟粕两部分，然后排泄其糟粕，吸收其精华，才能对我们的身体有益，决不能生吞活剥地毫无批判地吸收。

譯 者 序

在无产阶级文化大革命的有力推动下,我国现代化电子技术正在突飞猛进地向前发展,一场伟大的工业革命即将出现在世界的东方。毛主席教导我们:“**中国人民有志气,有能力,一定要在不远的将来,赶上和超过世界先进水平。**”在毛主席光辉指示的指引下,全国人民意气风发、斗志昂扬地在各条战线、各个领域内展开着英勇的斗争。“**我们的目的就一定要达到。我们的目的就一定能够达到。**”

为了适应当前蓬勃开展的社会主义革命竞赛运动的需要,遵照毛主席“**洋为中用**”的教导,我们翻译了“集成电路的分析与设计”一书,以供有关方面的同志在工作中参考。

全书共分三大篇,计十六章。第一篇是集成电路设计基础,其中第四章所建立的非线性模型是作者进行电路分析的依据。第二篇是集成逻辑电路。文中以非线性分析和线性分析两种方法逐一分析几种最常用的逻辑门。对逻辑系统中的噪声起因及消除方法均有所探讨。第三篇是线性集成电路。主要分析差动放大器和各种带通放大器。最后展望集成电路的发展远景及其对未来电子学的影响。

本书从统一的非线性模型出发,分析并比较了一些常用的逻辑电路和线性电路;同时,又从集成化的观点出发,分别阐述了每种电路在集成化过程中会碰到的一些问题及可能的解决方法。从这一点考虑,我们认为它对集成电路的研制工作可能有一定的帮助。

原书作者的某些哲学观点是属于唯心论的范畴。例如在本书第十六章“回顾与展望”中宣扬了“机器万能”等唯心主义观点,对于这些明显的错误,我们已经作了适当的删改。本书还存在着理论脱离实际和烦琐哲学等弊病。在理论计算方面,物理概念讨论较少。对从具体的数字计算得到的一些结论,其运用条件讨论得不够充分。此外,原书出版于1967年,近年来的进展没有收集进去,对高性能元件的设计途径、各种电路在设计时的特殊考虑以及许多新型集成电路,书中或者没有叙述,或者叙述得不完全。

由于我们学习毛泽东思想不够,所以对原书中反映出来的唯心主义观点和存在的其他问题,未能很好地加以批判。希望读者在参考时继续批判。同时在翻译过程中可能有疏忽和错误,也希望读者批评指正。

1970年4月

087818

目 录

符号表	1
-----	---

第一篇 集成电路设计基础

第一章 集成电路引论	5
1-1 展 望	5
经济性 6 可靠性 7 性能 7	
1-2 制造过程的定性说明	8
单晶单块法 8 介质隔离法 8 薄膜法 9 混合集成电路 9	
第二章 制造的限制和一般设计准则	11
2-1 单晶单块电路的制造	11
光刻和氧化物掩蔽 11 扩散 12 外延 12 金属化 13	
2-2 单晶单块电路的元件	13
晶体管 13 扩散电阻 15 电容 15	
2-3 单晶单块电路的制造步骤	16
2-4 相容薄膜电路	20
2-5 介质隔离的单块电路	21
2-6 多片混合电路	22
2-7 集成电路的寄生效应	23
p-n 结 24 扩散电阻 24 金属-氧化物-硅电容 24 单块电路晶 体管 24 介质隔离晶体管和混合电路晶体管 24 有源寄生(单块 电路中的寄生晶体管作用) 24	
2-8 一般设计准则	25
单晶单块电路 25 相容薄膜法 26 介质隔离 26 混合电路 26 小结 26	
2-9 电路设计准则	26
单块电路 26 混合电路 27	
2-10 图形设计准则	27
单块电路 27 混合电路 27 参考资料 28	
第三章 大信号晶体管模型的概述	29
3-1 常用的晶体管模型	29
3-2 数学模型	30
基本方程 30 p-n 结 31	
3-3 均匀基区晶体管	33

数学模型 33 运用区 33 基区的直接解 34	
3-4 埃伯斯-莫尔模型	35
有源区 35	
3-5 电荷控制模型	37
3-6 集总模型	39
3-7 结电容	40
3-8 均匀基区晶体管各模型的比较	41
3-9 非线性模型引言	42
参考资料 44	
第四章 非线性晶体管模型	45
4-1 引言	45
4-2 假设和近似	46
4-3 基区的分析	48
连续性方程 48 内建电场 49 连续性方程的解 50 结电流 50	
4-4 集电区的分析	52
4-5 双结晶体管的完全解	52
双结模型的某些性质 53 短路电流增益 54	
4-6 晶体管模型频率关系的简化	54
极点和零点的分布 55 泰勒展开 55 近似模型 56 近似式的性质 57	
4-7 多结器件	58
三结 n-p-n-p 晶体管 58 横向 p-n-p 晶体管 60	
4-8 晶体管的频率关系	61
4-9 分段线性模型和小信号模型	66
分段线性 p-n 结的 V-I 关系 66 分段线性模型 68 小信号模型 69	
分段线性模型的讨论 69	
4-10 非线性模型参数的测量	72
直流测量 72 非线性模型时间常数的测量 73	
4-11 小结	78
参考资料 78	
第五章 集成电路的寄生效应	79
5-1 结电容	79
5-2 扩散电阻	81
扩散电阻的平均电容 82 扩散电阻的解 83 扩散电阻的集总近似 84	
5-3 金属-氧化物-硅电容器	86
5-4 单晶单块集成电路晶体管的无源寄生	87
集电极电阻 88 衬底电阻 92 集电极-衬底电容 92 集电极寄生的计算实例 93 集电极寄生模型的简化 95	

5-5 混合集成电路晶体管和介质隔离集成电路晶体管中的寄生	95
5-6 有源寄生(寄生晶体管作用)	96
5-7 小 结	99
参考资料	99

第二篇 集成逻辑电路

第六章 逻辑电路的端参数表征	101
6-1 逻辑功能	101
6-2 实现逻辑操作的电路	102
发射极耦合逻辑(ECL) 102 直接耦合晶体管逻辑(DCTL) 103	
二极管-晶体管逻辑(DTL) 104 晶体管-晶体管逻辑(TTL) 105	
存贮电路(触发器) 105	
6-3 逻辑电路的表征	106
直流端参数的表征 107 分析方法 110 瞬态响应的表征 111	
6-4 性能估计	111
工作点 111 逻辑摆幅、阈值、单位增益点和过渡宽度 112 噪声容	
限、噪声灵敏度和抗扰度 113 最坏情形特性 114 功率损耗 115	
瞬态性质 115 功率-延迟时间乘积 115	
6-5 小 结	116
参考资料	116
第七章 发射极耦合逻辑	117
7-1 发射极耦合逻辑门及其等效电路	117
7-2 ECL 门的直流特性	118
转移特性 119 噪声灵敏度、噪声容限和过渡宽度 121 最坏情形下	
的转移特性 124 输入特性 126 输出特性 126	
7-3 功率损耗	127
7-4 瞬态分析	128
输入电容和基极响应 129 集电极电容 132 集电极响应 133 发射	
极跟随器响应 137	
7-5 设计最佳化	138
总开关时间 138 设计方程 139	
7-6 设计实例	140
输入电容(耗尽层分量) 141 集电极电容 142 功率分配(第一次逼	
近) 142 R_{in} 和 R_o 的寄生电容(第一次逼近) 143 最终设计 143	
延迟时间 143	
7-7 ECL 门的变型	144
7-8 结 论	146
参考资料	147

一般参考资料	147
第八章 直接耦合晶体管逻辑	148
8-1 集成 DCTL 图形设计考虑	148
有源寄生	149
无源寄生	149
8-2 DCTL 的非线性直流分析	153
反相器特性	153
DCTL 特性	155
8-3 分段线性分析	157
一般程序	158
折点	158
近似	159
折点方程	161
分段线性特性	163
8-4 瞬态分析	164
接通瞬态	166
关断瞬态	171
8-5 集成 DCTL 设计考虑	176
逻辑摆幅和过渡宽度	177
噪声容限	177
最坏情形考虑	178
最大扇出	179
功率-延迟乘积	181
8-6 小 结	182
第九章 二极管-晶体管逻辑	183
9-1 集成电路二极管	184
多层二极管组态	184
二极管直流特性	184
寄生晶体管作用	185
正向压降	187
二极管电容	189
二极管存贮时间	190
反向击穿电压	191
DTL 二极管的选择	191
9-2 集成 DTL 图形设计考虑	192
有源寄生	193
无源寄生	194
输入二极管簇的制造	194
输入簇的附加寄生	196
补偿二极管、电阻和晶体管的寄生	197
9-3 DTL 的非线性直流分析	199
9-4 分段线性分析	202
折点	203
近似	203
折点电流和折点电压	205
9-5 瞬态分析	208
接通时间常数	208
二极管和晶体管近似	209
接通瞬态	209
关断瞬态	211
9-6 DTL 设计考虑	213
逻辑摆幅和过渡宽度	213
噪声容限	214
最坏情形考虑	214
最大扇出	214
功率-延迟时间乘积	214
9-7 DTL 门的变型	215
9-8 小 结	216
参考资料	216
第十章 晶体管-晶体管逻辑	217
10-1 集成 T ² L 的图形设计考虑	217
有源寄生	218
无源寄生	219

10-2 T ² L 的非线性直流分析	219
T ² L 的特性曲线	219
T ² L 的“抢电流”现象	220
10-3 分段线性分析	225
10-4 T ² L 的瞬态分析	228
接通瞬态	228
关断瞬态	231
10-5 T ² L 设计考虑	232
10-6 T ² L 门的变型	233
10-7 小 结	234
第十一章 集成逻辑电路的比较	236
11-1 直流端参数特性曲线的比较	236
反向转移特性曲线	242
11-2 单晶单块数字电路的直流转移特性和电源特性	242
11-3 直流性能表	245
11-4 集成逻辑门瞬态特性的比较	249
11-5 延迟时间表	253
11-6 集成数字系统中的噪声	257
串扰——集总参数法	258
实验结果(集总参数法)	260
串扰——分布参数分析	263
分布情形的实验结果	265
电源噪声	270
外生噪声	271
11-7 数字集成电路的结束语	272
超高速范围	272
高速范围	274
中速范围	274
低功率范围	274
参考资料	275

第三篇 线性集成电路

第十二章 集成晶体管的小信号特性	277
12-1 集成晶体管的小信号模型	277
常用的小信号模型	277
交流电流集聚	280
交流集聚影响性能的条件	281
12-2 二对端增益和稳定度函数	282
单向功率增益	283
不变稳定度因子	283
最高振荡频率	283
最大可用功率增益和增益-稳定度乘积	284
可用功率增益和转换功率增益	285
12-3 集成晶体管的增益函数和稳定度函数	285
单向功率增益和最高振荡频率	285
稳定度因子	288
增益-稳定度乘积和最大可用增益	291
12-4 集成电路晶体管的噪声	292
集成晶体管的噪声模型	292
单级噪声指数	294
单级噪声指数的比	

较 296 最佳单级噪声指数 296	
12-5 集成两级级联的噪声性能·····	297
级联噪声指数 298 最佳级联噪声指数 300 最佳级联噪声指数的比 较 300 变压器耦合 302	
12-6 小 结·····	303
参考资料 304	
第十三章 直流和差动放大器·····	305
13-1 差动放大器·····	305
13-2 集成晶体管对的优点·····	306
13-3 差动放大器分析·····	307
分析程序 307 平衡放大器的分析 309 推广到不平衡电路 309	
13-4 差动放大器的频率性能·····	311
13-5 差动放大器的噪声·····	312
13-6 集成与分立差动放大器的比较·····	312
13-7 基本差动放大器的变型·····	314
13-8 图形设计考虑·····	316
13-9 小 结·····	317
参考资料 318	
第十四章 高频调谐放大器·····	319
14-1 宽带放大器的设计·····	319
噪声指数 320 增益和稳定度 320 电路组态的选择 320 卡斯科级 的分析 321 偏置和自动增益控制 322	
14-2 中频放大器的设计·····	323
中频级设计 323 中频级的图形设计 324 检波器和视频放大器 325 封装 326 完整的中频放大器的组装 327 中频放大器的性能 328	
14-3 窄带放大器的设计·····	329
设计程序 330 图解设计程序 332 负载导纳 337 输入导纳 338 兰维耳图 338	
14-4 窄带放大器的设计实例·····	340
电路组态 340 自动增益控制 342 小信号性能的计算 342 120 兆 周放大器的设计 345 带宽 347 200 兆周放大器的设计实例 349	
14-5 小 结·····	350
参考资料 351	
第十五章 不用电感的选频放大器·····	352
15-1 有源 RC 网络·····	352
负导抗转换器 352 迴转器 354 具有控制源的网络 355	
15-2 利用单位增益控制源的 RC 有源网络·····	356
15-3 数字滤波器·····	359

15-4 小 结·····	361
参考资料 362	
第十六章 回顾与展望·····	364
16-1 提要·····	364
直流与低频放大器 364 带通放大器 364	
16-2 集成电路对系统封装和设计的影响·····	365
系统封装 365 系统设计 371	
16-3 集成电路网络理论·····	372
16-4 微电路物理尺寸的理论限度·····	372
16-5 集成电路与神经元·····	373
参考资料 376	
附录 A 埃伯斯-莫尔模型、电荷控制模型和集总模型的推导 ·····	377
附录 B 发射极耦合逻辑的共发射极电流和饱和效应·····	390
附录 C 用于分段线性瞬态分析的单指数近似·····	395
附录 D 数字集成电路的测量方法 ·····	402
附录 E 级联噪声指数的比较·····	409
附录 F 控制源及非最佳网络·····	412

符 号 表

本书所用的大部分符号在标准用法中都是熟知的, 或其含意很容易从上下文推知。因此, 本表中仅列出需要加以解释的符号。

关于符号表示, 我们采用以下的惯例:

1. 通常, 小写符号用来表示一个量的总变量; 例如, i_e 是总的(直流加小信号)发射极电流。大写符号表示直流量。大写和小写符号都用于拉普拉斯变换; 在可能引起混淆的地方, 表示出对于 s 的函数依赖关系; 例如, $v_1(s)$ 或 $V_1(s)$ 。

2. 字母“ s ”表示算子 $(\partial/\partial t)$, (d/dt) 和拉普拉斯变量 $s = \sigma + j\omega$; 在需要明确的地方, 将说明它的用法。

3. 上线表示量的平均值; 例如, \bar{t}_d 是上升延迟和下降延迟的平均值。在最坏情形设计中, 上线表示最大值, 下线表示最小值。

4. 加在量前面的符号“ Δ ”表示量的小信号分量; 例如, Δi_e 是小信号发射极电流。

5. 晶体管电流增益的下角标 i , s 和 si 分别表示反向有源区, p-n-p 衬底晶体的正向有源区(衬底结作收集用)和 p-n-p 衬底晶体的反向有源区(衬底结作发射用)。附加的角标 o 表示电流增益的低频值。

6. 用于电容符号的角标如下:

A 表示每单位面积,

o 表示零偏值,

h 表示水平(底面)分量,

v 表示垂直(侧壁)分量,

l 表示每单位长度。

$A_{ij}(s)$ 非线性晶体管分布模型的 N 对端参数, 此模型把结电流和过剩少数载流子浓度联系起来。

a_{ij} 非线性晶体管模型的直流参数, $a_{ij} = A_{ij}(0)$ 。

C_D C_e 与 C_{dc} 之和。

C_c 基极-集电极耗尽层电容。

C_d 扩散电容。

C_{dc} 基极对集电极的扩散电容。

C_{dc}, C_d 基极对发射极的扩散电容。

C_{ds} 衬底对集电极的扩散电容。

C_e 基极-发射极耗尽层电容。

C_s 衬底-集电极耗尽层电容。

G_{ma} 二对端网络的最大有效功率增益(输入和输出对端上共轭匹配)。

G_{ms}	增益-稳定度乘积.
g_c	基极-集电极直流 $i-v$ 特性曲线在工作点处求得的斜率.
g_e	基极-发射极直流 $i-v$ 特性曲线在工作点处求得的斜率.
g_s	衬底-集电极直流 $i-v$ 特性曲线在工作点处求得的斜率.
i_1	从 p 型流向 n 型材料的发射结电流.
i_2	从 p 型流向 n 型材料的集电结电流.
i_3	从 p 型流向 n 型材料的衬底结电流.
i_1'	i_1 的注射分量.
i_2'	i_2 的注射分量.
i_3'	i_3 的注射分量.
k	二对端网络的不变稳定度因子.
m	逻辑门的扇入数.
m_1	逻辑门的被驱输入数.
NM^0	逻辑“0”输入的噪声容限(见 6-4 节).
NM^1	逻辑“1”输入的噪声容限(见 6-4 节).
NS^0	逻辑“0”输入的噪声灵敏度(见 6-4 节).
NS^1	逻辑“1”输入的噪声灵敏度(见 6-4 节).
N_a	受主浓度减去施主浓度(净受主浓度).
N_d	施主浓度减去受主浓度(净施主浓度).
n	逻辑门的扇出数.
\hat{n}	过剩电子浓度.
\hat{p}	过剩空穴浓度.
r	电容的函数依赖关系中的幂数.
r_{sc}	集电区体电阻.
s	算子 $(\partial/\partial t)$, (d/dt) ; 也是拉普拉斯变换中的变量 $s = \sigma + j\omega$.
U	无损耗单向化的二对端网络功率增益.
V_D	正偏二极管压降.
V_{co}	基极-集电极补偿电压.
V_{eo}	基极-发射极补偿电压.

V_{sc}	本征晶体管集电极对发射极的饱和压降。
V_{s0}	衬底-集电极补偿电压。
v^l	逻辑“1”电压和逻辑“0”电压之差(逻辑摆幅)。
v_w	逻辑电路正向转移特性的两个单位增益点的输入电压之差(过渡宽度)。
Y_c	集电结(其余各结短路)的依赖于频率的小信号导纳。
Y_e	发射结(其余各结短路)的依赖于频率的小信号导纳。
Y_s	衬底结(其余各结短路)的依赖于频率的小信号导纳。
α	共基极正向有源区依赖于频率的短路电流增益(见 4-7 节)。
α_i	共基极反向有源区依赖于频率的短路电流增益(见 4-7 节)。
α_s	p-n-p 衬底晶体管共基极正向有源区(衬底结作收集用)依赖于频率的短路电流增益(见 4-7 节)。
α_{si}	p-n-p 衬底晶体管共基极反向有源区(衬底结作发射用)依赖于频率的短路电流增益(见 4-7 节)。
ρ_s	薄层电阻。
τ_{ij}	非线性模型的 A_{ij} 参数近似式中的时间常数。
τ_s	存贮时间常数。
Φ_{c0}	平均的集电结电压(见 4-9 节)。
Φ_{e0}	平均的发射结电压(见 4-9 节)。
Φ_{s0}	平均的衬底结电压(见 4-9 节)。
ϕ	p 型材料相对于 n 型材料来说的外加结电压。
ϕ_c	外加的集电结电压。
ϕ_e	外加的发射结电压。
ϕ_0	结接触电势。
ϕ_s	外加的衬底结电压。
ω_T	本征晶体管共发射极电流增益的数值为 1 时的频率。
ω_s	计入发射极耗尽层电容作修正后的 ω_T 。



第一篇 集成电路设计基础

第一章 集成电路引论

在短短的几年之内,集成电路领域取得了飞跃的发展,从其最初的“实验室的珍品”阶段成长为在研究、发展和生产上花费数百万资金的事业。在军事和商业两个方面,都存在着集成电路的巨大潜在市场;的确,若干商用数据处理设备的制造厂家目前正在发展集成电路计算机。这个潜在市场反过来又促使半导体工业以更快的速度发展工艺技术。

如果用尽可能客观的观点来考察集成电路领域,就会发现两个重要的并且是无可回避的事实。第一,从前认为是既不经济又行不通的许多电路和复杂的组合件,现在可以用集成电路来实现。随着集成电路正在发生着的迅速发展,改变了的设计原理必须同时综合逻辑设计、系统设计和系统封装三个方面。集成电路领域不再能看成是电路、系统和器件设计三方面的比较松散的结合体;这个领域已开始具有本身的特色。因而集成电路所包括的两个部分发生密切配合的进展具有特别重要的意义。这两部分是:一、分析和器件理论;二、电路和系统研究。

第二,由于集成电路存在很大的潜在市场,所以发展适用大规模经济生产的工艺得到很大重视。这种重视使得工艺的发展远远超过相应理论的发展。目前已临近这样的情况,即单纯地追求提高工艺技术,就会使性能、可靠性和经济性等指标的提高日趋减少。因此,现在所需要的倒不是改变这种重视工艺的情况,而是必须增加对于理论工作的重视,以便使理论发展能够跟上工艺进展。当集成电路领域的进一步进展要求作重大突破时,必须有理论进展为这种突破提供所需的概念。

本书目的是帮助建立分析和实验方法。这些方法对于集成电路所需的系统、电路和器件等方面的研究和发展将起平衡作用,从而有助于集成电路理论的进展。这本书并不是当今集成电路制造方法的手册;因为那样的书等到付印时,其内容必将早已陈旧。相反,本书采用统一的方法,用系统参数对集成电路进行表征、分析和设计。当今的工艺方法是用来作为说明上述方法的手段;不过,即使工艺有变化,理论基础仍然是适用的。

本书主要内容分为三大类:

1. 集成电路的设计基础。其中讨论了制造方法及其对于电路设计的附带限制,并建立用于分析有源和无源集成电路元件的模型。
2. 集成逻辑电路。以具有很大重要性的逻辑电路为工具,叙述大信号集成电路的分析和设计。
3. 线性集成电路。叙述小信号集成电路的分析和设计,其中包括差动放大器和带通放大器。

1-1 展 望

发展集成电路的最初动力是一些如军用宇宙飞船这样的系统需要减小电子装置的尺