

半导体逻辑元件 及其应用

天津电气传动设计研究所编着

机 械 工 业 出 版 社

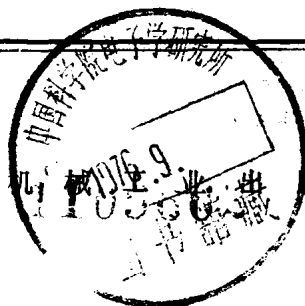


73.731

127

半导体逻辑元件及其应用

天津电气传动设计研究所



出版社

本书以国内已推广使用较为成熟的 LG11 系列硅半导体逻辑元件电路为例, 着重介绍各种半导体逻辑元件的基本原理、设计计算方法、维修调整要点、组成逻辑控制系统时需要考虑的问题和从实践中总结出来的使用经验。书中对影响逻辑控制系统可靠性的各种干扰因素和抗干扰措施也作了介绍。

本书可供从事工业自动化工作的广大工人、技术人员以及有关专业的师生参考。

半导体逻辑元件及其应用

天津电气传动设计研究所

*

机械工业出版社出版 (北京阜成门外百万庄南街二号)

(北京市书刊出版业营业登记证出字第 117 号)

机械工业出版社印刷厂印刷

新华书店北京发行所发行 · 新华书店经售

*

开本 787×1092 $1/32$ · 印张 16 $10/16$ · 插页 1 · 字数 360 千字

1975 年 12 月北京第一版 · 1975 年 12 月北京第一次印刷

印数 00,001—44,000 · 定价 1.15 元

*

统一书号: 15033 · 4322

毛主席语录

鼓足干劲，力争上游，多快好省
地建设社会主义。

打破洋框框，走自己工业发展
道路。

中国人民有志气，有能力，一定
要在不久的将来，赶上和超过世界先
进水平。

前 言

半导体逻辑元件是一种由半导体电子器件（硅可控整流元件、各种晶体管元件、电阻、电容等）组成的新型自动化元件，由于具有体积小、重量轻、组合灵活方便、寿命高、无可动部件等优点，因此，日益代替各种有接点控制继电器，成为工业自动化中不可缺少的基本元件之一。

在毛主席关于：“**备战、备荒、为人民**”和“**抓革命，促生产，促工作，促战备**”的伟大战略方针指引下，经过无产阶级文化大革命锻炼的我国广大工农兵和革命技术人员，在努力赶上和超过世界先进水平的战斗中，群策群力，不但自力更生研制出各种逻辑元件，还进一步提出了完成系列化、标准化、通用化的任务，曾于71年召开了全国硅半导体逻辑元件技术会议，共同制订了统一的技术指标。并以此为基础，各个地区先后试制出各种硅半导体逻辑元件，还以这种新型元件先后装备了我国的矿山、冶金、电力、机床、轻工等各个部门，使我国工业自动化提高到了新的水平。

遵循毛主席关于：“**要认真总结经验**”的教导，为了进一步普及推广硅半导体逻辑元件的应用，以及满足从事半导体逻辑元件的设计、应用、制造、运行维护人员的需要，在天津市电机电器工业公司的领导下，我们在总结经验的基础上编写本书。

书中收集介绍的各种逻辑元件电路，均为生产应用比较多和运行考验比较成熟的硅逻辑元件电路，可作为逻辑元件

和系统的设计、制造、应用时参考。

在编写过程中，我们得到了天津市硅半导体逻辑元件联合设计组有关单位的积极协助，并征求了上海、北京、天津地区部分生产厂和使用单位的工人、技术人员的意见，作了认真修改。

在编写过程中，有天津大学、河北工学院参加并提供了许多宝贵资料，科学出版社一室的同志为本书稿作了大量工作，在此表示感谢。

由于我们的毛泽东思想水平和业务理论知识都比较低，书中肯定会有不少缺点和错误，欢迎广大读者提出宝贵意见，以便修改提高。

电路符号和缩写字

E	直流电源电压	V	稳态值电压
U	被测值电压	v	瞬时值电压
I	稳态值电流	i	瞬时值电流
P	功率、功耗	f	频率
T	周期	τ	时间常数
t	时间	τ_0	脉冲宽度
N_{sc}	负载个数	Δ	变化量、增量
η	效率	R_{bt}	基极电阻
R	电阻	C	电容
L	电感	Q	电荷量, 品质系数
ϕ	磁通量	D	晶体二极管
BG	晶体三极管	UJT	单结晶体管
SCR	可控硅整流器	T_0	环境温度
R_w	电位器	CW	稳压二极管
i_{cu}	电容充电电流	I_{bs}	临界饱和基极电流
I_{b0}	静态放大时的基极电流 (余类推)		
BV_{ceo}	基极开路时集-射极间反向击穿电压		
BV_{cbo}	射极开路时集-基极间反向击穿电压		
BV_{ebo}	集电极开路时射-基极间反向击穿电压		
BV_{cer}	射-基极间接电阻时集-射极间反向击穿电压		
BV_{ces}	基-射极间短路时集-射极间反向击穿电压		
BV_{cex}	射-基极间加反向偏压时集-射极间反向击穿电压		
I_{cbo}	发射极开路时集-基极间反向截止电流		
I_{cer}	基-射极间接电阻时集-射极反向截止电流		
I_{ceo}	基极开路时集-射极间反向截止电流, 常称穿透电流		

X N

V_{ces}	集电极饱和压降 (余类推)
V_{be}	放大状态下基射极电压 (余类推)
V_{be0}	截止状态下基射极电压 (余类推)
β	共发射极动态电流放大系数
h_{FE}	共发射极静态直流放大系数
h_{FES}	共发射极饱和状态时的直流放大系数
c	集电极
e	发射极
b	基极
f_z	负载 (如 R_{fz} —负载电阻)
g	高、释放 (如 V_g —释放电压)
d	低、动作 (如 V_{cd} —集电极低电位)
s_i	输入 (如 U_{s_i} —输入电压)
s_o	输出 (如 U_{s_o} —输出电压)
S	饱和
DJ	平均
M	极限 (如 I_{CM} 、 I_{BM})
d_l	动作 (V_{d_l} —动作电压)
s_l	释放 (V_{s_l} —释放电压)

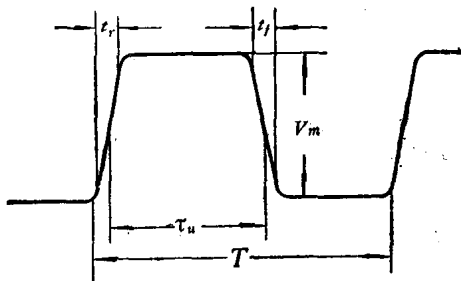
技术名词术语解释

为便于介绍和避免混淆，我们将书中常用的有关技术术语先作一简要解释。

1. 脉冲

脉冲这个词包含脉动和短促的意思。一般表示时间极短的波形。随着大量新波形的出现，脉冲的含义推广到时间并不是很短的波形。因此，把一切非正弦波形都统称为脉冲，它们都有一个共同的特点，就是整个波形都是由若干暂态过程波段所组成。常见的脉冲波形有矩形波、尖峰波、梯形波和锯齿波等。

脉冲的主要参数见图。



V_m ——脉冲幅度；

τ_u ——脉冲宽度，脉冲的前沿和后沿通过脉冲幅度 50% 处所需的时间间隔；

t_r ——脉冲前沿时间，脉冲幅度值从 10% 上升到 90% 所需的时间；

t_f ——脉冲后沿时间，脉冲幅度值从 90% 下降到 10% 所

需的时间；

T ——脉冲的重复周期。

2. 空度系数（占空比） T/τ_r 。

脉冲周期同脉冲宽度的比。

3. “1”、“0”

逻辑电路中所使用的二进位元件，一般用“1”和“0”分别表示预先设定的两个信号状态，它们间的关系可自由选定。例如在有触点电路中常用接点的接通表示“1”，而用接点的断开表示“0”；在无触点电路中，有时以晶体管的导通和截止、电平的高和低表示“1”和“0”。随着逻辑运算方式的发展，“1”和“0”的表示方法也相应有所改变。例如在利用硅元件的正逻辑中，用高电平表示“1”，用低电平表示“0”，而在负逻辑中则正好相反。为避免混淆，我们采用下述定义：

“1”——有信号；

“0”——无信号。

例如：

“1”态输出信号——信号电平能使下级元件动作。

“0”态输入信号——信号电平的输入不能使元件动作而仍处于释放状态。

置“1”——将元件处于有信号相对应的状态。

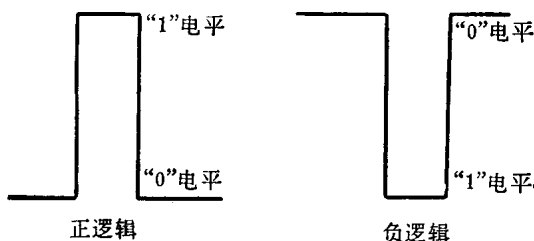
置“0”——将元件处于无信号所对应的状态。

4. 逻辑、正逻辑、负逻辑

所谓逻辑，就是一般的规律性。

在逻辑电路中，把“1”态时的信号电压高于“0”态时的信号电压的逻辑方式称为正逻辑；而把“1”态时信号电压低于“0”态时信号电压的逻辑方式称为负逻辑。也就

是说，逻辑信号从“0”到“1”所对应的信号电压是从低电位到高电位的称为正逻辑，反之，则称为负逻辑。



正逻辑和负逻辑的两种逻辑方式不存在其逻辑电路本身好坏的问题。究竟采用哪一种逻辑方式，取决于同逻辑电路相连接的前级输入电路和逻辑电路的负载特性。

5. 电平

电平是电量（电压、电流或功率）的相对概念，而不表示具体的数值大小。在通讯系统中，通常指定某一电量值作为标准值，以其他值和标准值相比的对数值来表示，其单位为分贝（ dB ）。但在逻辑电路中，习惯称的电平只指电量的相对概念，一般不用单位表示。例如：

“1”电平和“0”电平

系指有（无）脉冲时的信号电平。在正逻辑中，用高电平表示“1”，低电平表示“0”；所以，高电平又叫“1”电平，低电平又叫“0”电平。而在负逻辑中，用低电平表示“1”，高电平表示“0”，所以，低电平又叫“1”电平，高电平又叫“0”电平。如逻辑信号是电压的话，则“1”电平和“0”电平所代表的信号电压值是不同的。

输出电平

逻辑元件输出端的信号电平叫输出电平。而输出端处于

1105562

有信号状态时的电平又叫“1”态输出电平；反之则叫“0”态输出电平。

触发电平、动作电平、释发电平

使逻辑元件正好能够翻转的信号（电压）叫做元件的触发电平。触发电平对每个元件来说将会受电路参数、负载改变等的影响而变化。所以实用上又规定了使元件翻转的最低触发电平的指标。使元件由“0”态翻转到“1”态时的最小触发电平叫做动作电平，而使元件由“1”态释放到“0”态时的最大触发电平叫做释发电平。

为了保证各种最坏情况下的元件能够可靠触发翻转，上述各种电平之间需要有一定的配合要求，即：

动作（释放）电平同输入信号电平间应留有一定的裕量，对负逻辑来说也就是“1”态输入信号电平应低于元件动作电平。“0”态输入电平应高于元件释发电平。而输入信号电平则应在前级元件输出电平的基础上考虑有一定的信号偏移、通道压降、电源漂移等的影响量。

6. 触发

外加脉冲信号使触发器发生翻转叫触发。对于NPN型晶体管来说，必需把正脉冲加到截止管基极或把负脉冲加到导通管基极或截止管的集电极。究竟采用哪种触发方式，取决于逻辑元件的逻辑方式，

有时触发器电路中有直接将高电平信号加到截止管基极或者将低电平信号加到导通管基极或截止管集电极而使触发器翻转，这种电平触发方式我们习惯称为置“0”或置“1”。

（参见置“1”置“0”解释）

7. “是”、“否”， Y 、 $\bar{Y}$ 、反演

输入信号和输出信号同相位叫“是”输出，以 Y 表示

(也可利用其他符号如 A 、 Q 等表示); 输入信号与输出信号反相叫作“否”输出, 以 $\overline{Y}$ 表示 (读作非 Y)。(也可用其他符号如 B 、 $\overline{Q}$ 等表示)。

逻辑元件一般有两个输出端, 分别叫 Y 端和 $\overline{Y}$ 端。两输出端输出的信号相位相反, 所以习惯上把它们称之为“互补”输出。

使输出信号与输入信号反相的逻辑运算叫“反演”。例如“1”的反演为“0”。反演运算由反相器 (或叫否元件) 来完成。

8. 门

在逻辑元件中, 能按一定的条件控制信号“通过”或“不通过”的机构叫做“门”。在一定的条件下, 门“打开”, 信号可以通过; 而在另一个条件下, 门“关闭”, 信号不能通过, 所以门电路又叫做“条件开关”。

门电路具有一个或多个输入端, 把加在这些输入端的脉冲信号按一定的规律进行组合, 即可按输入规律的变化从输出端取出一定的脉冲信号。

9. 输入数 (扇入数)

系指逻辑电路输入端所连接的或可能连接的外部引线数。也有叫做扇入数。

10. 输出数 (扇出数)

系指逻辑电路输出端所连接的或可能连接的外部逻辑电路数。也有叫做扇出数。

11. 扩展输入

系指在逻辑电路中, 为了增加其逻辑输入端数而添加的电路。引入扩展电路的位置称扩展输入端。

12. 最坏条件

为了使逻辑电路正常工作，组成的电路适应性强，必需考虑构成逻辑电路的晶体管的参数不一致性；电阻、电容等的规格误差以及环境温度、电源波动、负载条件等的变化。根据电路要求，一般按上述变化范围的不利极限条件设计逻辑电路，各种不利条件的综合就称为“最坏条件”。

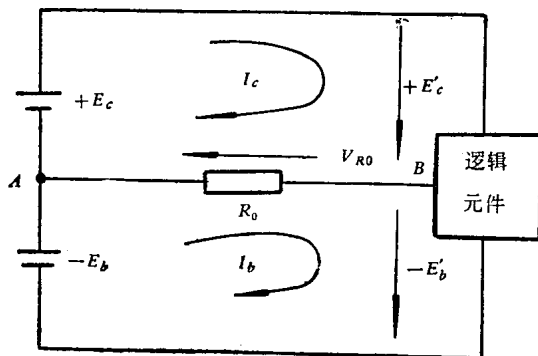
13. 阀门电压（门槛电压）

晶体二极管或晶体三极管的发射结所加的正向电压，当小于某一数值时，由于还不足克服内部电场对载流子扩散运动所造成的阻力，这时管子仍未导通，上述最小电压有时叫做阀门电压。对硅管来说， 25°C 时的阀门电压约为0.5伏左右。

对于逻辑电路来说，改变电路的状态，输入必需具有一定的信号电压时才能实现，这个最小电压我们也称做阀门电压或叫做门槛电压（门槛电位）。

14. 零线漂移

在逻辑控制系统中，理想的情况是逻辑元件的零电位点 B 和供电电源的零电位点 A 等电位。但是实际上并不能做到这一点，由于供电电源与逻辑元件并不一定装设在同一场合，加上布线和连络电缆的压降，使 A 、 B 两点电位不等。

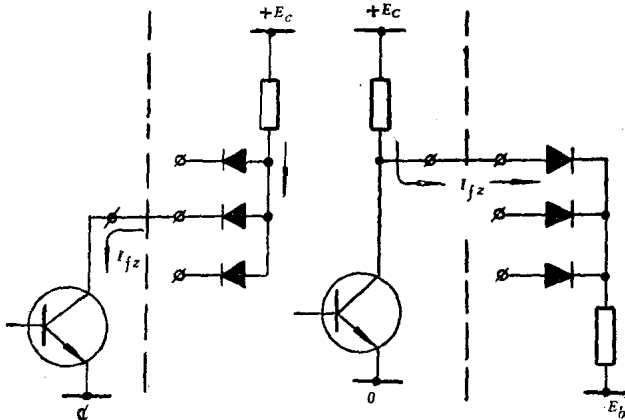


由上图可知：对于无偏置电源的单电源系统来说，零线必然产生有压降 V_{ao} ；而对于有偏置电源的双电源系统来说，虽然工作电源 E_c 流过零线的电流 I_c 和偏置电源 E_b 流过零线的电流 I_b 方向相反，但由于大小不等 ($|I_c| \gg |I_b|$)，因而零线上仍会产生压降 V_{ao} ，使 A 、 B 两点电位不等。对逻辑元件来说，就相当于改变了 E_c 和 E_b 值，这就是所谓零线漂移。

在大系统中远离电源侧元件，零线漂移现象更为显著，往往因此而造成元件工作不正常。为消除零线漂移对元件的不良影响，除设计元件时适当考虑外，必要时可采取加粗零线，以减少零线漂移的影响。

15. “拉”电流与“灌”电流

逻辑电路中，根据逻辑方式的不同，负载电流有两种不同的流动方式：



可以看出，右图的负载电流是从本级集电极（当晶体管截止时），经下级逻辑门流出的；而左图的负载电流则是从

下级负载流进来的。通常我们把右图的情况叫做“拉电流”，由此形成的负载叫做“拉电流”负载，而左图的情况叫做“灌电流”负载。

具体对本书所介绍的逻辑元件来说，基本上都属于“灌电流”负载。

16. 去耦（退耦）

逻辑电路中，有时可能引起后级对前级或附近部件相互间的不良影响，采取消除这些不良影响的措施叫去耦，也叫退耦。

17. 输入阻抗

晶体管一般都是电流控制元件（个别如场效应管为电压控制元件），所以，无论如何使用，其输入回路总有一定电流流过，因而要取用一定功率，对前级来说，则相当于一个负载，该负载阻抗即叫输入阻抗。

一般希望输入阻抗大一些，以减少前级的负担。

18. 输出阻抗

电路输出级的等效内阻。一般希望输出阻抗小些，以能推动更多的负载而又不影响输出电压和减少无用的内部损耗。

19. 阻抗匹配

为了改善级间连接，减少输入端损失，提高传输效率或提高输出功率，降低输出阻抗，常进行阻抗变换，称为阻抗匹配。在逻辑元件中常用射极跟随器达到阻抗匹配的目的。

20. 反馈

增加电子线路的稳定性或达到其他目的，常将一部分输出量引到输入端，使其与输入量相叠加，增加或削弱输入量，以达到改善电路性能的目的。这种输出量对输入量的作

用叫做反馈。

当反馈回来的输出量与输入量同相位，因而增强了输入量，这种反馈叫正反馈。例如双稳态触发器就是由较强正反馈的两个反相器组成。

当反馈回来的输出量与输入量相位相反，因而削弱了输入量，这个反馈叫负反馈。负反馈常用来增加电路的稳定性或提高输入阻抗。例如射极跟随器就是一个应用深度负反馈而提高电路输入阻抗的例子。

21. 干扰、抗干扰

逻辑电路由于受到非正常信号的影响而破坏其正常的工作状态引起了误动作，这种现象叫干扰。一般工业装置中的干扰源如主回路或负载回路的冲击变化，电感性负载的反激电势，强烈的电磁干扰如电焊机电弧、闪电、雷击等。

为防止干扰的影响，保证元件和电路的正常可靠工作而采取适当的措施，叫做抗干扰。

22. 噪声容限

逻辑电路的动作释放电压是随元件特性的不一致性和逻辑条件的变化而改变的；因此不论“0”态和“1”态时的输入输出信号总有一定的允许范围。如果在上述输入允许范围的上下限叠加有一定幅值的干扰（噪声）仍不会引起电路（或元件）超过允许范围而引起误动作，则该干扰（噪声）值即为各上下限的噪声容限。一般常以“1”态上（下）限噪声容限和“0”态上（下）限噪声容限中的最小值来表示电路（或元件）的噪声容限。

23. 抗扰度

系指噪声容限与逻辑振幅之比，一般用百分比表示。