

CAT

逻辑电路测试

闵应骅 编著

中国铁道出版社

逻辑电路测试

闵应骅 编著

中国铁道出版社

1986年·北京

逻辑电路测试

闵应骅 编著

中国铁道出版社出版

责任编辑 陈广存

新华书店北京发行所发行

各地新华书店经售

中国铁道出版社印刷厂印

开本：850×1168毫米 $\frac{1}{2}$ 印张：10.375 字数：274 千

1986年4月 第1版 第1次印刷

印数：0001—8,000册 定价：3.00元

序

为了数字系统能够可靠地运行，在研制和使用过程中都要对整个系统以及组成该系统的部件、插件等不断地进行测试。近年来，由于系统复杂性的增加，使得测试发生了很大的困难，测试费用急剧上升。为了解决数字系统的测试问题，国外从六十年代开始就有不少学者作了大量的工作，国内从七十年代初期开始也着手这方面的研究。故障诊断和可测性设计的理论与实践一直是计算机科学技术中一个十分活跃的领域。在国际上，现在每年都要召开一次国际容错计算会议，在美国每年要召开一次国际测试会议。其他许多国际性的关于计算机和电路理论的会议上也经常含有数字系统故障诊断方面的内容。国内也已经召开了三次全国性的设计自动化会议（其中包含数字系统的测试）和三次全国性的自动测试会议。但直到目前为止，系统地论述数字系统故障诊断和可测性设计的书籍还不多，而且由于发展迅速，有些已经过时。

闵应骅编著的这本书比较系统地介绍了近年来数字系统故障诊断的各种方法。本书在选材上特别着重于那些在实践中行之有效的方法和最近几年发展起来的很有希望的方法。特别，还介绍了微处理器和可编程序逻辑陈列的测试方法。书中还介绍了作者及国内其他学者在这一领域中的研究工作。

为了提高可靠性和减轻测试的负担，近年来可测性设计受到越来越大的重视。突出的例子就是IBM公司的级敏扫描设计（LSSD）。本书也有专门一章介绍可测性设计的概念和方法。

本书对从事数字系统设计和测试的大学生、研究生、工程技术人员和科研人员将是一本有用的参考书，也可以作为高等学校有关专业的教材。

魏 道 政 1985年1月20日

前 言

今天，“计算”（Computing）一词已经远远超出了数值计算（Calculating）的范围。计算机能够做的事情都可以叫“计算”，包括信息处理、过程控制、人工智能等极其广泛的领域。而且，这个领域还在不断扩大。计算机卷入这一领域的深刻程度也在不断加深。“容错计算”则是容许某些故障或错误存在的计算，把它看作是可靠性理论与技术的发展和延伸是有道理的。逻辑测试是对逻辑电路的逻辑功能进行测试的过程。在理论上，它是容错计算的重要组成部分；在实践上，随着数字系统复杂性的增加以及大规模、特大规模集成电路的出现，逻辑测试成为广泛注意的突出问题。从设计验证、产品检验到现场维修，各种计算系统和部件都需要测试，而测试的过程本身又离不了计算机。所以，也被称为计算机辅助测试（CAT）。

本书的书名定为“逻辑电路测试”，既意味着逻辑电路的测试，又意味着逻辑的电路测试。逻辑电路，或者叫数字电路，相对于线性电路和混合型电路，是新兴的一大类电路，包括微处理器及与之配套的各种外围芯片和电路。电路测试，除了直流和交流电气参数的测试之外，就是逻辑的电路测试，或称功能测试。一个逻辑电路是否能完成预定的逻辑功能，这当然是大家都关心的。但随着电路的复杂化，这个问题在技术上实现起来有很大困难。

逻辑测试方面的论文已不下千篇，但专书却很少。其原因可能是这一领域发展甚快，真是日新月异，而完整的体系还不能说已经完成。本书企图在这方面作一尝试，并着重综述近五年来国际、国内这一研究领域的主要研究成果，其中第六、七章则着重叙述作者近年来的研究工作。由于，这是一个新的领域，涉及的基础知识并不多，所以这些最新成果，学习起来并不很困难。

全书共分七章。第一章简明论述逻辑测试的一般概念时，着

重介绍了近年来受到重视的穷举测试法。第二章对组合电路的测试产生,作者作了大刀阔斧的取舍。因为,组合电路的测试产生方法已有许多,但到今天,大型组合电路的测试问题仍然最重要,而且未能得到满意的解决。本书对于测试产生,着重介绍理论上得到公认的 D 算法及其改进,以及工业界普遍采用的随机测试产生方法。第三章专门论述测试的响应分析,这一问题。是测试的重要组成部分,但常被人忽略。第四章的时序电路的测试介绍得比较简略。因为时序电路的测试非常困难,至今没有实用的方法,人们正用可测试性设计来绕过这一困难。第五章较详尽的叙述了可测试性设计、内测试、自治测试等内容,这是目前非常活跃的一个领域。第六章介绍微处理器的功能测试,这也是许多微处理器用户非常关心的。第七章中介绍可编程程序逻辑陈列是一种很有前途的逻辑电路,但由于其故障模型的不同,必须研究它的特殊的测试方法及可测试性设计。

作者希望本书的出版周期尽可能短,因为现在看来是主要的研究成果和方向,再过几年就未见得如此。事实上,已经有许多例子说明,在过去的书上叙述过的某些研究工作今天已被人遗忘或不受重视,这些内容本书都一带而过。也有一些过去认为根本不足取的想法今天却大受重视,这些内容本书则详细的加以叙述。作者希望本书能对逻辑测试理论方面的研究工作者、从事逻辑测试实际工作的技术人员有所帮助。

承蒙中国科学院计算技术研究所魏道政教授的邀请,本书曾在中国科学院研究生院讲授过一次。本书的总体内容安排还参考了美国斯坦福大学E.J.McCluskey教授讲授的同一课程,还引用了他给的一些习题。

魏道政教授特地为本书写了序。李锦涛、李忠诚、韩智德和金博平等同志在本书的文字整理过程中,给作者以很大帮助,在此一并致谢。

限于水平,书中可能会有许多不当之处,欢迎读者批评指正。

编著者 1985年1月

目 录

第一章 逻辑电路测试的一般概念	1
第一节 逻辑电路及其测试	1
第二节 故障	7
第三节 穷举测试法	8
第四节 故障模型	26
参考文献	38
习 题	39
第二章 组合电路的测试产生	41
第一节 布尔差分法	41
第二节 D 算法	50
第三节 分支判决法	68
第四节 随机测试产生	76
第五节 多故障诊断	80
参考文献	93
习 题	95
第三章 测试的响应分析	97
第一节 故障模拟和响应存储法	97
第二节 比较法	101
第三节 响应的压缩	104
第四节 特征分析器	112
参考文献	133
习 题	134
第四章 时序电路的测试	135
第一节 检查实验	135
第二节 时序电路的迭代阵列模型	145

第三节	时滞测试	148
第四节	随机访问存储器 (RAM) 的测试	156
	参考文献	160
	习 题	160
第五章	可测试性设计	162
第一节	可测试性的测度	162
第二节	可测试性设计的特定方法	174
第三节	级敏扫描设计 (LSSD)	178
第四节	其他可测试性设计	189
第五节	内测试	202
第六节	自治测试	208
	参考文献	220
	习 题	221
第六章	微处理器的测试	225
第一节	微处理器的测试及可测试性设计	225
第二节	包含微处理器的数字系统的功能故障模型	233
第三节	给定功能故障的测试产生	245
第四节	微处理器的测试生成程序	255
	参考文献	271
第七章	可编程序逻辑阵列的测试	272
第一节	PLA的结构	272
第二节	PLA故障模型	274
第三节	PLA的测试产生	283
第四节	PLA的可测试性设计	301
	参考文献	322
附 录	323

第一章 逻辑电路测试

的一般概念

第一节 逻辑电路及其测试

一、逻辑电路

逻辑电路是一种信息传递和处理的电路，表示这些信息的物理量（信号）只取离散值。譬如继电器电路是逻辑电路，晶体管开关电路是逻辑电路，大规模集成电路是逻辑电路，一个大的数字系统也是逻辑电路。所以，逻辑电路是一个很广泛的概念。也有人用逻辑网络、计算机逻辑、数字电路、数字系统等术语。

集成电路的产生和利用标志着计算机技术进入了一个新的时代。而它的飞速发展必将伴随着社会生产力革命性的变革。集成电路可以分为两类：线性集成电路和逻辑集成电路。线性集成电路是用连续信号来工作的，如运算放大器、电压比较器、电压整形器等。而逻辑集成电路则是由门、触发器、寄存器、微处理器等组成的逻辑电路。每片包含几十个门的片子称为小规模集成电路（SSI）；每片包含几百个门的片子称为中规模集成电路（MSI）；每片包含几万个门的片子称为大规模集成电路（LSI）；每片包含十万个门以上的片子则称为特大规模集成电路（VLSI）。例如16位的微处理器，64K的随机读写存储器（RAM）都是特大规模集成电路。过去有几个大柜子的计算机，今天已经可以用一片逻辑集成电路来实现，而称为单片机。当然，也有一些集成电路片子是混合型的，其中既有线性电路，也有逻辑电路。

逻辑电路可以分为两类：组合电路和时序电路。组合电路由许多门组成，但没有反馈回路。所谓一个电路有反馈回路是指存在某一个门 G ，它的输出通过或不通过其它门而输入到 G 。组合

电路实现的函数是组合函数，它的输出值只依赖于其输入变量的当前值，而与输入变量过去的值无关。与此相反，时序电路必包含反馈回路，它所实现的时序函数的输出不仅依赖于输入变量的当前值，也依赖于输入变量过去的值。

二、逻辑电路测试

人们从生活经验中知道，任何产品和设备都需要测试。铁路的钢轨、路基、桥梁都要测试，看它是否符合设计标准。不但刚投入使用时要测试，在使用过程中，还要不断测试，以保持正常的运用状态。电视机、收录机在它们生产过程中的每个环节的半成品要测试，组装好出厂前也要测试。出了毛病送到维修站，第一步就是测试。逻辑电路也不例外，也需要测试。

逻辑电路测试的示意图如图 1—1 所示。

设 S 是组合逻辑电路。输入矢量 $X = (x_1, \dots, x_n)$, x_1, \dots, x_n 是从电路外部输入的引线，称为原始输入端 (primary input)。输出矢量 $Z = (z_1, \dots, z_m)$, z_1, \dots, z_m 是输出到电路外部去的引线，称原始输出端 (primary output)。设电路 S 所实现的逻辑函数也记为 S ，则

$$Z = S(X)$$

定义 1.1.1: 被测电路 S^* 称为故障的, 如果存在输入矢量的一组值 X^0 , 使得

$$S^*(X^0) \neq S(X^0)$$

这时, X^0 称为一个测试。

例 1.1.1: 设被测电路如图 1—2 所示, 带有 x_1 固定为 1 的故障。则

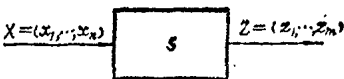


图 1—1 逻辑电路测试示意图



图 1—2 例 1.1.1 电路

$$z = S(x_1, x_2, x_3) = \overline{x_1 x_2 x_3}$$

$$S^*(x_1, x_2, x_3) = \overline{x_2 x_3}$$

令 $(x_1, x_2, x_3) = (0, 1, 1)$, $S(0, 1, 1) = 1$, $S^*(0, 1, 1) = 0$ 。(0, 1, 1) 就是诊察 x_1 固定为 1 故障的测试。

确定一个逻辑电路是否存在某一个指定类型的故障的过程称为故障检测或故障诊察 (*fault detection*)。确定该故障发生在什么地方过程称为故障定位 (*fault location*)。故障检测和故障定位合称为故障诊断 (*fault diagnosis*)。故障检测非常通用, 故障定位对于发现集成电路生产工艺过程中的缺陷也是很有价值的。在许多场合, 人们用测试一词代替故障诊断这个词, 它们在概念上有微小的区别。故障诊断是面向故障的, 而测试是面向产品的。本书的书名定为“逻辑电路测试”有两方面的含义。一方面, 我们的论题是逻辑电路的测试, 不介绍线性集成电路或混合型集成电路的测试; 另一方面, 我们的论题是逻辑的电路测试, 将不介绍其它各种电气参数的测试, 只看它是否能完成指定的逻辑功能。虽然各种电气参数的测试同样是很重要的, 电气参数在正常值的边缘常常是引起逻辑故障的原因。当然, 逻辑测试是离不开计算机的。有人谈计算机辅助测试 (*Computer Aided Testing*), 其实是指借助于计算机的逻辑电路测试。

按被测逻辑电路的规模, 逻辑电路测试可以分为三级: 集成电路片子的测试、由一些集成电路组成的印刷电路板子的测试、系统的测试。这三级的测试各有其自己的特殊性。但是, 不要以为片子的测试最容易, 一个特大规模集成电路片子也许实际上是一个很大的系统。

三、逻辑电路测试的重要性

按测试方法来分, 逻辑电路测试可以分为离线测试 (*Off-Line Testing*) 和在线测试 (*On-Line Testing*) 两种。以

正常工作的输入兼作测试，这种测试方法叫在线测试。例如奇偶校验就是一种在线测试的技术。每一数据都增加一个奇偶校验位，使得1的个数为奇（偶）数。每当一个数据在正常传送的同时，检查其1的个数是否为奇（偶）数，如果不是，表明数据有错误。而离线测试则与正常工作是在不同时间进行的。譬如我们要把被测电路放到一个测试仪（*Tester*）上去测试，当然要脱离它的正常工作，这种测试叫外部测试。迄今为止，大部分测试方面的研究都是针对外部测试的。但是，近年来也在发展一种不需要测试仪的测试，包括内测试、自治测试等。而自测试（*Self—Testing*）则主要用于容错计算系统中。

离线测试主要用于以下三方面：

（一）设计验证

今天许多大系统或大规模集成电路的设计，无论在经济上、时间上都不允许我们用作样机、进行现场实验的办法去验证你的设计是否正确。而是用测试的方法在计算机上作设计验证。既省时省工，又省钱。

（二）产品检验

在生产过程的每个环节都要作产品检验。总组装成正式产品以后，又要经过严格的测试才能出厂。组装系统的厂家对于买进来的各种元件，在他们装入系统之前也必须进行测试，确认它们是无故障的，才能装入系统。

（三）现场维修

为了保证在运行中的系统可靠的工作，系统必须进行维修。而维修的首要步骤就是测试。发现了故障后，至少能定位到板子一级，知道是哪一块板坏了，以便更换。

在线测试则主要用于容错计算系统中。各种片子的内测试（*built—in testing*）和并发测试（*concurrent testing*）技术正在发展。在系统级，也常有专门的测试环节。例如美国在七十年代初期研制成功的自检自修计算机 *STAR*（*Self Testing And Repair*）是一个高可靠的计算机系统。它有

一个环节叫做测试修复处理器 *TARP* (*Test And Repair Processor*), 以完成系统的检错、恢复、切换功能。

逻辑电路测试问题的重要性还可以从频繁的国际学术交流活动中看出来。国际容错计算会议 (*FTCS*) 在1971年举行第一届会议时, 论文分六个分组作报告, 其中两个分组是关于测试的, 占 $1/3$ 。在1982年举行第十二届会议时, 会议分十五个分组报告, 其中有三个分组是关于测试的。每年一次的设计自动化会议 (*DAC*) 是一个大型的会议, 测试问题也占很大比重。而国际测试会议 (*ITC*) 则是专门讨论测试问题的, 每年都有几千人参加。频繁的国际及各国国内的学术交流, 以及大量关于测试问题的学术论文的发表都说明, 逻辑电路测试的问题无论在理论上, 还是在实践上都非常重要, 受到各国科学家和工业界的广泛重视。

四、逻辑电路测试的困难性

为了检测电路 S 某一内部点是否存在故障, 在大多数情况下, 故障点的状态是人们很难直接控制和观测的。对于集成电路, 这简直不可能。从定义1.1.1可见, 如果要检测某点是否固定为 0, 只能选择一组原始输入, 使得该点在正常情况下应为 1, 而今故障使之为 0, 这叫做原始输入把该点控制为 1。另一方面, 该点正常为 1 故障为 0 的情况必须反映到原始输出才能看得出来, 这叫做从原始输出观测到该点的情况。该点为 0 或为 1 反映到原始输出, 使之互不相同。随着电路集成度的大幅度增加, 电路复杂性大大增加, 内部点数量大大增加, 而引出端子增加甚少。上万个门的集成电路片子不过几十个输入、输出端子。在这种情况下, 内部点的控制和观测都很困难。针对故障去寻找测试, 不是缺乏有效的算法, 就是所需测试产生的计算时间非常长。即使对大部分故障的测试产生已经完成, 进行测试所需的计算时间也可能很长, 所需占用的存贮器空间也可能很大。所以, 用于测试方面的投资必然很大。与之相对的, 硬件的成本却不断

下降，越来越便宜，因而，用于测试的花费占总的生产成本的比例就大大上升。

IBM公司在八十年代初期生产的大型机3081上，包含一个由118个大规模集成电路片子所组成的集成电路包（TCM）。它有1800个输入输出端子。这样一个集成电路包的测试的复杂性是可想而知的。

衡量测试方法的好坏的标准主要有两条：

（一）有效性。即测试产生所需要的计算时间，及测试所需要的计算时间和存贮器空间。

（二）故障被测度。即该测试方法可以检测出来的故障数与总的故障数之比。

创造一个有效而故障被测度很高、对几万个门以上的复杂电路适用的测试方法的问题还不能说已经得到了满意的解决，虽然全世界的许多计算机科学家和测试工程师自从六十年代以来就一直在进行研究，而且已经取得了许多很好的成果。本书企图尽可能反映这方面最新最重要的成果，以飨读者。

五、测试科学及测试仪

有人提出应把测试科学与测试仪科学分开。测试科学应包括可测试性的赋值与设计、测试产生、测试程序的评估等，而测试仪科学应包括测试仪的结构、软件、与机器无关的测试语言、精确的可编程序的电路等。虽然至今还不能说已经提出了测试科学和测试仪科学的精确的概念，但至少可以说，测试的研究和测试仪的研究是不相同的。虽有联系，但着重点不同。测试问题既是属于容错计算理论的一个理论问题，又为解决逻辑电路测试的具体问题提供了各种现实的途径，而具有重要的实际价值。所有的外部测试方法都需要测试仪才能进行测试。测试仪必须设计得具有足够强的功能、足够大的灵活性和通用性。本书将集中谈测试的问题，而不去谈测试仪的问题。

第二节 故 障

引起系统发生差错的原因主要有三种：一种是某一物理元件不能正常工作；一种是不正确的设计，包括软件或硬件设计的错误；另一种是人为的差错的操作。一个计算系统的功能是产生数据或控制信号。系统发生差错就会产生不正确的数据或控制信号。这些不正确的数据或控制信号叫做差错（*error*）。系统中物理故障（*fault*）的出现可能引起差错，或使系统无法继续工作，但是，某些差错也可能对系统不发生什么影响。

故障诊断当然要谈到故障，在可靠性的研究中也离不开故障。二者有一个内在的联系。可靠性要研究故障特性随时间变化的规律，而测试则针对某一个时间点，回答系统是否存在某种故障的问题。

物理故障可以是永久的或暂时的。永久故障（*permanent fault*）是由于某元件损坏，不更换元件不能修复的故障。元件的损坏可能是由于机械断裂或磨损现象所引起；也包括金属迁移、紫斑、氧化层缺陷等。永久故障可以由精心的加工、出厂前的筛选测试而减少，但是完全消灭是不可能的。

暂时故障（*temporary fault*）可以是瞬时的（*transient*）或间歇的（*intennittent*）。瞬时故障是由于外部引进的信号干扰所引起，这些干扰通常有电磁或 α 粒子辐射、电源干扰等。在设备设计中注意屏蔽和去耦可以控制这类故障的发生。当元件即将发生永久故障之前，常出现间歇故障。某些参数变坏，以致信号电平的间隔变小，噪声容限减小，随机地出现错误的信号值。控制永久故障有利于减少间歇故障的出现，但是，保证不发生间歇故障也是不可能的。对于永久故障和暂时故障出现的相对频度尚无精确的数据可查，但一般都承认，暂时故障出现的概率大约是永久故障的10倍，也就是说，90%以上的故障是暂时故障。

物理故障千差万别，都发生在电路级，反映到逻辑级，就使元件不能完成正常的逻辑功能。逻辑电路测试就是要诊断这些逻辑故障。

第三节 穷举测试法

写出定义1.1.1的逆否命题，可以得到如下的关于电路无故障的定义。

定义 1.3.1: 被测电路 S^* 称为无故障的，如果对任何 $X \in B^n$ (n 维布尔空间)，都有

$$S^*(X) = S(X)$$

我们知道， n 维布尔空间中，有而且只有 2^n 个点。如果对其中的每一点 X ，检查电路的输出都符合预先指定的要求，这个逻辑电路的功能就完全符合要求，当然是无故障的。这种测试方法就叫做穷举测试法 (*exhaustive testing*)。穷举测试法检查逻辑电路的全部功能，因而是一种功能测试的方法。它不是针对某一个故障的，不要故障模型，也可以说，所有的故障都考虑到了。事实上，只要所有逻辑功能都能实现，即使有某些物理故障存在也是可以忽略的。所以，它的故障被测度是100%。而且，穷举测试还不需要测试产生手续，只要用一个测试矢量发生器，给出所有可能的 2^n 个输入组合就可以了。这些都是穷举测试的优点。它的缺点在于计算复杂性。当 n 变大时， 2^n 以很快的速度急剧增加，它是一个无穷大阶的无穷大，因而必然引起所需的测试时间特别长。有人举例说，假如有一个180个原始输入端的集成电路，用穷举测试法就需要 $2^{180} \approx 10^{54}$ 个测试。以测试速度10MHZ $\approx 10^7$ 矢量/秒进行测试，需 10^{47} 秒 $\approx 3 \times 10^{39}$ 年。而迄今为止，宇宙寿命才 1.5×10^{10} 年。这个带有讽刺意味的例子说明穷举测试法当原始输入数较大时是不现实的。所以，这种方法很早就被人否定。但是，近几年来，当人们看到其它方法的缺点以及穷举测试法独特的优点时，有些人开始研究设法使穷举测试法变得可行。

穷举测试的故障被测度是很高的，只要故障不引起电路内部状态数增加（例如组合电路发生故障而成为时序电路），所有故障都能被诊察。但当输入数很大时，所花测试时间太长。为此，E. J. McCluskey 和他主持的研究中心引入了伪穷举测试 (*pseudo-exhaustive testing*) 的概念。伪穷举测试是设法把电路进行划分，使得每一个子电路能够进行穷举测试，而所需要的测试数却大大减少。下面我们就几类逻辑电路，讨论伪穷举测试的使用。

一、单输出无扇出电路

定义 1.3.2: 一个电路称为有扇出的，如果其中某一点的信号被用来作为两个或多个其他的门的输入。

单输出无扇出电路可以用图论中的树来表示。例如图 1—3 (a) 的电路可以用图 1—3 (b) 的树来表示。其中原始输出对应于树根，每一个门对应于一个节点，每门的输入或输出线对应于一个有向弧（称为边）。由于逻辑电路与有向图之间的对应，通路的概念在逻辑电路测试中得到了广泛的应用。

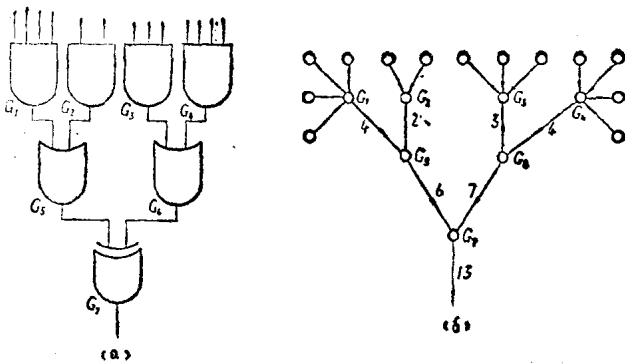


图 1—3 单输出无扇出电路及其树表示

下面的例子说明，伪穷举测试对电路进行分块，可以使穷举测