

微处理机系统的 实用接口技术

〔美〕 J·W·科弗龙 W·E·朗 著

王先华 李洛童 徐修存 译

人民邮电出版社

微处理机系统的 实用接口技术

〔美〕J·W·科弗龙 W·E·朗 著

王先华 李洛童 徐修存 译

人民邮电出版社

PRACTICAL INTERFACING TECHNIQUES FOR MICROPROCESSOR SYSTEMS

1983 by Prentice-Hall, Inc.

内 容 提 要

本书从工程应用角度讲述计算机系统的接口技术,内容全面实用。本书主要讲述有关接口电路及其器件的工作方式和使用方法,给出了电路连接图、器件的电路图及引脚排列图。全书共分16章,内容包括:与ROM、RAM的接口,与各种I/O端口、ECL和CMOS逻辑系列的接口,与扫描式7段显示器的接口,接口时的模-数、数-模转换,可编程I/O芯片的接口,与S-100总线的接口,串行/并行数据传输、视频键盘终端等。

本书可供从事计算机应用的工程技术人员阅读,也可供大专院校有关专业师生参考。

微处理机系统的实用接口技术

[美]J.W.科弗龙 W.D.朗 著

王先华 李洛童 徐修存 译

人民邮电出版社出版

北京东长安街27号

河北省邮电印刷厂印刷

新华书店北京发行所发行

各地新华书店经售

开本: 850×1168 1/32

1990年9月 第一版

印张: 12 16/32 页数: 200

1990年9月河北第1次印刷

字数: 329 千字 插页: 7

印数: 1—5 000册

ISBN 7-115-03971-2/TP·042

定价: 6.10 元

前 言

这是一本关于计算机接口设备的书，用以增强和扩充现有的小型、微型或家用计算机系统的性能。讨论的重点是已经达到原设计要求的或者还缺少使用者所希望具有某些性能的计算机系统。本书适合于初次接触接口技术或探索对这一工作有益的实用建议和新的设想的工程师、技术员和业余爱好者阅读。

计算机的使用者们经常感到，为了完成预期的任务，需要较大容量的存储器，因为对计算机的需要已经超过了它本身设备的能力。或者说，需要计算机去完成一个新的任务，要给它增加输入/输出端口才能完成。不论其目的是为了增大存储量、增加灵活性还是用不同方法与外界连接，都存在着接口问题。在写此书时，作者尽量选择并优先考虑对解决经常遇到的接口问题有实用价值的内容。

本书包括以下内容：与ROM、静态RAM、动态RAM的接口，与各种I/O端口结构、ECL和CMOS逻辑系列的接口，与扫描式7段显示器的接口和控制，接口时的模-数和数-模转换，可编程序I/O芯片的接口，与S-100总线的接口，串行/并行数据传输、视频键盘终端等。对普及型家用计算机TRS-80的接口，本书有专章讨论。为了更好地掌握本书的内容，读者可翻阅目录。

还有，本书讲述的内容侧重在以下几方面：

首先，此书是面向硬件的，讲的是关于电路、器件、工作方式和使用方法，努力提供电路连接、器件、引脚号码的实用资料，并说明了情况和原由。每一题目的重点都放在建立和测试电路所必需的知识上。

其次，努力使书中的语言明白易懂，详细地说明了每一个电路是如何工作的，重要的地方用图说明。还有一点，在适当的地方说

明了潜在的故障区和实验操作中应注意之点，以帮助读者防止可能发生的挫折。

现在，电子计算机已不那末神秘了；但面对着一个庞大的计算机系统，它还是比较复杂的。早期的电子计算机给我们带来的许多困惑，由于出现了较好的结构型式、顺序操作和具体电路而大都消失了。希望本书能够帮助读者进一步拉开计算机神秘的帷幕。

作者

目 录

第一章 接口硬件	(1)
1-1 引言	(1)
1-2 三总线系统结构	(2)
1-3 把数据从CPU写入存储器	(4)
1-4 从存储器读出数据	(6)
1-5 向输出装置写入数据	(7)
1-6 从输入装置读出数据	(9)
1-7 三总线结构概要	(10)
1-8 实现三总线结构的说明	(11)
1-9 8085地址总线	(11)
1-10 对数据总线的说明	(15)
1-11 8085缓冲数据总线	(16)
1-12 8085的控制总线	(17)
1-13 8085小结	(19)
1-14 用Z80实现三总线结构	(21)
1-15 Z80地址总线	(21)
1-16 Z80数据总线	(21)
1-17 Z80控制总线	(23)
1-18 本章小结	(24)
第二章 ROM和静态RAM的接口	(27)
2-1 存储器静态通路	(27)
2-2 ROM的地址和缓冲的数据通路.....	(29)
2-3 不用缓冲的ROM数据通路.....	(32)
2-4 完整的 $4k \times 8$ ROM.....	(35)
2-5 分离的I/O静态随机存取存储器(RAM)的数据通道.....	(37)

2-6	分离I/O存储器的读出和写入	(39)
2-7	完整的分离I/O存储器	(41)
2-8	共用I/O RAM的数据通道	(43)
2-9	共用I/O RAM全图	(47)
2-10	存储器定时	(49)
2-11	本章小结	(52)
第三章	输入和输出装置的通用接口	(54)
3-1	编址端口式I/O结构	(56)
3-2	设备/端口式I/O结构	(60)
3-3	线性选择式I/O结构	(63)
3-4	存储变换式I/O结构	(66)
3-5	CPU与各种I/O结构之间的通信	(67)
3-6	本章小结	(76)
第四章	总线负载的影响和静电参数	(78)
4-1	复习TTL结构	(78)
4-2	数字集成电路的参数和数据表	(81)
4-3	地址总线的加载	(89)
4-4	数据总线的接口负载	(94)
4-5	本章小结	(98)
第五章	动态随机存取存储器的接口	(100)
5-1	动态随机存取存储器概述	(100)
5-2	一块实际的动态RAM芯片	(106)
5-3	多路转换地址输入	(108)
5-4	$\overline{RAS}$ 信号的产生	(110)
5-5	MUX和 $\overline{CAS}$ 信号的产生	(114)
5-6	对RAM读出和写入数据	(116)
5-7	输入信号与RAM的连接	(117)
5-8	刷新动态RAM	(118)
5-9	成组刷新电路	(120)
5-10	动态RAM与Z80的接口	(122)
5-11	RAM存储器的结构	(124)

5-12	$\overline{RAS}$ 、 $\overline{CAS}$ 和 MUX 信号的产生	(126)
5-13	一个完整的 $8k \times 8$ 动态 RAM 系统	(129)
5-14	本章小结	(134)
第六章	CMOS和ECL逻辑系列的接口	(135)
6-1	CMOS逻辑系列	(136)
6-2	TTL与CMOS的接口	(144)
6-3	发射极耦合逻辑(ECL)	(150)
6-4	TTL与ECL的接口	(155)
6-5	本章小结	(160)
第七章	扫描式七段显示器的接口和控制	(161)
7-1	引言	(161)
7-2	七段数字	(161)
7-3	几个显示器的连接	(164)
7-4	笔段和阴极的接口	(167)
7-5	显示扫描的软件	(170)
7-6	运行扫描程序	(178)
7-7	共阳极显示器的接口	(181)
7-8	本章小结	(182)
第八章	微处理机与非TTL电压器件的接口	
	—光隔离器的使用—	(184)
8-1	引言	(184)
8-2	正负脉冲的产生	(187)
8-3	输入非标准TTL脉冲	(192)
8-4	光耦合器	(196)
8-5	微处理机接口中的光隔离器	(201)
8-6	本章小结	(204)
第九章	接口中的数-模转换	(205)
9-1	引言	(205)
9-2	数-模转换的基础	(206)
9-3	电流输出型数-模转换器(DAC)	(207)
9-4	电流-电压转换	(212)

9-5	增加电路的输出驱动能力	(213)
9-6	DAC电路的分辨率	(214)
9-7	DAC与微处理机系统的连接	(216)
9-8	本章小结	(219)
第十章	模-数转换	(220)
10-1	引言	(220)
10-2	模-数转换的基础	(221)
10-3	设计一个廉价的ADC	(223)
10-4	ADC的硬件	(225)
10-5	控制ADC的软件	(229)
10-6	用一个器件进行模-数转换	(229)
10-7	ADC的硬件接口	(237)
10-8	ADC与CPU接口的软件	(239)
10-9	本章小结	(239)
第十一章	输入输出设备与TRS-80Ⅱ的接口	(240)
11-1	引言	(240)
11-2	TRS-80的双向数据总线和三态控制	(242)
11-3	TRS-80的控制总线和三态控制	(242)
11-4	通用I/O电路	(244)
11-5	与I/O电路的接口	(252)
11-6	小结	(255)
第十二章	与可编程程序I/O芯片8255的接口	(256)
12-1	引言	(256)
12-2	8255芯片概述	(256)
12-3	用于接口的微处理机信号	(258)
12-4	中央处理机(CPU)与8255芯片的连接	(260)
12-5	端口选择(片选)逻辑的产生	(262)
12-6	完整的连接电路	(264)
12-7	8255端口的接口电路	(266)
12-8	双向数据总线驱动器的连接	(269)
12-9	控制8255芯片的软件	(274)

12-10	本章小结	(275)
第十三章	与S-100总线的接口	(277)
13-1	引言	(277)
13-2	S-100总线引脚的定义	(277)
13-3	系统控制信号的产生	(282)
13-4	存储器读起动信号的产生	(286)
13-5	$\overline{IOW}$ 和 $\overline{IOR}$ 控制信号的产生	(287)
13-6	接口控制线小结	(289)
13-7	S-100总线	(289)
13-8	键盘接口	(294)
13-9	S-100接口的第二个例子	(299)
13-10	遥控设备	(307)
13-11	可擦可编程只读存储器(EPROM)与S-100总线的 接口	(309)
13-12	本章小结	(310)
第十四章	与计算机系统相连接的串行接口	(313)
14-1	串行接口与并行接口的比较	(313)
14-2	波特率和定时	(315)
14-3	并串转换	(317)
14-4	起始、停止和奇偶校验位	(319)
14-5	用于串行通信的通用同步异步接收发送器	(323)
14-6	8251通用同步异步接收发送器概述	(324)
14-7	8251器件与微处理机总线的连接	(327)
14-8	电平移动和向RS-232的变换	(330)
14-9	接收RS-232的电平	(332)
14-10	控制8251通用同步异步接收发送器的软件	(333)
14-11	传送单个字符的软件	(338)
14-12	8251 USART的回送程序	(340)
14-13	本章小结	(341)
第十五章	与电视接收机接口：显示器-键盘终端(一)	(342)
15-1	显示器-键盘终端概述	(342)

15-2	与电视接收机的接口	(346)
15-3	用数字电路产生水平消隐脉冲和同步脉冲	(352)
15-4	用数字电路产生垂直消隐脉冲和同步脉冲	(359)
15-5	视频信号	(362)
15-6	复合视频信号的检测	(366)
15-7	本章小结	(368)
第十六章 字符发生器的使用: 显示器-键盘终端(二)		(369)
16-1	引言	(369)
16-2	单个字符的产生	(370)
16-3	全屏幕显示	(375)
16-4	水平同步和 $RS0 \sim RS3$	(377)
16-5	显示格式	(381)
16-6	显示器-键盘终端电路总述	(383)
16-7	显示存储器	(385)
16-8	显示存储器硬件	(387)
16-9	本章小结	(388)

第一章

接口硬件

1-1 引言

本章介绍微处理机的系统结构，它适用于解决在开发或扩展某一专用微机系统时所遇到的接口问题。这一结构适用于大多数8位或16位的微处理机系统，也适用于大多数家用计算机系统。在清楚地了解这一结构之后，才能把接口问题简化到最简单的形式。

本书介绍了与微处理机和家用电子计算机相接口的许多例子，这些例子都是以本章所介绍的系统结构为基础的。了解微处理机的系统结构有助于对它进行有效的检修，同时还将使你在接触一个新的系统或应用一个新系统时，减少可能遇到的困难。

本书论述的结构称为三总线系统结构，在《8080、8085、Z80和8600实用硬件》（注一）一书中作了详细的介绍。虽然不是所有的厂商都使用三总线结构这个名称，但是这个结构对大多数微处理机系统都是适用的。

为了论述该结构，我们引用两种不同的微处理机，8085和Z80。对这两种微处理机的讨论细节同样能够应用到任何其它的8位或16位的微处理机上。为了说明问题的要点，我们把这些微处理机设计成三总线系统结构，并说明用此方法可以分析任何系统的硬件操作。

我们从系统总线的定义开始。在本书中，系统总线的定义是：按照功能组合的电子信号和信号线（或信号通路）的集合。在简图中，系统中的每条总线都有相同的起点和相同的终点。换句话说，在一条给定总线中的所有信号都具有共同的作用。系统总线的简单

注一：该书作者为James W. Caffron, Prentice-Hall公司1981年出版。

例子是电源总线，这条总线中只有一种信号。它的起点就是该系统的电源，终点就是该系统的各组成部分。

1-2 三总线系统结构

在微处理机系统或家用计算机中用来说明数字操作的三条主要总线是：

- (1)地址总线
- (2)数据总线
- (3)控制总线

我们把家用计算机也包括在内，因为这些系统与其它微处理机控制系统具有相同的特征。家用计算机或个人用计算机是当今世界上使用的所有微处理机系统的子设备。

在微处理机控制系统中每个硬件操作都能用三总线的方法实现。需要注意的是，三总线系统结构不是用来描述一个复杂操作的简化结构——更确切地说，这是一种用不同的、通俗易懂的方法来表示微处理机系统的复杂操作的精确模式。

如前所述，三总线模型可以精确地表示微处理机控制系统中硬件的七种功能，它们是：

1. 把从CPU来的数据写进存储器
2. 从存储器读出数据到CPU
3. 把CPU的数据写入输出端口
4. 从输入端口读出数据到CPU
5. CPU中断操作
6. CPU控制的直接存储器存取 (DMA)
7. CPU控制内部寄存器操作

应注意的是，这些硬件操作都是在软件指令的作用下产生的。

在微处理机系统中，每个硬件动作都只是这七个操作中的一个。然而，微处理机系统不是必须用到所有这七个重要的操作；许

多非常有用的系统只设计成使用其中三或四个操作。但是不论操作多么复杂或者控制软件程序多么长，每个系统都只执行上述七个操作。

图1-1是一个典型的微处理机系统的方块图。注意这里使用的是三个主要系统总线。当我们讨论前四个操作时参阅此图，此图中

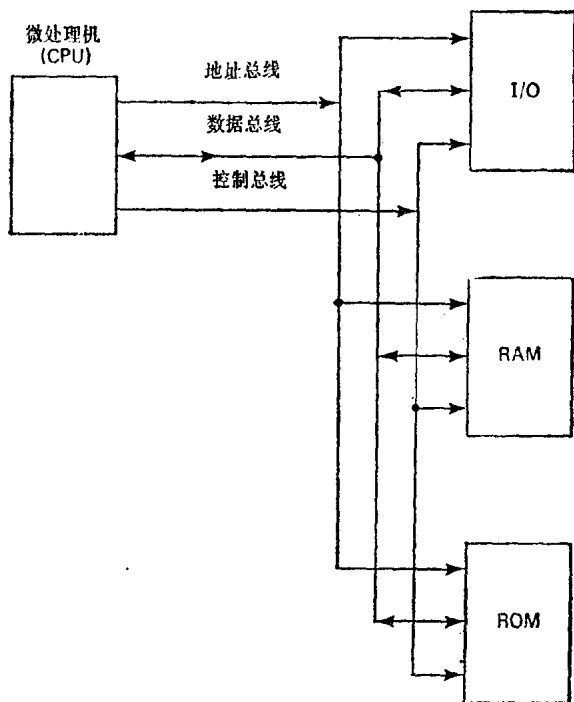


图 1-1 典型微处理机系统三总线结构图

三总线结构的用途清晰可见。

以后我们将说明三总线结构如何用于一个实际的微处理机系统——8085。大多数8位机都能设计成这种系统型式。在与家用计算机或任何微处理机系统相接口时，用这种方式去观察硬件，将使这些系统的全部操作容易理解。

1-3 把数据从CPU写入存储器

图1-2表示一个半导体存储器典型的写周期时序图。当微处理器把数据写入存储器时，必须遵循一定的时序，任何微处理机都是如此。注意该时序图不涉及某一特殊的微处理机，⁶它只是简单地表示如何接通存储器电路来完成写入操作，至于用什么型式的微处理机那就无关紧要了。

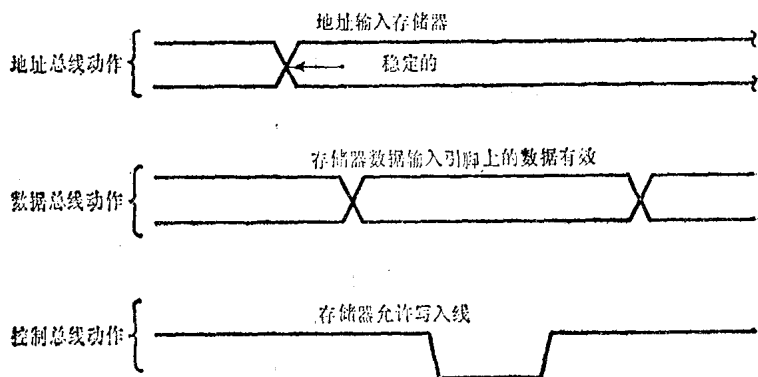


图 1-2 微处理机系统写周期时序图(注意在这个操作中各总线的活动)

为了成功地进行写入操作，每个系统总线必须履行自己的功能，每条总线都可看作是独立的。对于写入操作，地址总线将提供存储器中的地址，而CPU则把数据写入存储器。

地址总线实际上不写数据，地址总线不懂得通信的类型，也不知道什么时候将进行通信，它唯一的作用就是提供地址，并为即将进行的通信提供正确的通路。

数据总线担负着在所起动的装置和CPU之间为传送数据提供实际通路的职能。在这个操作中，数据总线把存储器的数据输入线连接到微处理机的数据输出线上，数据总线可看作是与地址总线或控制总线完全独立的。数据总线不指出数据的来源。它的唯一任务是

为CPU和地址总线所选定的地址之间的数据传送提供道路。

在任何系统通信期间，数据总线有两个可能的数据流通方向：

1. 从CPU到该系统（写操作）
2. 从该系统到CPU（读操作）

在上述两种情况下，数据总线是由不同源控制的（即数据来源不同），其终点也不同。在读操作期间，数据总线的源不是微机，而是系统中的某处，而数据的终点是微机。在写操作期间，数据的源在微机中，但数据的终点不在CPU，而在系统中的某处。

当该系统的控制总线选通存储器的写信号线时，在存储器中写入时序的最后动作便出现了。这个动作使数据进入存储器。控制总线的另一个作用是，规定在给定的时间里该系统中所进行的操作的类型。我们现在讨论的系统有四种可能的操作方式：

1. 存储器读（MEMR）
2. 存储器写（MEMW）
3. 输入读（IOR）
4. 输出写（IOW）

每一种不同的操作，都有一个唯一的控制总线。因为有四种可能的操作，就有4条系统控制线。

控制总线的第二个作用是为数据传送提供开始和停止的脉冲。存储器写操作期间，在微处理机系统数据总线上出现有效数据前，控制总线不起动MEMW控制线，见图1-3。在一段固定的时间以后，控制总线中止MEMW控制线。该系统的硬件用MEMW控制线把写信号脉冲加到由数据总线上的数据所指明的存储器地址。

图1-4表示当访问存储器时，三总线结构所需要的时序图。地址总线和数据总线上的信息可看作是静态信号，就是说这两种信号在完成数据传送所需的整个时间内都是有用和有效的。而控制总线信号是时控信号——这些信号在数据传送期间只有部分时间是有效的。

从上述把数据写入存储器的例子可以看出，系统中的每一总线

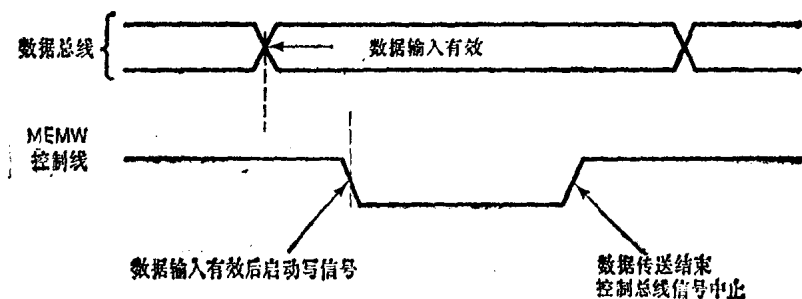


图 1-3 当系统的数据总线上得到有效数据时，系统控制总线启动写信号线的定时图。

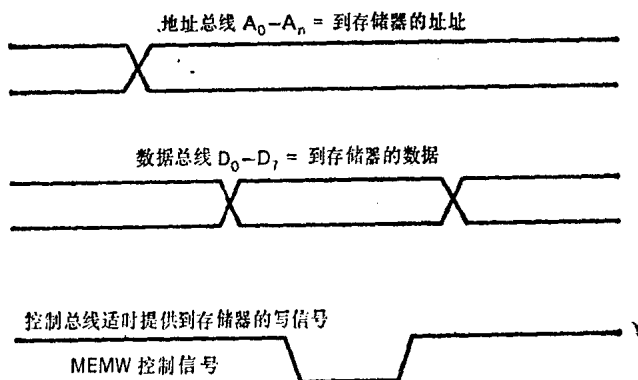


图 1-4 表示在存储器写操作期间各总线工作时序图。如果任何一总线失灵，操作将失效。

都具有不同的作用，每一总线都是独立的，但三总线都必须正常工作，因为如果其中任何一总线丧失其功能，数据传送将不会实现。

1-4 从存储器读出数据

图1-5表示任何数字计算机从存储器读出数据所需的时序图。注意，这里也不涉及特殊的微处理器。任何微处理器如果要从半导