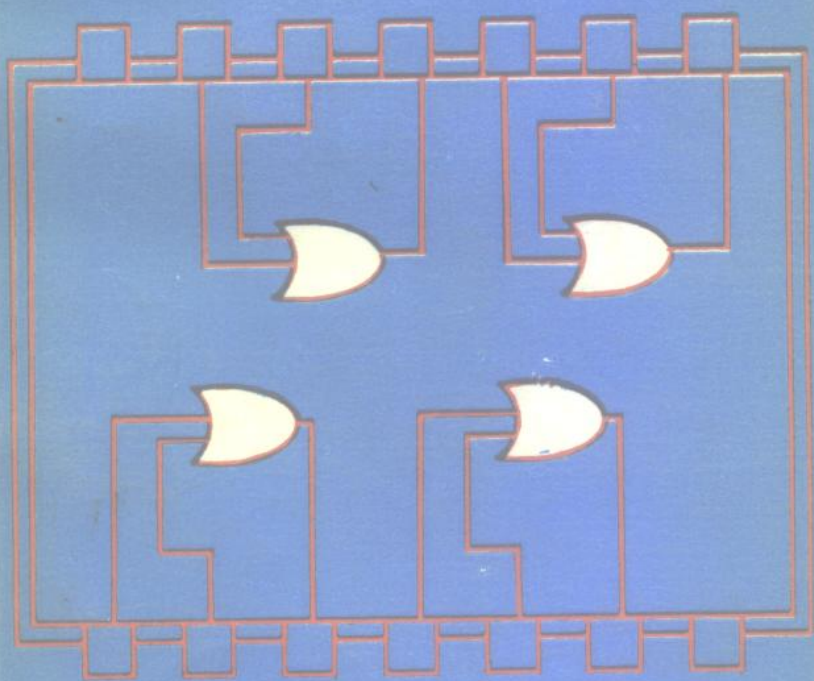


常用可编程 外围接口芯片使用指南

蒋本珊 欧阳春生

北京理工大学出版社



278338

常用可编程外围接口芯片
使用指南

蒋本珊 欧阳春生



北京理工大学出版社

(京)新登字 149 号

JS/35/04
内 容 简 介

本书介绍目前国内外主流微机系统常用的可编程外围接口芯片。内容包括芯片的基本工作原理、内部结构、引脚说明、外特性和初始化编程,以及一些应用实例。

全书共分十章,主要介绍常用的几种芯片:计数器/定时器(8253,8254);并行 I/O 接口(8255);同步/异步收发器(8251);HDLC/SDLC 规程控制器(8273);中断控制器(8259);DMA 控制器(8237);键盘/显示器接口(8279);软盘控制器(8272);CRT 显示控制器(6845)等。

本书内容丰富详实,叙述清晰,实用性强,对于从事软、硬件接口的设计和维护人员来说,是一本实用方便的技术手册。

本书可供广大微机用户,软硬件开发、维护人员参考。也可作为大专院校有关专业学生进行硬件接口实验或课程设计时的参考书。



常用可编程外围接口芯片使用指南

蒋本珊 欧阳春生

北京理工大学出版社出版发行

各地新华书店经售

北京市万龙图文信息公司激光照排

永清县印刷厂印刷

850×1168 毫米 32 开本 8.5 印张 221 千字

1994 年 5 月第一版 1994 年 5 月第一次印刷

ISBN 7-81013-618-6/TP·64

印数: 1-5000 册 定价: 6.80 元

前 言

可编程外围接口芯片是计算机主机和外界联系所必不可少的器件。用户可以通过编程来选择接口功能,控制其工作方式,使之适合于不同应用环境和场合。可编程外围接口芯片可以分为两大类:通用外围接口芯片和专用外围控制功能芯片。通用外围接口芯片包括并行 I/O 口、串行 I/O 口、定时器/计数器、中断控制器和 DMA 控制器等;外围控制功能芯片包括键盘显示器、软盘控制器和 CRT 控制器等。

随着微型计算机(包括单片机)应用领域的不断扩大,可编程接口芯片的使用也越来越频繁。由于可编程接口芯片较一般简单外围接口芯片复杂,为了能正确地使用这些芯片,必须对它们进行全面的了解。

本书介绍了国内外主流微机系统常用的可编程外围接口芯片。内容包括芯片的基本工作原理、内部结构、引脚说明、外特性和初始化编程,以及一些应用实例。

全书共分十章,主要介绍常用的几种芯片:计数器/定时器(8253,8254);并行 I/O 接口(8255);同步/异步收发器(8251);HDLC/SDLC 规程控制器(8273);中断控制器(8259);DMA 控制器(8237);键盘/显示器接口(8279);软盘控制器(8272);CRT 显示控制器(6845)等。

本书所收入的都是目前国内电子市场上常见的、功能相对单一的、且为低档微机及单片机系统常选用的外围接口芯片。由于计算机技术的发展十分迅猛,外围接口芯片的种类日益增多,功能不断增强,我们这本小小的使用指南不可能包罗万象。对于那些高档微机中使用的多个功能合一的外围接口芯片由于篇幅等限制未能

收入,如 80386 微机中使用的外设控制器(82C206)等。然而,在了解了本书中所述芯片的基本原理和使用方法之后,再去使用更高级的芯片是不会有太大困难的。

在本书的编写过程中,我们还尽可能的收集了生产厂家的一些资料,力求使本书的内容全面,数据准确。希望它能成为广大从事软、硬件接口设计和维护人员的一个实用方便的好帮手。

由于水平有限,错误和不妥之处难免存在,敬请读者批评指正。

作者

1993. 12

目 录

第一章 概 论

§ 1 外部设备和接口电路	(1)
1.1 外部设备简介	(1)
1.2 输入/输出接口	(1)
§ 2 输入/输出接口地址译码技术	(3)
2.1 输入/输出接口的编址方式	(3)
2.2 端口地址译码方法	(4)
§ 3 输入/输出的控制方式	(8)
3.1 程序控制方式	(9)
3.2 中断控制方式	(11)
3.3 DMA 控制方式	(11)

第二章 可编程定时器/计数器

§ 1 系统的时间基准	(13)
§ 2 8253 和 8254 的基本结构及功能	(14)
2.1 8253 的内部结构	(14)
2.2 8253 的引脚	(16)
2.3 8253 的功能	(18)
§ 3 8253 的工作方式	(18)
§ 4 8253 的编程	(25)
4.1 8253 的寻址	(25)
4.2 8253 的初始化	(26)
4.3 8253 的读操作	(27)
4.4 8254 的回读命令	(28)

4.5 对使用 8253 的一些说明	(30)
§ 5 8253 的应用	(31)
5.1 8253 在 IBM-PC/XT 系统中的使用情况	(31)
5.2 BIOS 对 8253 的编程	(32)
5.3 附加的定时/计数器	(33)

第三章 可编程并行输入/输出接口

§ 1 并行接口的特征	(39)
1.1 系统总线对并行输入/输出端口的要求	(39)
1.2 并行接口的应答	(40)
§ 2 8255A 的基本结构和功能	(41)
2.1 8255A 的内部结构	(41)
2.2 8255A 的引脚说明	(42)
2.3 8255A 的控制字	(44)
2.4 8255A 的工作方式	(45)
§ 3 8255A 的操作过程	(47)
3.1 方式 0 的操作过程	(47)
3.2 方式 1 的操作过程	(47)
3.3 方式 2 的操作过程	(50)
§ 4 8255A 的状态字	(52)
4.1 方式 1 的状态字	(52)
4.2 方式 2 的状态字	(54)
§ 5 8255A 的应用	(54)
5.1 8255A 的编程	(54)
5.2 IBM-PC/XT 中 8255A 的工作方式设定	(56)

第四章 可编程通用同步/异步收发器

§ 1 串行传送方式	(60)
1.1 串行传送的特点	(60)
1.2 信号的调制和解调	(62)
1.3 串行总线标准	(63)
§ 2 8251A 的基本结构和工作原理	(65)

2.1	8251A 的内部结构和引脚说明	(65)
2.2	8251A 的基本功能	(71)
§ 3	8251A 的控制字和状态字	(73)
3.1	8251A 工作方式的建立	(73)
3.2	8251A 的状态字	(76)
§ 4	8251A 的应用	(77)
4.1	8251A 的初始化	(77)
4.2	利用8251A 进行双机通讯	(78)

第五章 可编程 HDLC/SDLC 规程控制器

§ 1	HDLC 规程	(80)
1.1	主站和次站的操作	(80)
1.2	HDLC 的帧结构	(81)
1.3	控制字段的格式	(83)
§ 2	8273的基本结构和功能	(84)
2.1	CPU 接口的功能和特点	(86)
2.2	调制解调器接口的功能和特点	(89)
§ 3	8273的命令	(93)
3.1	工作方式的预置和清除命令	(96)
3.2	器件复位命令	(99)
3.3	发送命令	(99)
3.4	提前终止发送命令	(100)
3.5	接收命令	(101)
3.6	调制解调器控制命令	(102)
§ 4	8273的工作过程	(103)
4.1	命令阶段	(103)
4.2	执行阶段	(105)
4.3	结果阶段	(105)

第六章 可编程中断控制器

§ 1	中断控制的基本概念	(109)
§ 2	8259A 的组成和引脚	(111)

2.1	8259A 的内部结构	(111)
2.2	8259A 的引脚说明	(113)
§ 3	中断触发方式和中断响应过程	(115)
3.1	中断触发方式	(115)
3.2	中断的响应过程	(116)
§ 4	8259A 的编程控制	(117)
4.1	预置命令字(ICW)	(118)
4.2	操作命令字(OCW)	(123)
§ 5	8259A 的操作方式	(126)
5.1	中断屏蔽	(126)
5.2	中断结束	(127)
5.3	中断优先权排队方式	(129)
5.4	查询和读8259A 的状态	(133)
5.5	中断级联	(134)
§ 6	8259A 的应用	(137)
6.1	IBM-PC/XT 机中 BIOS 对8259A 的初始化 编程	(137)
6.2	系统中断请求线的扩充	(138)

第七章 可编程 DMA 控制器

§ 1	DMA 传送的基本概念	(142)
1.1	DMA 传送方式	(142)
1.2	DMAC 占用总线控制权的方法	(143)
§ 2	8237 DMAC 的基本特点	(144)
2.1	8237 DMAC 的传送方式	(145)
2.2	8237 DMAC 的操作类型	(145)
2.3	8237的工作周期	(147)
§ 3	8237的基本结构	(148)
3.1	8237的内部结构	(148)
3.2	8237的引脚说明	(150)
§ 4	8237的内部寄存器及它们的初始化	(153)
4.1	8237的内部寄存器	(153)

4.2	8237中各寄存器的初始化	(160)
§ 5	8237的实际应用	(161)
5.1	8237在 IBM-PC/XT 机中的应用	(161)
5.2	IBM-PC/XT 机中 BIOS 对8237的初始化编程	(162)
5.3	8237的应用举例	(164)

第八章 可编程键盘/显示器接口

§ 1	键盘/发光二极管显示器原理	(166)
1.1	键盘	(166)
1.2	发光二极管显示器	(169)
§ 2	8279的基本工作原理和结构	(171)
2.1	8279的工作原理	(171)
2.2	8279的内部结构	(173)
2.3	8279的引脚	(176)
§ 3	8279的命令字和状态字	(178)
3.1	8279的命令字	(178)
3.2	8279的状态字	(183)
§ 4	8279的应用举例	(184)

第九章 可编程磁盘控制器(FDC)

§ 1	5.25英寸软磁盘存储器	(187)
1.1	软磁盘的基本概念	(187)
1.2	软盘驱动器和软盘控制器	(190)
§ 2	8272的内部结构和引脚	(191)
2.1	8272的特点	(191)
2.2	8272的内部结构	(192)
2.3	8272的引脚说明	(195)
§ 3	8272的寄存器	(197)
3.1	主状态寄存器	(198)
3.2	数据寄存器	(198)
3.3	结果状态信息	(199)

§ 4 8272的命令	(201)
4.1 命令的组成	(201)
4.2 8272的工作过程	(205)
4.3 命令的功能	(209)
§ 5 利用8272(μ PD765)芯片的软盘驱动适配器	(215)
5.1 软盘适配器的工作过程	(215)
5.2 软盘适配器的口地址	(217)

第十章 可编程 CRT 显示控制器

§ 1 CRT 显示器及显示原理	(219)
1.1 光栅扫描方式	(219)
1.2 显示适配器	(220)
1.3 CRT 显示原理	(223)
§ 2 6845的内部结构和引脚信号	(225)
2.1 6845的内部结构	(225)
2.2 6845的接口信号	(227)
§ 3 6845的内部寄存器和基本功能	(230)
3.1 内部寄存器	(230)
3.2 内部寄存器的编程	(236)
3.3 6845的基本功能	(238)
§ 4 利用6845芯片的显示适配器	(240)
4.1 单色字符显示适配器	(240)
4.2 彩色字符/图形显示适配器	(240)
附录一 IBM-PC 系统总线扩展槽信号	(243)
附录二 常用74LS 系列器件	(248)
附录三 常用可编程外围接口芯片型号对照表	(259)
参考文献	(261)

第一章 概 论

微型计算机系统的硬件通常是由 CPU、存储器和外部设备构成的。计算机与外界交换必须通过外部设备,而外部设备必须通过接口电路才能与主机相连。本章将首先介绍外部设备和接口电路的基本概念,为下面讨论常用可编程外围接口芯片打下基础。

§ 1 外部设备和接口电路

1.1 外部设备简介

计算机的外部设备是多种多样的。例如,常见的外部设备有键盘、CRT 显示器、打印机、电传打字机、磁卡阅读器、磁盘机、磁带机、模/数(A/D)转换器和数/模(D/A)转换器等。这些外部设备的结构种类繁多,比如有机械式、电动式、电子式和光电式等等。外部设备的信号也是多种多样的:有数字量和模拟量,有电压信号和电流信号等等。对于不同的外部设备,信号的传输方式有串行和并行之分,而且信号的传送速率变化也很大。例如,手动键盘字符之间的输入间隔在秒级范围、电传打字机每秒能传送 100~9 600 位左右的信息,而软磁盘设备的传送速率可达每秒 250 000 位,硬磁盘设备的传送速率则高达 500 000 位以上。另外,外部设备的单位信息长度长短不一,而且为了传输可靠,通常都带有校验位。

1.2 输入/输出接口

一、接口的作用

主机和外部设备各有自己的工作特点,它们在速度、时序和信

息格式等方面存在着许多差异,这给双方的信息交换带来了许多困难。为了解决这一矛盾,就需要在两者之间设置一个专门的接口电路。所以说输入/输出接口实际上是主机和外部设备的交接界面,只有通过接口才能实现主机和外部设备之间的信息交换。

二、接口电路的功能

接口电路的作用是把计算机输出的信息变换成外部设备所能相容的信息,或把外部设备送来的信息变换成计算机所能接受的信息。接口电路一般具备以下五种基本功能:

1. 信号电平的转换 外部设备大都是复杂的机电设备,有自己的电源系统。其电气信号往往不是 TTL 电平或 MOS 电平,与系统总线的电气规范不一致,因此,需要由接口电路来完成交换信息的电平转换。有些接口还采用光电技术使得主机与外部设备在电气上是隔离的。

2. 数据格式的转换 系统总线上传送的是 8 位、16 位或 32 位的并行数据,而一些外部设备采用的是串行数据传送方式,这就要求接口能完成并→串和串→并的转换。即使是并行外部设备,其数据的位长和使用的代码格式也可能与主机使用的不同,因而需要进行数据格式的转换。有的外部设备还需要进行 D/A 和 A/D 转换。

3. 数据的寄存和缓冲 与 CPU 工作速度相比,外部设备是低速的。为了充分发挥 CPU 的工作能力,接口内设置有数据寄存器或者用 RAM 芯片组成的数据缓冲区,作为数据交换的中转站。接口的数据保持能力在一定程度上缓解了主机与外部设备之间的速度差异所造成的冲突,并为主机与外部设备间的批量数据传送创造了条件。

4. 对外部设备的控制与监测 接口接收 CPU 送来的命令字或控制信号、定时信号,实施对外部设备的控制和管理。外部设备的工作状况以状态字或应答信号及时返回给 CPU,用“握手联络”

过程来保证主机与外部设备间输入/输出的同步。

5. 中断请求、DMA 请求的产生 为了满足实时性的要求和主机与外部设备并行工作的要求,有些外部设备以硬件中断形式请求主机为它服务,为此,接口应具有中断请求的产生与屏蔽逻辑,有的还具有优先权排队逻辑。对于可采用 DMA 方式传送数据的外部设备,其接口应具有 DMA 请求的产生与屏蔽逻辑。

当然,并不是所有的接口都具备上述的全部功能,但是,数据缓冲功能和输入/输出操作的同步功能是各种接口都应具有的基本功能。

接口电路可以很简单,例如一个三态缓冲器或者一个触发器,就可以构成一位长的一个输入或输出接口电路;但也有功能很强、结构很复杂的可编程的集成接口芯片,如下面要讨论的各种接口芯片就属于这一类。这些可编程接口芯片是微型计算机的支持芯片,是专门为配合组成微型计算机系统中的各种适配器而设计的。所以,一般不必增加硬件电路或增加很少的电路,就可以直接与系统总线连接起来。

§ 2 输入/输出接口地址译码技术

2.1 输入/输出接口的编址方式

集成的接口电路一般都包含一组可被主机直接访问的寄存器,这些寄存器通常称之为输入/输出(I/O)端口。其中,有些端口为输入/输出的数据提供缓冲,我们称之为数据端口。另一些端口用来保持 CPU 发出的命令,以控制接口和外部设备所执行的动作,我们称之为命令端口。还有些端口用来保持设备和接口的状态信息,以供 CPU 查询,我们称之为状态端口。

为了让 CPU 来访问这些 I/O 端口,每个 I/O 端口都有口地址号,I/O 端口有以下两种编址方式:

一、输入/输出端口和存储器统一编址

在这种方式下 I/O 端口和存储器单元统一编址,即存储空间划出一部分给 I/O 端口。此时,对 I/O 端口的读/写操作与对存储器读/写操作是完全相同的。

这种方式的优点是可以利用访问存储器的指令来访问 I/O 端口,由于访问存储器的指令类型多、功能齐全,也就使访问 I/O 端口的操作方便、灵活,可提高对端口数据处理的速度。同时,给端口有较大的编址空间,这在大型控制或数据通信系统等一些特殊场合下是很有用的。它的缺点是:I/O 端口占用了一部分存储空间,因此用户能用来访问存储器的地址空间相对减少了。

二、输入/输出端口单独编址

在这种方式下的端口地址不占用存储空间,所有的端口地址单独构成一个 I/O 空间,访问 I/O 端口使用专设的 I/O 指令(输入或输出指令)。

输入/输出指令可访问的端口地址一般是 256~1024 个,这对于微型计算机系统来说,可配置的外部设备数量已经是绰绰有余了。首先,端口地址线需要较少,地址译码方便;其次,I/O 指令长度短,执行时间也少。但最主要的优点还在于,I/O 指令和访问存储器指令有明显的区别,可使程序编制得清晰、便于理解。这种方式的缺点是 I/O 指令类型少,一般只能对端口进行传送操作;同时要求 CPU 能提供存储器读/写、I/O 读/写两组控制信号。

2.2 端口地址译码方法

当执行 I/O 指令时,只能对选中的端口地址进行读/写操作。端口地址的译码方法有多种,可以灵活地进行设计使用。

一、用门电路进行口地址译码

这是一种最简单最基本的端口地址译码方法,它一般多采用与门、与非门、反相器及或非门等。图 1-1 是口地址为 2F0 的译码电路,其输出用 $\overline{IOR}$ 和 $\overline{IOW}$ 信号进行控制,以实现读/写分别

访问,即一个口地址,实际等效于两个口地址。图中用 AEN 信号参加译码,是因为在 DMA 操作时,在存储器读、I/O 写周期,或存储器写、I/O 读周期,都要发 $\overline{\text{IOR}}$ 或 $\overline{\text{IOW}}$ 信号。但这时地址总线送出的却是存储单元地址,这个地址可能和不是 DMA 操作的 I/O 端口地址一样,从而引起和存储器地址相重合的端口地址设备误动作,为此用 AEN 信号对端口地址译码进行控制,当 DMA 操作时,该信号为高,从而使译码输出禁止。

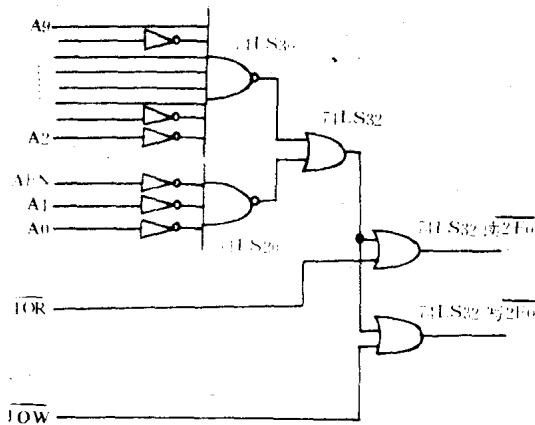


图 1-1 2F0口地址译码电路

在译码时要注意门电路的延迟时间,若太长(如 $>92\text{ns}$),有可能 $\overline{\text{IOR}}$ 或 $\overline{\text{IOW}}$ 已有效,然后口地址译码才有效,这可能会导致对别的口地址进行读/写操作。同时, $\overline{\text{IOR}}$ 或 $\overline{\text{IOW}}$ 信号的延迟也应小于 200ns ,否则口地址译码可能已结束,而 $\overline{\text{IOR}}$ 或 $\overline{\text{IOW}}$ 仍在持续,也有可能对别的口地址进行读/写操作。

二、用译码器进行口地址译码

用译码器进行口地址译码时,可以对多个地址进行译码,适于需要多个口地址的接口电路。如常用的 74LS138 集成电路,就是一个 3—8 译码器,它有 3 个输入端,8 个输出端,另外还有 3 个允许输入控制端 G_1 、 $\overline{G_2A}$ 、 $\overline{G_2B}$,当 $G_1=1$ 、 $\overline{G_2A}=\overline{G_2B}=0$ 时,才允许

对输入 A、B、C 进行译码，译中的对应输出端将变为低电平，其它 7 个输出端保持高电平。若允许输入控制端中有一个电平不符合要求，则译码器的输出全为高电平。若 74LS138 的允许输入端 $\overline{G_2B}$ 接 AEN， $\overline{G_2A}$ 接 $\overline{IOR}$ 或 $\overline{IOW}$ 信号， G_1 接高电平，且当 A、B、C 输入端分别接 A_0 、 A_1 、 A_2 时，则 $A_2A_1A_0=000$ ， $\overline{Y_0}$ 输出为低，其余为高，也即各输出为低的条件分别是： $\overline{Y_0}=000$ 、 $\overline{Y_1}=001$ 、……、 $\overline{Y_7}=111$ 。见图 1-2(a)。

74LS154 是 4-16 译码器，它有 4 个输入端，16 个输出端，另外还有两个允许输入端 $\overline{G_1}$ 和 $\overline{G_2}$ ，若 $\overline{G_2}$ 接 $\overline{IOR}$ 或 $\overline{IOW}$ ， $\overline{G_1}$ 接低电平，则当 $A_3A_2A_1A_0=0000$ 时，0 端输出为低电平，当输入 $A_3A_2A_1A_0=0001$ ，则 1 端输出为低，……，当输入为 1111 时，则 15 端输出为低。见图 1-2(b)。

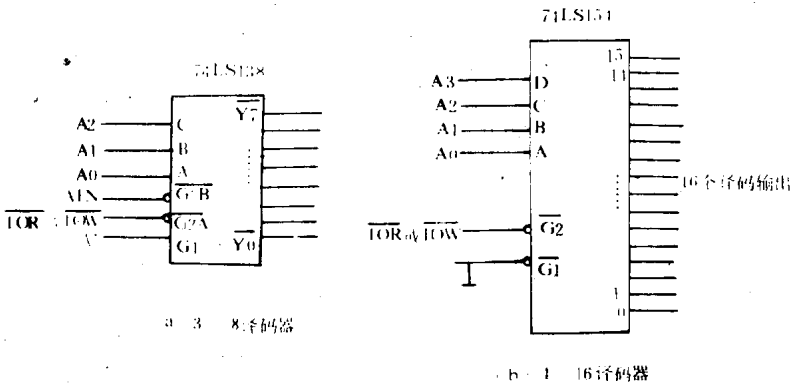


图 1-2 3-8 译码器和 4-16 译码器

图 1-3 所示电路是在 IBM-PC/XT 机系统板上的接口芯片的口地址译码，这些接口芯片是 8237DMA 控制器、8259 中断控制器、8255 并行接口、8253 定时/计数器等。每一个接口芯片都有片选 ($\overline{CS}$) 信号端，并有若干个内部寄存器。要使它们工作，首先必须要有 $\overline{CS}$ 信号，因而每个芯片的 $\overline{CS}$ 占有一个口地址，内部寄存器又占有一定的口地址， $\overline{CS}$ 由 3-8 译码器产生，不是 DMA 操