



高等学校规划教材
工科电子类

微电子技术概论

贾新章 郝 跃

国防工业出版社

出版说明

根据国务院关于高等学校教材工作的规定,我们承担了全国高等学校和中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师共同努力,有关出版社的紧密配合,从1978~1990年,已编审、出版了三个轮次教材,及时供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要,贯彻国家教委《高等教育“八五”期间教材建设规划纲要》的精神,“以全面提高教材质量水平为中心,保证重点教材,保持教材相对稳定,适当扩大教材品种,逐步完善教材配套”,作为“八五”期间工科电子类专业教材建设工作的指导思想,组织我们所属的八个高等学校教材编审委员会和四个中等专业学校专业教学指导委员会,在总结前三轮教材工作的基础上,根据教育形势的发展和教学改革的需要,制订了1991~1995年的“八五”(第四轮)教材编审出版规划。列入规划的,以主要专业主干课程教材及其辅助教材为主的教材约300余种。这批教材的评选推荐和编审工作,由各编委会或教学指导委员会组织进行。

这批教材的书稿,其一是从通过教学实践、师生反应较好的讲义中经院校推荐,由编审委员会(小组)评选择优产生出来的;其二是在认真遴选主编人的条件下进行约编的;其三是经过质量调查在前几轮组织编写出版的教材中修编的。广大编审者、各编审委员会(小组)、教学指导委员会和有关出版社,为保证教材的出版和提高教材的质量,作出了不懈的努力。

限于水平和经验,这批教材的编审、出版工作还可能有缺点和不足之处,希望使用教材的单位,广大教师和同学积极提出批评和建议,共同为不断提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前 言

本教材系按电子工业部的工科电子类专业教材 1991—1995 年编审出版规划,由《电子物理与器件》教材编审委员会《半导体物理与器件》编审组征稿,评选审定,并推荐出版。责任编辑屠善洁教授。

自本世纪 60 年代集成电路(IC)诞生以来,其发展异常迅速。到 80 年代已进入超大规模集成电路(VLSI)时代。在 VLSI 研制过程中,同时包括了元器件、线路甚至整机和系统的设计问题,从而突破了整机、线路和元器件间的明显界限,在“半导体物理与器件”的基础上形成了一门涉及固体物理、器件和电子学三个领域的新学科——微电子学。越来越多的线路和整机设计人员参与到微电子系统的研制工作中,或者需要将其已开发的线路和系统实现集成化。在这种形势下,许多学校在本科生和研究生中为非半导体专业的学生开设了《微电子技术概论》的课程,介绍集成电路器件物理、生产工艺及集成电路设计特点和方法,为在工作中参与微电子系统研制打下基础。为满足教学需要,我们编写了本教材。

全书共分六章,分别介绍集成电路的基本概念和设计特点、集成器件工作原理及其模型和模型参数、集成电路工艺流程及新工艺技术、集成电路中元器件及版图设计方法、微电子系统与专用集成电路(ASIC)的设计方法、以及微电子系统设计中的计算机辅助设计(CAD)技术。本课程的参考学时为 36(研究生)~54(本科生)学时。

本教材由西安电子科技大学贾新章、郝跃共同编写。贾新章任主编并编写第一、三、六章,郝跃编写第二、四、五章。西安交通大学邵志标教授担任主审,对本教材提出了有益的修改意见和评论,在此表示衷心感谢。同时向本教材所引用的论文、图表和书籍的作者致以深切的谢意。

本教材适用于非半导体专业的电子类本科生和研究生。也可作为从事线路和系统集成化工作的电子领域的工程技术人员了解微电子技术基础的参考书。

由于本教材涉及面广、内容新,有不妥甚至错误之处,请读者和老师不吝指正。

编者

目 录

第一章 概论	1
§ 1.1 半导体集成电路的出现和发展	1
§ 1.2 集成电路的分类	3
§ 1.3 集成电路的研制过程和设计特点	5
§ 1.4 《微电子技术概论》的内容安排	7
第二章 集成器件物理基础	9
§ 2.1 半导体及其能带模型	9
§ 2.2 半导体的导电性	13
§ 2.3 pn 结和晶体二极管	21
§ 2.4 集成双极型晶体管	34
§ 2.5 MOS 场效应晶体管	41
§ 2.6 JFET 与 MESFET 器件基础	50
第三章 集成电路制造工艺	55
§ 3.1 硅平面工艺基本流程	55
§ 3.2 氧化工艺	59
§ 3.3 掺杂方法之一——扩散工艺	63
§ 3.4 掺杂方法之二——离子注入技术	68
§ 3.5 光刻工艺	70
§ 3.6 制版工艺	73
§ 3.7 外延工艺	75
§ 3.8 金属化工艺	78
§ 3.9 引线封装	80
§ 3.10 隔离技术	83
§ 3.11 绝缘物上硅	88
第四章 集成电路设计	90
§ 4.1 集成电路中的无源元件与互连线	90
§ 4.2 双极集成器件和电路设计	95
§ 4.3 MOS 集成器件和电路设计	103
§ 4.4 双极和 MOS 集成电路比较	113
第五章 微电子系统设计	116
§ 5.1 双极数字电路子系统设计	116
§ 5.2 MOS 数字电路子系统设计	119
§ 5.3 半导体存储器电路	121
§ 5.4 专用集成电路(ASIC)设计方法	128
第六章 集成电路计算机辅助设计	143

§ 6.1	计算机辅助设计的基本概念	143
§ 6.2	逻辑图和电路图计算机辅助绘制	148
§ 6.3	逻辑模拟	151
§ 6.4	电路模拟	155
§ 6.5	工艺模拟	160
§ 6.6	器件模拟	162
§ 6.7	计算机辅助版图设计	163
§ 6.8	数字集成电路和系统的 CAD	167
§ 6.9	模拟集成电路的 CAD	168
§ 6.10	统计模拟和优化设计	170
§ 6.11	版图数据中间格式——CIF	171
	参考文献	176

第一章 概 论

在集成电路(Integrated Circuit IC)的发展早期,IC是将数量不多的二极管、晶体管等有源器件和电阻、电容等无源器件按一定的电路互连要求“集成”在一块芯片上,制作在一个封装中。它在线路和系统的设计和研制中只是作为一个器件使用,在系统中起一个小的子电路作用。随着IC规模的增大,集成在一块芯片上的IC具有的功能越来越强。在70年代发展起来的大规模集成电路(LSI)一般都已是一个子系统。例如1971年微处理器IC的问世,将IC设计技术与计算机设计融合在一起,使计算机主机可以集成在一个或几个芯片上。到80年代,随着IC进入超大规模集成(VLSI)时代,IC功能越来越全,在其研制过程中,同时包括了元器件、线路甚至整机和系统的设计问题,从而突破了整机、线路与元器件之间的明确界限,在“半导体物理与器件”的基础上形成了一门涉及固体物理、器件和电子学三个领域的新学科:微电子学。其研究的中心问题仍围绕IC的设计和制造。本章介绍IC的基本概念、发展简况、研制过程和设计特点,使读者对微电子技术有一个基本的全面了解。

§ 1.1 半导体集成电路的出现和发展

一、集成电路的定义

集成电路是一种“将若干电路元件不可分割地联在一起并且在电学上互连,以至在规范特性、试验、贸易和维护方面被认为是不可分割的电路”。上述定义中的电路元件没有封装或没有外部连接,并且不像独立产品那样规定或销售。

二、半导体集成电路的发展历程

半导体集成电路的出现虽然只是30多年前的事,但是早在1900年前后,人们就发现了一类具有整流性能的半导体材料,并且成功地用金属丝与这些自然晶体的矿石接触作为检波器,但是性能不稳定。因此,到1904年,随着真空二极管的出现和应用,矿石检波器很快被淘汰了。到本世纪30年代,由于微波技术的发展,为了适应超高频波段的检波要求,半导体材料又重新引起人们的注意,并制造出了锗、硅微波二极管。

第二次世界大战以后,在美国贝尔实验室,由W·Shockley领导的一个小组展开了对固体学的研究。在1947年12月23日,研究小组的J·Bardeen和W·Brattain在研究半导体材料锗的表面态的过程中,多少有些“偶然”地发明了点接触三极管,这是世界上的第一个晶体三极管。1948年7月他们正式向世界公布了此项发明。由于当时工艺条件的限制,这种点接触三极管的性能较差,且不稳定。但它毕竟标志着电子工业已经从电子管时代进入了第二代——晶体管时代。上述三人因此获1956年诺贝尔奖。

在点接触晶体管发明的基础上, W·Shockley 于 1949 年又提出了一种性能更好的结型晶体管的理论, 1950 年成功地制出了结型晶体管。它与点接触晶体管相比, 具有结构简单、性能好、可靠性高、噪声小的优点, 并且特别适合于大批量生产, 因此很快得到了广泛的应用。在其后的发展过程中, 虽然出现了各种不同的结构形式, 但双极型晶体管的基本理论并未发生根本的变化。

晶体管发明以后不到 5 年, 英国皇家雷达研究所的 G. W. A. Dummer 于 1952 年 5 月在美国工程师协会举办的一次座谈会上发表的论文中第一次提出了关于集成电路的设想。文中说到: “可以想象, 随着晶体管和一般半导体工业的发展, 电子设备可以在一个固体块上实现, 而不需连接线。这种固体块可以由绝缘体、导体、整流、放大等材料层组成。” 又经过了 5 年多的实践, 随着工艺水平的提高, 美国德克萨斯仪器公司于 1958 年研制出了世界上第一块集成电路, 并于 1959 年公布了这一成果。从此, 电子工业进入了集成电路时代。

首先研制的集成电路都属于双极型的。1960 年以后又出现了采用 MOS 结构和工艺的集成电路。实际上, 远在 1930 年, 德国科学家就提出了关于 MOS 场效应晶体管的概念和具体实现方案, 但由于材料和工艺水平的限制, 直到 1960 年才制成实用的 MOS 场效应晶体管, 并导致了 MOS 集成电路的迅速发展。目前, 双极和 MOS 集成电路各有其特点, 一直处于互相竞争、互相促进、共同发展的状态。

目前半导体存储器集成电路直接反映了集成电路的水平。下面以其发展情况为例, 说明集成电路的发展速度。

1969 年美国英特尔公司研制成 1024 位 (简称 1K 位) 随机存储器 (RAM), 标志着大规模集成电路的出现。1978 年 64K 位 RAM 的研制成功标志着 IC 的发展进入了超大规模的时代。1989 年, 1M 位 RAM 开始投入市场。1992 年 64M 位 RAM 已问世并开始了 256M 位 RAM 的研制。预计到 2000 年 1G 位的 RAM 将可投放市场。

三、集成电路发展的特点

集成电路刚出现时只包含有几个元器件, 到目前已发展成为将一个电路系统集成在单个芯片上的微电子技术。分析其发展过程, 可以看出以下几个特点:

(1) 微电子技术是一门高速发展的技术 1975 年美国英特尔公司 G. Moore 总结了 IC 自发明以来随年份发展的规律, 通常称之为摩尔定律。该规律基本仍符合目前的发展情况。其具体内容为:

① IC 集成度平均每年翻一番, 进入 80 年代后约为每 3 年翻四番。集成度指单个 IC 芯片上集成的晶体管数目。由于集成度的提高可增强 IC 功能、降低单位功能成本、提高 IC 特性和可靠性, 因此集成度一直是 IC 技术发展的重要标志。预计到 2000 年, 单个微机芯片上可集成有 1 亿个晶体管。

② 集成电路单元功能价格平均每两年降一半。例如, 1974 年的 1K 位 RAM 价格为 0.4 美分/位, 到 1982 年的 64K 位 RAM, 其价格为 0.025 美分/位, 8 年降了 16 倍。

(2) 微电子技术是一门综合性的高科技技术 IC 的研制不仅涉及到半导体器件物理、集成电路结构、线路与系统设计、制造工艺技术开发、系统装配与测试等多个领域, 而

且其发展也直接取决于一个国家基础工业的综合实力。

(3)微电子技术是一项需要高投资的产业。特别是生产工艺的投资要求很大,例如要建造一条能生产 1M 位 DRAM 的生产线需要上亿元的投资。

(4)集成电路从通用电路发展到专用电路。基于上述原因,目前大量通用的 IC 芯片,例如计算机芯片、存储器芯片等,在国际上被少数大企业所垄断。品种多、批量小的专用集成电路则由众多的单位,包括原先只是 IC 用户的整机系统研制单位参与设计,交由半导体厂家加工生产。也就是说,随着微电子技术的发展,半导体物理与器件以及线路与系统领域的技术人员也正紧密协作,并正在相互渗透,逐步打消其间的界限,共同促使微电子技术的发展。

§ 1.2 集成电路的分类

自第一块集成电路出现以来,经过 30 多年的发展,在集成电路这个大花园中出现了百花争艳的繁荣景象。但人们可以按照下述几种方式将这些形形色色的集成电路分为不同类型。

一、按功能,可将集成电路分为两大类

(1)数字集成电路 指处理数字信号的一类集成电路。由于这些电路都具有某种逻辑功能,因此又称为逻辑电路。例如各种门电路、触发器、计数器、存储器等。

(2)模拟集成电路 指对模拟信号(即连续变化的信号)进行放大、转换、调制、运算等作用的一类集成电路。由于早期的模拟集成电路主要是用于线性放大的电路,因此当时又称其为线性集成电路。但目前许多模拟集成电路已用于非线性情况。常见的模拟集成电路有各种运算放大器、集成稳压电源、彩色电视机等广播通信和雷达专用集成电路、以及各种模/数和数/模转换电路等。

二、按结构形式,可将集成电路分为三大类型

(1)半导体集成电路 指在半导体材料(目前用得最多的是硅)基片上做成各种元器件,并按要求实现这些元器件间的相互隔离和电气连接使其实现某种电路功能的集成电路。若一个封装中所有元器件都制作在一片半导体材料基片上,则称之为单片半导体集成电路,否则称之为多片半导体集成电路。

(2)膜集成电路 指在一块玻璃或陶瓷基片上,用膜形成技术和光刻技术等形成的多层金属和金属氧化物膜构成电路中全部元器件及其互连而实现某种电路功能的集成电路。若膜是用真空蒸发、溅射或化学淀积方法形成,其厚度通常小于 $1\mu\text{m}$,则称之为薄膜集成电路。若膜是用网板印刷等工艺淀积并在高温下烧结融合而成,其厚度通常都在 $1\mu\text{m}$ 以上,则称之为厚膜集成电路。

(3)混合集成电路 由膜集成电路和半导体集成电路组合而成或是由其中之一(或两者)与分立元件组合而成的集成电路。

三、按有源器件类型和工艺可将半导体集成电路分为两大类

(1) 双极型集成电路 有源器件为双极型晶体管的集成电路。目前模拟集成电路和中、小规模数字集成电路主要是这种类型。

(2) MOS 集成电路 有源器件为 MOS 晶体管的集成电路。目前大规模、超大规模数字集成电路基本都是这类集成电路。

由于双极和 MOS 晶体管各有特点,为了综合发挥各自的长处,目前有的集成电路中已同时包括有这两种类型的器件,例如 BiCMOS 工艺生产的 IC 中同时有双极和 MOS 器件。

四、按规模大小可将集成电路分为六类

① 小规模集成电路 (Small Scale Integration), 记为 SSI。

② 中规模集成电路 (Medium Scale Integration), 记为 MSI。

③ 大规模集成电路 (Large Scale Integration), 记为 LSI。

④ 超大规模集成电路 (Very Large Scale Integration), 记为 VLSI。

判断某一集成电路属于那一种规模,是根据该集成电路中包括的元件数而定。具体划分标准还与该电路的类型有关。目前不同国家采用的划分标准并不完全一致。表 1.1 列出的是通常采用的划分标准。

表 1.1 划分集成电路规模的标准

	数字 IC 中元件数		模拟 IC 中元件数
	MOS IC	双极 IC	
SSI	<100		<30
MSI	100~1000	100~500	30~100
LSI	1000~10000	500~2000	100~300
VLSI	>10000	>2000	>300

随着 VLSI 的发展,同属于 VLSI 范畴的集成电路,其规模差异也日益增大。为此,目前又有人提出了下面两个新的集成电路规模等级。

⑤ 特大规模集成电路 (Ultra Large Scale Integration), 记为 ULSI, 指含有的元件数在 1000 万到 10 亿个之间的集成电路。按此标准,含有 4 千多万元件的 16M 位 RAM 就属于这一规模的集成电路。

⑥ 极大规模集成电路 (Super Large Scale Integration), 记为 SLSI, 指所含元件数超过 10 亿个的集成电路。

§ 1.3 集成电路的研制过程和设计特点

一、研制过程

集成电路虽然品种繁多,功能各异,但其研制过程都可分为下述四个主要阶段:

(1)系统和线路设计阶段。根据指标要求,采用各种手段,包括计算机辅助设计的方法,设计出既符合集成电路的特点、又满足电路功能和参数要求的线路,确定出电路的拓扑结构及各元件器件参数。要得到一个好的集成电路线路设计,除了要掌握传统的线路理论外,还必须掌握集成化的线路特点。

(2)版图设计阶段。将已设计好的线路图转换为集成电路工艺加工过程中所需的版图。要比较好地将线路转换为版图,必须掌握关于集成电路中半导体元器件的特性、版图布局特点和设计规则,并应了解实际工艺水平。

(3)工艺加工阶段。采用设计好的版图,通过一系列工艺步骤,做出封装好的集成电路。作为版图设计人员,不了解实际工艺水平状况和特点,显然是搞不好设计的。

(4)成品测试和分析阶段。对封装好的集成电路进行全面的功能和参数测试,并根据对测试结果的分析进一步改进线路和/或版图和/或工艺设计。要提出中肯的改进意见,当然是少不了半导体物理、版图设计和线路设计理论,也离不开工艺的实际情况。通过多次这种循环改进过程,就能得到性能优越、满足设计要求并能批量生产的集成电路产品。

二、集成电路设计的特点

作为微电子技术核心的集成电路设计,已不再像 IC 发展早期那样,只是由半导体物理与器件领域技术人员就可独立承担,而必须综合半导体、线路与系统及计算机等领域的力量共同完成。这是因为集成电路的设计具有下述几个特点。

1. 设计方法学的变革

由于 LSI/VLSI 本身已是一个比较复杂的电路系统,其设计包括有线路系统、器件、工艺、版图等多种设计内容。为了适应这一复杂的设计要求,在设计方法上的指导思想要点为(详见第五章)。

(1)全局优化 即考虑的重点不在于使每一个最基本的组成元件都要优化,而是使总体设计符合最优条件。为此,需对设计进行分块处理,采用积木式的设计方式,使每一块的形状、尺寸适合于总体布局,满足互连线所占面积尽量小这一目标。这时并不追求线路中所含元器件个数的多少。

(2)层次设计方法 即将一个复杂的系统设计问题逐层分解为多个复杂性较低的设计级别,直至可以进行高效设计的较简单的功能块设计。这一过程称为“自顶向下”的设计(Top-Down)。当确定了整体设计安排后,设计人员即具体设计基本单元的具体线路和版图形式,形成单元库,并作出电源线、地线、总线等全局互连线的布线,逐步形成整体系统的设计。这种实现具体设计的过程是一种“由底向上”的设计方式。集成电路系统的设计

就是由“自顶向下”和“由底向上”为内容的层次设计方法完成的。

2. 集成化线路的特点

根据半导体技术的特点,能够集成化的电子线路在线路结构和元器件参数选定方面与用分立元器件组装的常规线路有很大区别。例如在设计双极型器件构成的模拟电路时,必须注意下述几个特点。

①IC 中制作大容量电容很困难,电感更难办。因此电路结构不再采用阻容耦合放大器一类的线路,放大器中都是以差分对电路为基本单元。另外 IC 中制作高阻值的电阻也不方便。同时为了减小功耗,晶体管工作电流也较小。为了保证一定的增益,电路中广泛采用恒流源和有源负载等特殊结构。

②目前双极 IC 工艺流程基本是围绕如何使 npn 型晶体管具有最佳特性而安排的,其他元器件(如电阻、电容、pnp 晶体管等)是尽量不增加工序,在制作 npn 管的过程中同时形成的。这样,双极 IC 中的 pnp 管特性就比 npn 的差得多(例如 pnp 的 β 只有几到二三十),一般只在必需时才采用 pnp 管。

③双极 IC 工艺中晶体管的制备比电阻、电容经济得多。例如一个 30pF 电容的花费相当于近 10 个 npn 晶体管。同时晶体管参数的对称性、一致性很易保证,并很容易实现各种特殊的器件结构,如复合晶体管、达林顿结构、可控增益 pnp 管等。因此电路设计中应尽量采用晶体管,特别是 npn 管。

④双极 IC 中电阻制备不但花费高,且阻值绝对误差也比分立的电阻大得多。但是其阻值之比的公差比阻值公差好一个数量级,所以应尽量使电路特性与阻值之比关系密切,而与阻值大小的关系较弱。

3. 设计与工艺间的接口

在 IC 发展的早期阶段,IC 从设计到工艺加工的全过程可由同一组人员完成。随着 LSI/VLSI 复杂程度的迅速增加,从事微电子技术研究的人员已不可能完全包揽设计和工艺加工的全部研究工作。目前这两方面的工作相对独立。为了保证设计和工艺加工之间明确而严格的接口,在 IC 设计中采用了一套设计规则(详见第四章)。所谓设计规则就是由工艺线提供典型的工艺流程以及与该工艺流程相应的一组几何参数(主要指版图设计中允许的最小条宽、间距、套刻误差等)和一组电学参数(如各掺杂区方块电阻、单位面积结电容、典型晶体管特性参数等)。只要功能设计正确,并遵循设计规则,就可保证 IC 研制的顺利完成。作为设计人员虽然不要求深入掌握工艺原理和操作过程,但是如果不了解工艺基本原理及实际工艺水平和特点(见第三章),也不可能搞好设计。特别是如果要在 IC 研制中取得突破性的成绩,就需要从设计和工艺两方面同时展开研究,要求电路设计与器件、工艺设计紧密结合。

4. 计算机辅助设计(CAD)技术的采用

随着 VLSI 时代的到来,若还是采用人工设计方法,而不采用 CAD 技术,已不可能完成 IC 设计的任务。实际上 CAD 技术的采用,特别是大量 IC 单元设计数据库的建立,也为广大电路系统领域的人员转向微电子技术的研究并直接从事 IC 的设计创造了良好的条件。目前 CAD 技术正在向设计自动化发展(详见第六章)。

§ 1.4 《微电子技术概论》的内容安排

如前所述,集成电路是在半导体器件的基础上发展而来的。因此,在相当长的时间内,集成电路的研制全过程完全是在半导体厂家内部完成的。作为集成电路的用户,要做的只是购买商品化的集成电路产品,需要掌握的也只是集成电路的功能和外特性,并不要求了解集成电路的内部结构、生产工艺,也无需参与集成电路的线路设计。与此相对应,在大学内部,与集成电路设计和生产有关的专业课也只是在半导体专业内部开设,无需扩展到非半导体专业。

随着大规模和超大规模集成电路的出现,在一个集成电路中所包含的已不再只是一个局部电路,往往是一个具有较复杂功能的子系统,这就使线路设计和产品测试工作都越来越复杂。例如,将运算器和控制器集成在一起构成的中央处理单元(CPU)就是作为微处理计算机中核心部分的一个子系统。这就需要一部分线路和整机设计者参与集成电路的线路设计和测试。特别是由于集成电路应用范围的不断扩大,许多专用仪表(特别是一些医用仪表)的集成化无法用已商品化的通用集成电路实现,需要许多专门为其设计的专用集成电路。这就吸引了一部分集成电路的用户直接自己设计集成电路,参与集成电路的线路设计和版图设计,然后将设计好的版图交由半导体厂家进行工艺加工,以得到满足其使用要求的集成电路产品。这就好比由用户设计好模具,然后交由厂家铸造出要求的零件。显然,为了设计出符合集成电路特点和工艺情况的线路和版图,从事线路和整机工作的技术人员除了可充分发挥其原有的线路基础外,还需要了解关于集成电路中的器件特性、集成电路的特点、工艺过程、设计原则和设计方法等方面的知识。适用于非半导体专业的《微电子技术概论》课程正是在这种形势下出现的。

由于本课程开设的对象是非半导体专业的学生,目的是使他们了解集成电路器件物理、生产工艺及集成电路的设计特点和方法,为其在工作中自己实现电子线路的集成化以及参加与集成电路有关的研究工作打下基础。因此本教材基本不具体介绍关于逻辑和模拟集成电路的线路工作原理,重点讨论与集成电路设计有关的内容。除概论外,还包括下列五章:

第二章“集成器件物理基础”在简要分析集成电路中基本半导体器件工作原理的基础上,重点介绍电路计算机辅助分析中使用的晶体管模型和模型参数,以及器件主要特性与器件几何结构和工艺参数的关系,为进行集成电路设计奠定必要的器件物理基础。

第三章“集成电路制造工艺”介绍集成电路生产中平面工艺的基本工艺过程及各主要工艺的工艺原理,以对工艺过程和特点有个整体概念。同时还介绍VLSI对工艺的新要求。

第四章“集成电路设计”,讨论集成化电子线路的特点,并具体介绍集成电路版图设计的方法,包括各种有源和无源元件的设计、元件间的互连以及版图整体布局的考虑,最后给出具体设计实例。

第五章“微电子系统设计”介绍IC设计特别是LSI/VLSI系统设计中采用的基本方法,重点介绍专用集成电路(ASIC)的概念和设计考虑。

第六章“集成电路的计算机辅助设计(ICCAD)”介绍CAD技术的基本概念、设计过程和主要设计软件工具。为以后具体应用CAD系统设计集成电路打下基础。

从上述内容可见,本教材涉及到半导体专业几门专业课的内容,由于篇幅所限,我们在取材时以集成电路的设计为中心,不涉及与此无关或关系不大的部分。在叙述时从物理分析出发,力求将概念阐述清楚,同时以必要的数学推导得到有用的定量结论。选材方面在介绍基本内容的基础上,尽量反映当前的最新进展,做到内容的先进性。

第二章 集成器件物理基础

本章介绍了半导体材料及其物理性质,给出了半导体导电机构、能带和半导体中载流子的运动规律。在此基础上介绍了集成电路中器件的基本物理特性和简单分析方法,其中包括 pn 结、双极型晶体管、MOSFET 和 JFET 的工作原理和性质,并给出了这些器件的分析模型与模型参数。

§ 2.1 半导体及其能带模型

一、半导体及其共价键结构

1. 半导体材料

自然界中的物质按其导电能力可分为导体、半导体和绝缘体三类,其划分标准如表 2.1 所示。

表 2.1 导体、半导体和绝缘体的划分

材 料	导 体	半 导 体	绝 缘 体
电阻率($\Omega \cdot \text{cm}$)	$<10^{-4}$	$10^{-4} \sim 10^0$	$>10^0$

需要指出的是,在使电子工业从电子管时代进入晶体管时代并进而跨入集成电路时代的进程中,半导体材料之所以发挥了关键的作用,并不是由于其导电能力在“数量”上介于导体和绝缘体之间,而是因为它在导电特性上与导体、绝缘体有重要的“质”的区别。例如,在半导体中加入微量的某些其他元素的原子(称为“掺进杂质”,简称为“掺杂”),可以在很大范围内改变半导体的导电能力。以半导体材料硅为例,室温下纯硅电阻率为 $2.14 \times 10^5 \Omega \cdot \text{cm}$ 。掺入密度约为 $5 \times 10^{15}/\text{cm}^3$ 的杂质磷原子可以得到电阻率约为 $1 \Omega \cdot \text{cm}$ 的硅单晶。硅的原子密度为 $5 \times 10^{22}/\text{cm}^3$,这样,硅中磷原子的含量只为 10^{-7} ,而导电能力却提高了 20 多万倍。由此可见,杂质原子的含量虽然微小,但对半导体材料的导电能力却起了决定性的作用。半导体的导电特性可以通过掺杂来控制是半导体能制成各种器件从而得到广泛应用的一个重要的原因。

集成电路中所用的半导体材料有两类:元素半导体和化合物半导体材料。元素半导体材料主要包括硅(Si)、锗(Ge)等等;化合物半导体材料包括砷化镓(GaAs)、铝镓砷(AlGaAs)、铟镓砷(InGaAs)等等。

2. 几种常用元素的原子结构

根据普通物理中介绍的概念,原子中有一个带正电的原子核和许多个带负电荷的电子。电子在核外分层分布,绕核运动。原子核所带的正电荷正好与电子所带的负电荷总数

相等,互相中和,因此整个原子并不显示带电而保持电中性。各种原子之间的差别在于核所带的正电荷数及核外电子数不同。半导体器件生产常用的硅元素的原子结构模型如图 2.1 所示。

由于原子中内层电子靠核较近,正负电荷间相吸作用使内层电子受束缚比较紧,不易离开原子而自由活动。在实际上起作用的只是最外层的电子(化学上又称为价电子),因此,为了方便起见,以后分析问题时就不需要画出整个原子的结构图,只需画出其最外层电子结构简单示意图即可(如图 2.2 所示)。原子最外层有几个价电子就称它为几族元素。按此划分,硅是四族元素,磷(P)是五族元素,硼(B)是三族元素。生产中常用的五族元素还有锑(Sb)、砷(As),常用的三族元素还有铝(Al)、镓(Ga)等。



图 2.1 硅的原子结构

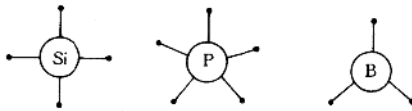


图 2.2 原子结构简化表示

3. 硅晶体中的共价键

按其内部原子的排列方式不同,物质可分为晶体和非晶体两大类。原子无规则排列所组成的物质就是非晶体。而晶体则是由原子规则排列所组成的。硅、锗等绝大部分半导体材料都是晶体,这就是“晶体管”名称的由来。原子结合在一起形成晶体的作用力随晶体种类的不同而异。下面主要介绍硅原子组成晶体的一种作用:“共价键”。

这种晶体的特点是原子之间靠共有电子对连结在一起。两个原子间靠两个共有价电子而连接。硅原子最外层有四个价电子,正好和四个邻近的硅原子组成四对共有电子对。共有电子对称为“共价键”。靠共价键作用形成的晶体结构如图 2.3 所示。平时将这种晶体就称为共价晶体。

4. 单晶和多晶

按照原子在整个晶体内的排列形式不同,晶体分成单晶体和多晶体两种。单晶是指在整个晶体内原子都是周期性的规则排列。而多晶是指在晶体内每个局部区域里原子是周期性的规则排列,但不同局部区域之间原子的排列方向并不相同。因此多晶体也可以看成是由许多取向不同的小单晶体(又称为晶粒)组成的。这也就是多晶体名称的含义。图 2.4 是多晶体结构的示意图。半导体硅器件生产中所用的原始材料基本上都是单晶体硅,通常称为单晶硅。

5. 半导体的导电机构

下面以硅为例,说明半导体的导电机构。

硅单晶是一种共价键晶体结构,与绝缘体一样,每个原子的最外层电子也是处于共价键的束缚状态中。因此,纯净的半导体硅,在不受外界作用时实际上与绝缘体类似,内部也没有什么自由电子,导电能力很差。但是与绝缘体不同的是,在半导体中这种束缚作用要弱得多。

在一定的温度下,晶体中的价电子虽然是处于共价键的束缚之中,但也同时在键中不

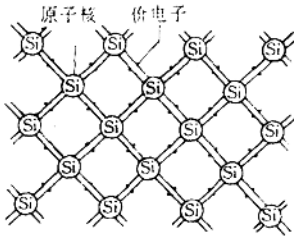


图 2.3 硅共价晶体结构

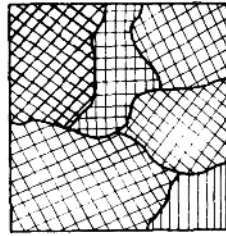


图 2.4 多晶结构示意图

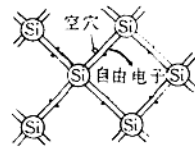


图 2.5 热激发示意图

断地运动。平时称这种运动为热运动。由于硅晶体共价键中价电子所受的束缚较弱,因此在室温下,处于热运动的价电子中有一部分会因为具有较大的热运动能量,能冲破共价键的束缚成为一个自由电子,在这同时破坏了一个共价键,形成了一个电子空位,如图 2.5 所示。这个过程称为“热激发”。价电子冲破束缚所需要的起码能量称为激活能。

显然,一有外加电场作用,这个新产生的自由电子会因电场力的作用而定向运动,形成电流,对导电有所贡献。

正常情况下,原子核所带的正电荷数与核外电子所带的负电荷总数相等,整个原子是电中性的,不显电性。现在处于空位位置上的电子跑了,少了一个单位负电荷($-q$),就破坏了电中性,相当于空位带一个单位正电荷($+q$)。

由于电子无论在哪个键的束缚中所具有的能量都是相近的,因此当晶体的某处共价键上出现一个空位后,与此空位相邻的共价键上的电子就很容易跑到这个空位上来。这样,其邻近的价键上形成了一个新的空位。其效果就好像空位从原来的位置移动到了其附近的价键上去了一样。然后新的空位又会被其附近的价键上的价电子所填充而重复上述过程。这个过程持续下去,就相当于这个带单位正电荷($+q$)的空位也可以在晶体中运动一样。

由于在晶体中填补空位的是其他价键上带负电荷的电子,在有外电场 E 的作用时,负电荷要受到一个逆电场方向的力的作用。因此,这时价电子将逆着电场方向来依次填补空位,相当于带单位正电荷($+q$)的空位沿着电场方向运动。这种运动是定向运动,就能形成电流,对导电有所贡献。

尽管空位的运动是价电子依次填充运动的结果,但是为了处理问题的方便,我们就把空位的运动看成是一个带单位正电荷($+q$)的“粒子”的运动,并将这个“粒子”称为“空穴”。因此,半导体中的导电“粒子”为电子和空穴,统称它们为载流子。半导体的一系列特性都是其内部“电子—空穴”对的结果。

二、半导体的能带模型

在分析半导体器件特性时常常用到半导体能带的概念,这是描述载流子能量及其分布的一种方法。

1. 能级和能带

原子中的电子分层绕核运动。从能量的观点看,在各层轨道上运动的电子具有一定的能量,这些能量是不连续的,只能为某些确定的数值,通常称之为能级。因此也可以用电子的能级来描述这些材料。图 2.6 表示硅原子中电子的能级情况,位于第三层的最外层四个价电子位于 $n=3$ 的能级上。虚线表示的能级代表离开原子核束缚成为自由电子的能量状态。 $n=1, n=2$ 则对应于内层束缚电子的能级。

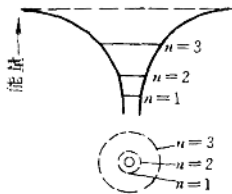


图 2.6 原子能级

当原子组成晶体时,根据量子力学原理可以算得,单个原子中的每个能级都要分裂,形成能带。严格地说,能带也是由一系列能级构成的,但能带中的能级是如此之多,以至于能级之间的间隔小到完全可将能带看成是连续的。图 2.7 为硅的能带图。

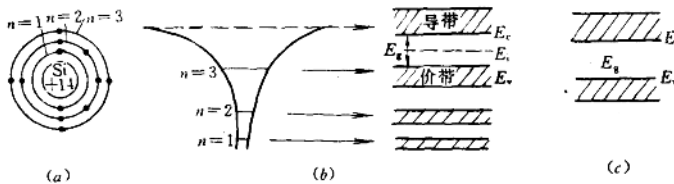


图 2.7 能带图

与最外层价电子能级对应的能带称为价带。记价带顶部能量为 E_v 。其上是被电子占据的空能带。根据量子力学理论,价电子到达该空带后将参与导电,因此该带又称为导带。导带底能量记为 E_c 。价带下方是与内层束缚电子对应的能带。各能带之间的间隔中不存在电子能态,因此又称之为禁带。禁带能隙宽度记为 E_g 。导带与价带之间的禁带宽度 $E_g = E_c - E_v$,禁带中央的能量位置记为 E_i 。对半导体导电特性起决定性作用的是价带、导带及其间的禁带,故一般能带图中给出内层电子能带图(如图 2.7(c))。

2. 固体的能带

当引入能带概念后,可以用它方便地区分固体的导电性。图 2.8 分别给出了绝缘体、

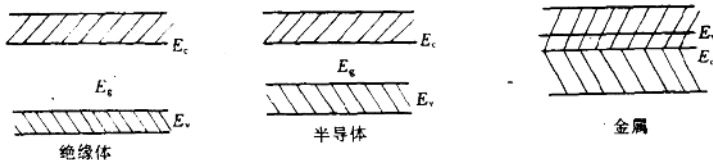


图 2.8 几类固体能带图