

画中画彩色电视机 集成电路

福建科学技术出版社



画中画

彩色电视机

集成电路

● 何则晃 主编

福建科学技术出版社

(闽)新登字 03 号

画中画彩色电视机集成电路

何则晃 主编

*

福建科学技术出版社出版、发行

(福州得贵巷 59 号)

福建省新华书店经销

福建省科发电脑排版服务公司排版

三明地质印刷厂印刷

开本 787×1092 毫米 1/16 29.5 印张 2 插页 748 千字

1996 年 8 月第 1 版

1996 年 8 月第 1 次印刷

印数:1-5 000

ISBN 7-5335-1014-3/TN·129

定价:33.40 元

书中如有印装质量问题,可直接向承印厂调换

前言

在一台彩色电视机上同时收看两个电视台（或录像机、影碟机、卫星电视等节目）的图像，这是人们企盼已久的新产品。这种产品，即画中画彩色电视机现在已经走入或正在进入寻常百姓之家。除了从德国、荷兰、日本等国家进口的“画中画”彩色电视机产品之外，国内的长虹、福日、熊猫、海燕、黄河、上海广播器材厂等电视机厂家也相继开发成功许多种大屏幕“画中画”彩色电视机，极大地丰富了人们的精神生活。除了“画中画”彩色电视机成品之外，还有两种途径可以使非“画中画”彩色电视机实现“画中画”。一种是利用三菱 M6260 彩色电视机通用“画中画”模块或利用 ITT 公司的“画中画”模块改造传统的彩色电视机，可使之具有“画中画”和遥控双功能；另一种是使用深圳震华公司等生产的双高频头“画中画”附加器，不用改造旧的彩色电视机即可实现“画中画”和遥控双功能。这两条途径也很受广大消费者欢迎。

为了帮助彩色电视机的设计、制造、维修人员及广大彩色电视机爱好者能及时了解这些“画中画”彩电产品的工作原理，以及所用的集成电路的内部结构，我们特编写了这本书。

本书主要叙述 ITT 公司、西门子公司、飞利浦公司、索尼、东芝、NEC、日立及摩托罗拉等公司的“画中画”彩色电视机所用的集成电路，对每个集成电路的管脚信号、内部结构、主要工作原理及波形、电特性参数、测试方法、测试原理图及典型应用电路等都作了较详尽的介绍，有些集成电路还详细列出了编程规范。相信这些资料对“画中画”彩色电视机的设计、制造和维修人员，以及教学科研人员来说，都是必不可少的。

本书由何则晃主编，参加编写的有陈郁发、马秀金、陈莉蓉、陈金兴、王朝英、陈金扬、张瑞周、林谋典、日宏、有根、常洁、林兵、韩芳、詹成、董林、王彬、王辉、张明、林琳琳、华金、明民、东志、林荣荣、来顺、沈银、郭琴、黄妹良、陈香林等同志。在编写过程中得到福建省电子研究所，福建省电子产品监督检验所、福日公司等单位领导的大力支持，在此表示衷心感谢。书中的缺点错误，请广大读者批评指正。

编著者

一九九五年十月

目 录

第一章 画中画电视接收机工作原理	(1)
第一节 “射频画中画”与“视频画中画”	(1)
第二节 画中画电视机的发展史	(3)
第三节 画中画电视机画面数字化的主要技术问题	(4)
第四节 母子画面同时数字化	(15)
第五节 射频画中画彩电实例	(26)
第六节 视频画中画彩电实例	(32)
第七节 有线电视网双画面系统	(38)
第八节 画中画彩色可视电话	(40)
第九节 几种 PIP 方案的比较	(40)
第二章 ITT 公司的画中画电视机集成电路	(44)
第一节 DIGIT2000 系列 IC	(44)
第二节 CCU2030、2050、2070 中央控制器	(45)
第三节 48 系列单片微机系统	(60)
第四节 VCU2133 视频 A/D 与 D/A 编解码器	(77)
第五节 VPU2203 视频处理器单元	(96)
第六节 PIP2250 画中画处理器	(106)
第七节 ADC2300E 音频 A/D 转换器	(138)
第八节 APU2400T 音频处理器	(145)
第九节 ADC2310E 音频 A/D 转换器	(169)
第十节 DPU2533、2534 和 2535 偏转处理器	(176)
第十一节 DTI2222 数字瞬变改善处理器	(207)
第十二节 CVPU2234NTSC 梳状滤波器视频处理器	(216)
第十三节 RGB2932 倍速扫描处理器	(228)
第十四节 VMC2260 视频存储控制器	(230)
第十五节 SPU2220 色度信号处理器	(234)
第十六节 PSP2032 逐行扫描处理器	(244)
第十七节 MCU2632 时钟发生器	(247)
第三章 飞利浦公司的画中画电视机集成电路	(255)
第一节 SAA9068 画中画控制器	(255)
第二节 SAA9069 数字垂直滤波器 (DVF)	(264)
第三节 SAA9060 带 DAC 的视频处理器	(271)
第四节 SAA9079 7 位 A/D 变换器	(278)
第五节 SAA9058 取样率变换器	(286)
第六节 SAA9050 数字化多制式电视解码电路	(290)
第七节 SAA9051 数字多制式电视解码电路	(293)
第八节 SAA9055 数字 SECAM 解码器 (DSD)	(322)
第九节 TDA8461I ² C 总线控制的 PAL/NTSC 制解码电路	(336)

第十节	TDA9045 视频处理及输入选择电路	(349)
第十一节	SAA9057A 数字 TV 系统的时钟信号发生器	(352)
第十二节	TSA5510T 1.3GHzI ² C 总线控制的频率合成电路	(359)
第十三节	SAA1293 遥控和调谐微机	(366)
第十四节	SAA1250 红外遥控发射器芯片	(381)
第十五节	TBA2800 红外预放大器	(388)
第十六节	SAA1300 调谐器切换电路	(391)
第十七节	PCF8574I ² C 总线的遥控 8 位输入/输出扩展电路	(393)
第十八节	SAF1032P 与 SAF1039P 红外线接收译码与发射电路	(396)
第十九节	SAA3004 遥控发射电路	(397)
第二十节	SAA3006 低电压红外遥控发射电路	(397)
第二十一节	SAA3007 低电压红外遥控发射电路	(398)
第二十二节	SAA3009、SAA3049 红外遥控解码器	(398)
第二十三节	SAA3028 红外遥控代码转换电路	(405)
第二十四节	TDA3047 红外接收电路	(408)
第二十五节	TDA3048 红外接收电路	(408)
第四章	其它公司的画中画电视机集成电路	(410)
第一节	CXD1053S 画中画存储器控制电路	(410)
第二节	CXD1054S 画中画数据控制电路	(420)
第三节	CXK1206M 视频信号场存贮电路	(425)
第四节	“东芝”画中画电视机用大规模集成电路 TC9031N/TC9032N	(451)
第五节	NEC 开发的高画质数字电视机用 LSI	(455)
第六节	MC3373 遥控放大及检测电路	(455)
第七节	TC9132P 遥控发射机电路	(458)
第八节	TC9134P 红外遥控接收电路	(459)
第九节	TC9148P 红外遥控发射机电路	(462)
第十节	TC9149P/TC9150P 红外遥控接收电路	(465)

第一章 画中画电视接收机工作原理

第一节 “射频画中画”与“视频画中画”

目前电视频道不断增加，一个地区可以收到十几套（以后可能更多）电视节目，但普通电视机只能接收一个频道画面的节目。由于人们对艺术观赏存在着差异，就很自然地联想到若能在一台电视机上同时接收二套（或二套以上）电视节目多好，那样就能使不同爱好的观众同时观赏不同节目，或监视另一频道节目以便及时换看。多画面电视（子母电视）就是在这种要求下应运而生的。多画面电视有两种方式，子画面（或称副画面、小画面）独立于母画面（或称主画面、大画面）外的称为画外画，即 POP (Picture out Picture)；子画面插入母画面之中的称为画中画，即 PIP (Picture in Picture)。母画面一般均为彩色，子画面则有彩色和黑白之分。在画外画方式中，子画面占有独立的显像管，实际上是机箱、电源共用，而画中画方式更进一步为显像管共用。由于画中画的共用性强，不仅价格较低廉也有利于向两个以上的多画面发展。此外，它还具有子画面“冻结”的功能，是一个很有发展前途的方式。它可以使人们在观看某一套电视节目的同时，随时在屏幕的某一区域监视另一套电视节目或同时监视多套电视节目。日本日立公司 95 年最新推出的 74cmCMT2998VP/VPN 型彩电就是这种四画面画中画的“龙霸”彩电，该彩电采用双高频头 (Tuner in Tuner) 和 3 个 AV 插口，因此能同时监视 4 个画中画节目（主画面 1 个，加上子画面共 5 个画面，全是活动的）。这种画中画电视机由于是采用双高频头，因此又称作“射频画中画 (RF PIP)”。图 1—1 是射频画中画电视机的电原理图（仅子画面数字化方式）。

还有一种画中画电视机，机内只有 1 个高频头，子画面信号来自 AV 接口，因此又称作“视频画中画” (VF PIP)。图 1—2 就是这种典型的“视频画中画”电视机原理框图（子母画面全数字化方式）。

图 1—3 是另一种形式的“视频画中画”接收机，这是日本夏普 28C—G10 型画中画彩电，它可以同时收看 9 个电视台的电视节目。但是当收看 9 台节目时，9 个画面是“静止”的或“频闪”式（每隔 9 秒钟画面更新 1 次）画面。就是说人们看到的是一幅幅不连续的 9 个电视台的画面。

这种 9 画面画中画接收机的高频头仅有 1 个（频率合成型调谐器），但通过 1 个信号切换电路能轮流按顺序接收 9 个频道电视节目。彩电中的微型计算机 (CPU) 按特定规律周期性地顺序同步采集 9 个节目画面，并把采集到的图像数据存入 9 个不同区域的显示存储器中。在显示期间，顺次读出这些图像信息（经过压缩处理），即可获得 9 帧“静止画面”（9 个不同节

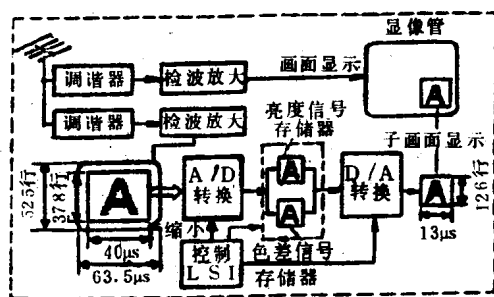


图 1—1 射频画中画原理框图

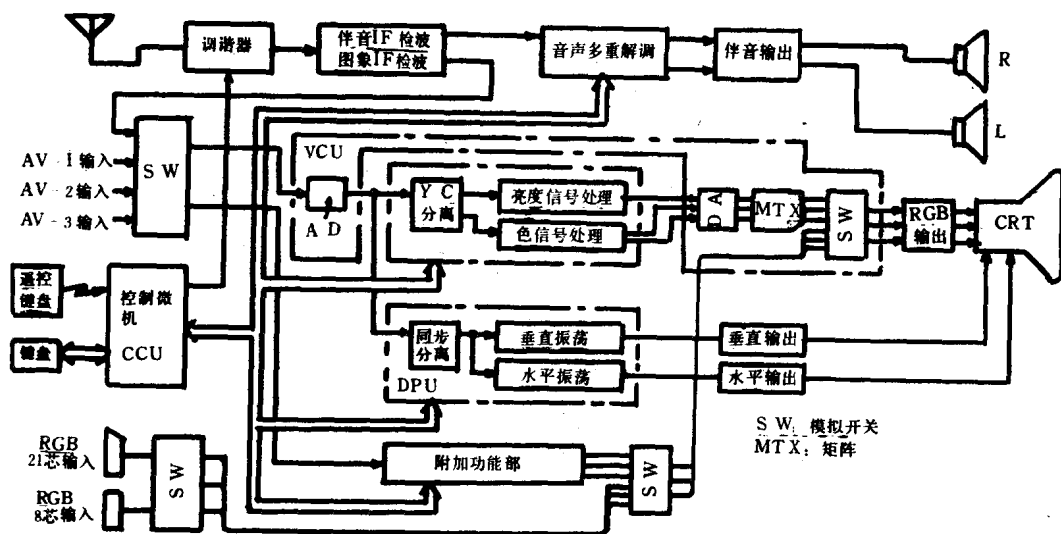


图 1—2 “视频画中画”电视机原理框图

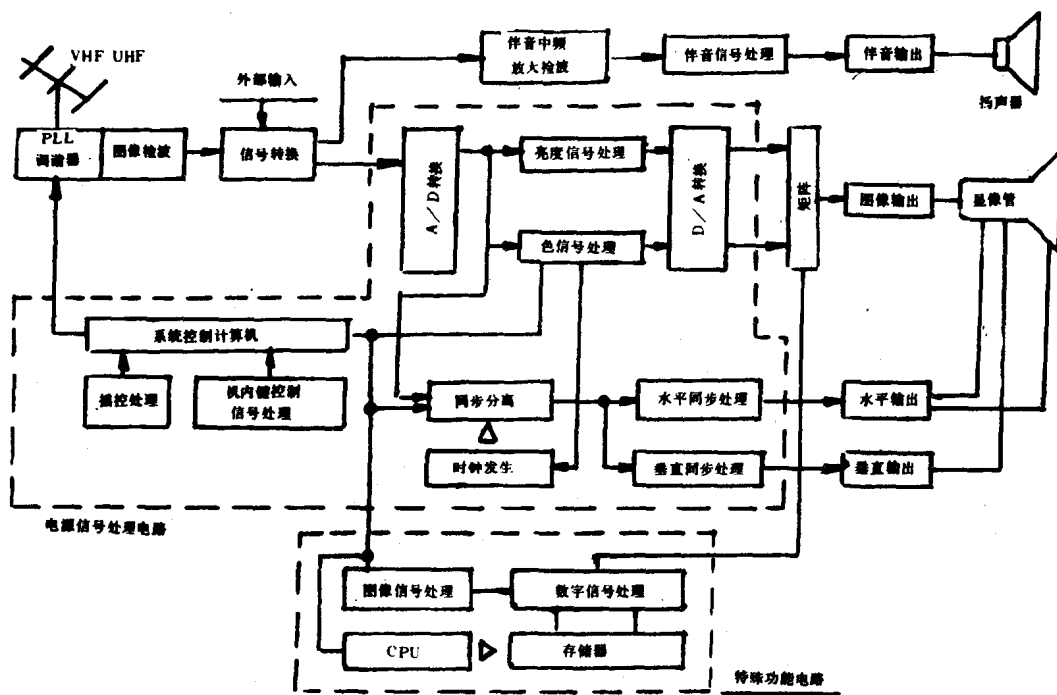


图 1—3 9 画面的视频画中画

目画面)或“频闪画面”;如果是写入1次,读出若干次(由使用者决定“冻结”时间),则画面为“静止画面”;如果是9秒钟内顺序采集1遍,显示1遍,第2个9秒再采集1遍,显示1遍,那么看到的便是9秒钟变化一次的9个不同节目画面,也称“频闪画面”。“频

闪画面”也称作“准活动画面”。

采用这种技术,用2个高频头也能实现:1个主画面是活动的,另外4个子画面是4s(秒)更新1次的准活动画面的“画中画电视机”。

实现射频画中画的技术难点是两个高频调谐器之间的干扰问题,为此在射频信号由天线进入两调谐器前要经过1个3dB的分配器,此电路是“射频画中画”的技术难关之最。

目前国内市场上流行的射频画中画电视机有:上海广播器材厂生产的Z664—3A型画中画彩电,日立C26—750型画中画彩电,日立CMT2998VP/VPN型4画面画中画“龙霸”彩电,东芝第三代火箭炮射频画中画彩电,东芝2929KTP射频画中画彩电,飞利浦29S8671型内含BS/CS调谐器的射频画中画彩电等。视频画中画有福日牌、厦华牌、长虹牌、海燕牌、金鹿牌等国产视频画中画彩电以及飞利浦29FL1770视霸,索尼KV—K25MN11及KV—K29MH11,东芝2928KTP、21K900、21K—D15K、28K—Z15K,夏普28C—G10,松下TC—29GF15R等等画中画彩电。

第二节 画中画电视机的发展史

最早研制画中画电视系统的是原西德的Intermettal公司(ITT公司)。该公司首先用TTL元件做成了一个大型模拟装置,验证了画中画的设计思想。随着MOS—BBD存储器的问世,该公司将这个装置缩减成3块印刷线路板。随后在1977年9月西柏林无线电·电视所正式公开发表了该公司与格隆迪(Grundig)公司联合研制的画中画电视机,它在PAL制65cm(26英寸)彩色电视画面中插入了宽11.4cm,高7.6cm的黑白画面,主要附加装置只包含3块12mm²的IC组件,从而使画中画电视机进入了商品化的阶段。以此为开端,日本进行了大量的研制工作。1978年8月NEC公司推出了“22C93TIT”,同年12月三洋电机公司推出了“CZ—2050W”,这两种机型将BBD模拟存储器改进为LSIC数字存储器,提高了子画面的画质并增加了冻结功能。1978年10月日立制作所消费产品研究中心设计了一种全数字化PIP电视系统,进一步使子画面彩色化并于次年进入市场。以后不断有人作出努力,力求进一步提高子画面的分解力,改善画质,增加子画面个数和进一步使电路集成化、经济化。松下电气公司用CCD垂直相关滤波器显著改善了插入画质。夏普公司已研制成一个屏幕同时能显示9套电视节目或显示一套节目的9幅连续的冻结画面的多画面彩色电视机。自从1981年德国ITT公司率先开发成功一套数字彩电用的5只超大规模集成电路和画中画用的集成电路之后,实现画中画电视接收就成为轻而易举的事。随后,日本东芝、NEC、索尼、荷兰飞利浦等公司先后开发成功自己的“PIP处理器”。因此使目前世界上的画中画电视机产品五花八门。但是ITT公司的数字彩色电视机用的超大规模集成电路始终走在世界前列,参加ITT“DIG-IT2000俱乐部”的大电视机厂家就有30多个(我国也参加了DIGIT2000俱乐部)。ITT的数字彩电(包括画中画电视机)占有率排名为世界第一。最近ITT公司正在开发第二代和第三代数字彩电用集成电路(DIGIT3000系列)。

我国的数字彩电(包括画中画电视机和图文电视机)的研制和生产起步较晚,最早看到报道的有上海无线电18厂于1985年研制成功的56cm射频画中画彩电,广东佛山无线电5厂于1989年12月鉴定的PD—70A型视频画中画彩电,1990年报道的福日DTV—2051视频画中画彩电。后来相继开发成功的还有长虹、海燕、厦华等厂家画中画产品。1990年机电部三所及天津通广公司开展了数字彩电I型机的攻关,采用数字信号处理方式完成了具有画中画、

多制式、图文电视等功能的大屏幕电视机，并于1992年首批投放市场，销售情况良好。上海广播器材厂在射频画中画产品开发上成绩显著，Z664—3A型64cm（25英寸）画中画彩电成为国产射频画中画的代表性产品。为了探索一条适合我国国情的有效的研制和开发数字彩电的路子，电子部于1989年8月成立了中国数字电视与高清晰度电视俱乐部，指导国内厂家开展研制和生产工作。1991年4月清华“画中画，多画面处理器”通过部级鉴定，同年9月在三所召开了“画中画技术交流会”，推广三所设计开发的单CPU具有屏幕显示的4片IC组成的N型画中画板。

第三节 画中画电视机子画面数字化的主要技术问题

一、压缩率

画中画电视所要解决的问题是：将某一个频道的图像画面在水平和垂直两个方向上压缩K倍（K称为压缩率），并且以预期的位置插入到另一频道的图像画面中去。一般来说，两画面的扫描周期是相同的，而扫描相位是随机的，因此从信号处理的角度来看，就要求对子画信源在时间轴上进行压缩和移相。显然，这只有借助于场存储器来实现。例如，当我们在子画信源的垂直方向上每K行取1行，水平方向上每K个像素取1个像素写入存储器，而逐行逐像素地从存储器中读出，并且写入时以子画信源的同步信号为准，读出时以母画信源的同步信号为准，就可以完成这种扫描变换（见图1—4）。这样一来子画信源压缩后的空间分解力约下降为正常显示时的1/K，但由于画面的尺寸也相应地缩小了，所以仍基本满足人眼分辨力的要求。

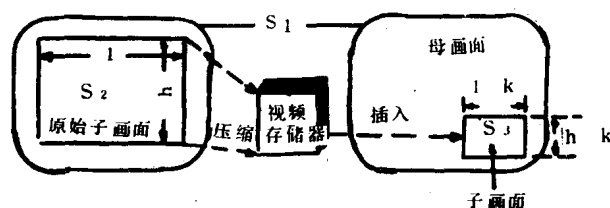


图1—4 画中画电视接收示意图

压缩率K值的选取要权衡子母两画面的显示效果。若定义覆盖率 α 为写入存储器中的图像范围与正常显示时图像范围的面积比，定义屏幕占有率 β 为插入的子画面与整个屏幕的面积比（见图1—4），即

$$\alpha = \frac{S_2}{S_1}, \quad \beta = \frac{S_3}{S_1}$$

由于 $\frac{S_2}{S_3} = K^2$ ，故有 $\beta = \frac{\alpha}{K^2}$

可见，K过大子画面就没有足够的清晰度；K过小就会影响母画面或子画面应有的显示范围。另外还考虑到应尽量减少存储器的容量，所以在保证子画面有一定清晰度的前提下，K值取大些为宜。一般对每帧525行的NTSC制K取3，对每帧625行的PAL制K取4。覆盖率 α 一般取70%~80%，切去图像四周无关紧要的边沿，使子画面具有满意的清晰度和屏幕

占有率。

子画面在屏幕上的插入位置最好能适应母画面的节目内容和观看者的爱好而加以选择，也就是要求子画面信号应能相对于母画面以不同的相位从存储器中读出。

图 1—5 示出了一个最基本的画中画电视机方框图（为仅子画面信号数字化方式）。图 1—5 中虚线内的部分与一般彩色电视机无异（省略了一些众所周知的细节方框），增加了子画面信号的接收通道和插入处理电路。为便于实现两频道的选台和子母画面交换等操作，一般还要有使用微处理器的选台控制电路。

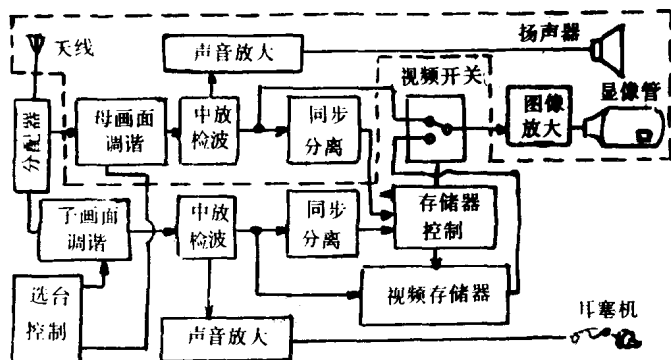


图 1—5 一个基本的画中画电视机方框图

二、子画面的取样和量化

为将子画面信号记忆在存储器中就要使之空间离散化，即取样。如前所述，在子画面的压缩过程中，写入存储器的空间频率（等于取样频率）仅为读出空间频率（相当于正常图像信号的最高频率）的 $1/K$ 。显然在取样前如无滤波处理的话，势必会造成频谱混叠而引入非线性失真。多数商品化的画中画电视机为追求设计的简化，基于人眼对图像的频谱混叠较不敏感的特点，宁肯采取亚奈取样的方案，这就是所谓“视觉简化”方法（Optical Shortcuts）。这种方法只是在取样前限制一下视频通道的带宽，以便对频谱混叠有所抑制。一般带宽限制在 $3\sim 3.5\text{MHz}$ ，取样频率为 $1.5\sim 2.5\text{MHz}$ ，每 3 行或 4 行取样 1 行。必须指出，将亮度信号的视频带宽限制于彩色副载频以下，这可避免色差信号对亮度信号的干扰。另外，有的设计（如 NEC）为提高这种简化取样的表观分辨率，采取奇偶场 $1/2$ 周期交错取样的办法，如图 1—6 所示。从二维频谱分析的角度来看，这实质上是将原频谱与混叠谱沿对角方向拉开，从而减轻了混叠。

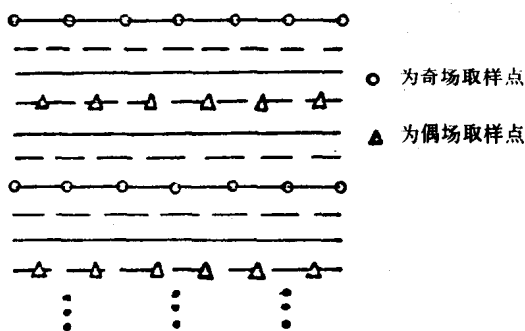


图 1—6 奇偶场交错取样示意图

从一维电视图像信号的频谱分析来看，画面在垂直方向上的变化将以副谱线的形式聚集

在行频及其各次谐波的主谱线两侧 (见图 1—7)。因此, 一维低通滤波尽管可以滤去图像水平方向上的高频成分, 但是不能滤去调制在水平低频上的垂直高频分量, 反而会损失调制在水平高频上的垂直低频分量, 解决不了在画面垂直方向上的频谱混叠。结果使子画面的分解力和动画性能下降, 图像的轮廓和线条发生间断, 运动部分出现闪烁噪声。

在画面的垂直方向上可以采用数字滤波器, 如图 1—8 所示。它兼有取样和垂直相关运算的作用。当 $K=4$ 时, 它由 3 个 1 行 CCD 延迟线及加权求和电路组成。图 1—8 中的视频信号已经过适当的一维低通滤波处理。我们知道, 当取对称的加权系数时 (例如取 $a_1=a_4=a$, $a_2=a_3=1.0$), 它具有线性性, 可以证明这时传输系数为

$$F(f) = \cos(\pi f_H) + a \cos(3\pi f_H)$$

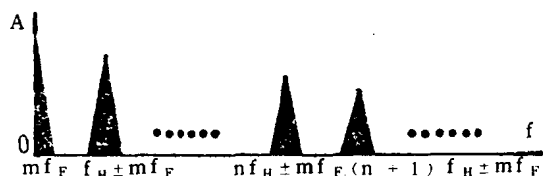


图 1—7 一维电视图像信号频谱示意图
(其中 f_H 为行频, f_F 为场频)

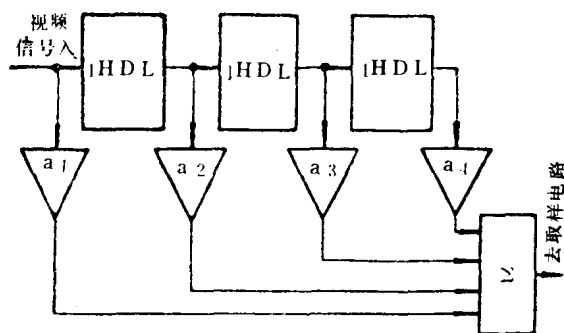


图 1—8 垂直方向低通数字滤波器

如图 1—9 的曲线所示, 适当选取 a 值可使滤波器的截止频率在 $1/2KH$ 附近, 因此, 当用 $1/KH$ 频率取样时, 便基本上消除了垂直方向上的频谱混叠。

经过取样后的子画信号可直接存储于模拟存储器, 但若采用数字存储器还要求对信号的幅度进行量化和编码。众所周知, 电视信号量化时较好的主观评价是 $6\sim 8\text{bit}$, 然而对于面积缩小又被周围活动图像包围的子画面来说, 实验表明即使 4bit 量化也不会产生很坏的结果。因此, 为简化起见, 一般取 $5\sim 6\text{bit}$ 的量化。另外, 考虑到取样频率一般在 1.5MHz 以上, 常采用速度较高的并行或串并式 A/D 转换器。

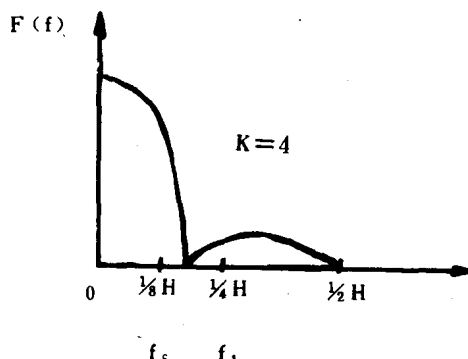


图 1—9 低通数字滤波器的传输函数

三、子画面的存储

1. 模拟存储器方案

子画面存储器可采用模拟或数字两种形式（现代画中画电视机的子画面存储器都采用数字存储器方式）。早期采用的模拟存储器多以廉价的 MOS 型 BBD（斗链）器件为多，当存储器较大时也有采用信杂比较高的 CCD（电荷耦合）器件的。为了减少电荷迁移损失，存储单元一般设计成二维矩阵形式，如图 1—10 所示。最上面的一个存储行是串入并出的写入用 BBD，最下面的一个存储行是并入串出的读出用 BBD，其余中间各行都是并入并出的记忆用 BBD。德国 Intermettal (ITT) 公司已将这种存储器设计成 12mm^2 的 16 个引出线的 n 沟道硅门 BBD 集成块 (UAA1000)，可存储像素数为水平 64，垂直 58，写入频率 1.5MHz，读出频率 6MHz。

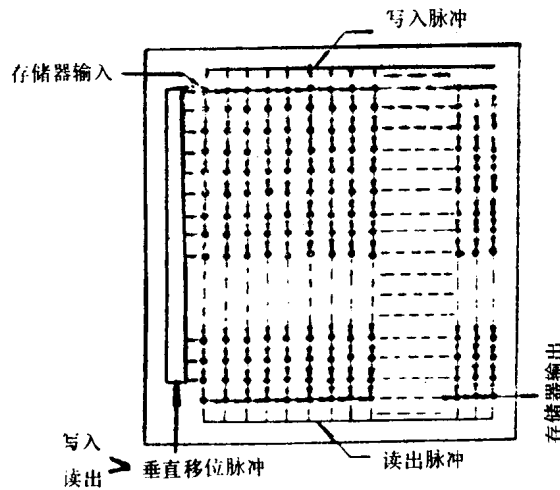


图 1—10 二维矩阵形式的 BBD 模拟存储器

这种移位寄存器型的存储器读与写不能同时进行，若要保证无论字母画面的相位关系如何都能正常地读写，至少需要 2 个这样的存储器交替动作，分别负责奇场和偶场的信号，如图 1—11 所示。图 1—12 绘出了存储器切换信号的时间关系。为了保证写满才能读，写入存储器的切换以写入定时信号的前沿为准，而读出存储器的选择则以其后沿为准。读出存储器的切换就要看读出定时信号的前沿是处于读出存储器选择信号的高电平（A 区）还是低电平（B 区），处于 A 区就切换到存储器 A，否则切换到 B。另一方面，为了保证读净才能写，只需考虑一种最坏的情况，例如读出定时信号的前沿出现在选择信号 B 区的末尾，这时显然要求在 B 区重新写入之前将其读完，也就是说要求存储器的读出和写入时间总和不能大于场周期。设压缩率为 K，一场扫描行数为 M，则子画面最多可覆盖的行数 M' 为

$$M' = \frac{K}{K+1} \cdot M$$

设场逆程系数为 σ ，则子画面在垂直方向覆盖率的最大值 $\alpha'_{\max}$ 为

$$\alpha'_{\max} = \frac{M'}{(1-\beta) M} = \frac{K}{(1+K)(1-\sigma)}$$

当 K 取 3 或 4 时，此值约为 85% 左右。这说明对于两场模拟存储器系统子画面在垂直方

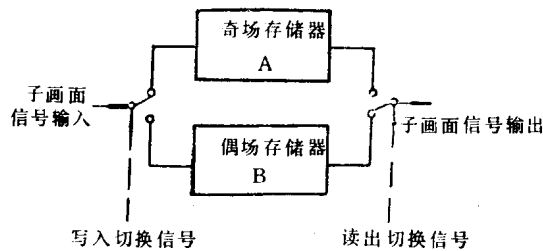


图 1—11 两场存储器示意图

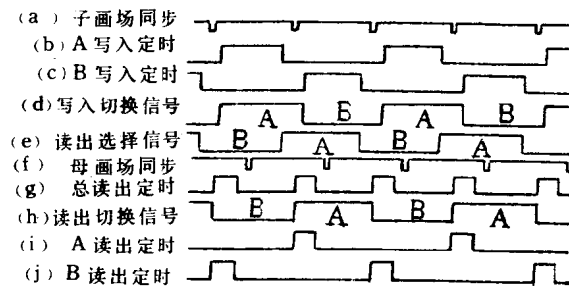


图 1—12 两场存储器切换信号的时序

向上的覆盖率是有一定限制的。

在图 1—13 (a) 中， a_{ij} 和 b_{ij} 分别代表写入两场存储器的原始子画面的奇场和偶场的像素，显然读出时应使两场间的上下隔行关系与写入时保持一致，否则会影响子画面的清晰度。解决的办法是：当读出切换到子画面的奇场存储器时，无论母画面处于哪一场，读出定时均由以其场同步为准的 N' 行计数器产生；而当读出切换到子画面的偶场存储器时，若正值母画面的偶数场，产生读出定时的就是 N' 行计数器。但若逢母画面的奇数场，则要改成 $(N' + 1)$ 行计数器，只有这样才能保持正确的隔行关系，如图 1—13 (b) 所示。总之，为实现在写入和读出的过程中子画面信号奇偶场的空间位置关系正确而恒定，对子母两画面都要进行帧识别。

Intermettal 公司将两场存储器的控制电路的主要部分作成了一个 12mm^2 的 18 个引脚封装的 P 沟道硅门集成块 (SAA3000)。图 1—14 示出了存储器及其控制部分的方框图。图 1—14 中从两个存储器读出的子画信号在视频混合电路中进行滤波处理，以去掉泄漏的时钟脉冲。然后在锐化电路中进行轮廓校正以恢复损失的高频分量。

2. 数字存储器方案

模拟存储器系统固然是比较廉价的，但子画面的画质存在一些难以克服的缺陷。电荷迁移和横向扩散损失限制了存储容量和空间频率的进一步提高，子画面不能冻结也不宜彩色化，而数字存储器则可以克服上述缺点。以日本 NEC 公司发表的两场数字存储器系统为例，每场存储容量扩大为 64×96 像素，写入频率提高到 2.3MHz ，使子画面的水平分解力比 BBD 存储

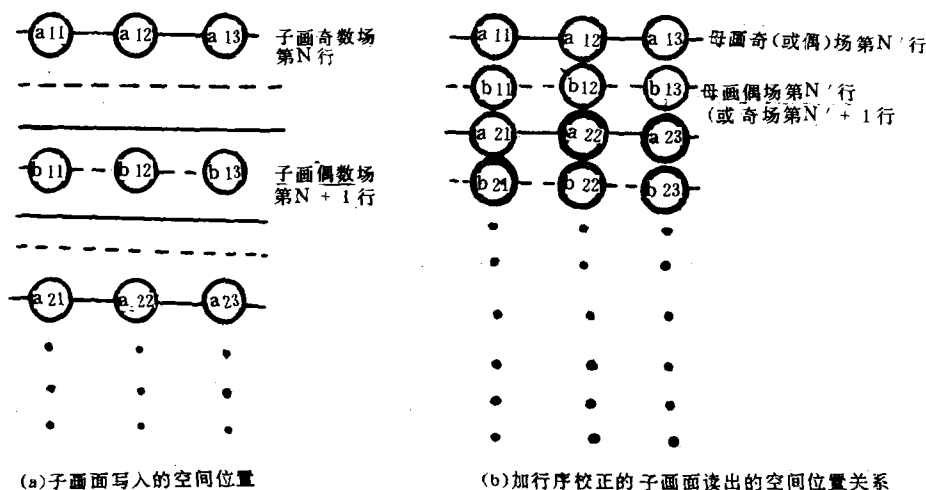


图 1-13 写入与读出空间位置关系

- (a) 子画面写入的空间位置关系；
(b) 加行序校正的子画面读出的空间位置关系

器提高了约 1.5 倍，而且因采用了静态 MOS 器件，当其只读不写时就能实现子画面冻结。这个方案的基本设计思想与上述模拟存储系统相同，只是为了数字存储增加了 6bit 的 A/D、D/A 转换器和地址发生器。另外，为解决固有存取时间 (450ns) 与要求的写，读周期 (分别为 435ns 和 145ns) 的矛盾，用 6bit 的缓冲寄存器来支持存储器。

画中画电视设计中的基本考虑是经济性，尽可能地提高“性能/价格”指数以便

商品化。两场数字存储器系统，虽然可获得满意的子画面质量但成本较高，特别是对于彩色子画面，其所需的存储量更为可观。基于这种考虑，日立公司提出了一场数字存储器的方案。该方案，所以能够仅用一场存储器使写入和读出动作为充分利用了数字存储器可以随机存取的特点，读出与写入时分共用同一个 RAM。当 RAM 允许的存取速度较高时，读写的时

间分割以一个写入周期为单位进行，若存取速度不够，可借助于缓冲存储器以若干个写入周期为单位进行。为简单起见，以前一种情况为例，设 $K=3$ ，读出频率是写入频率的 3 倍，一个写入周期 T 应以“写一读三”进行分割，亦即

$$T=4\tau=1\tau(\text{写})+3\tau(\text{读})$$

每一个写入周期 (无论实际上写与不写) 都这样地时分，就可以确保并行不停地读动作。注意，读出的像素每 3 个一组在时间上被压缩了，因此需要一个 3 像素的缓冲存储器，通过快入慢出实现均匀排列。图 1-15 示出了在一个扫描行期间内一场存储器并行读写

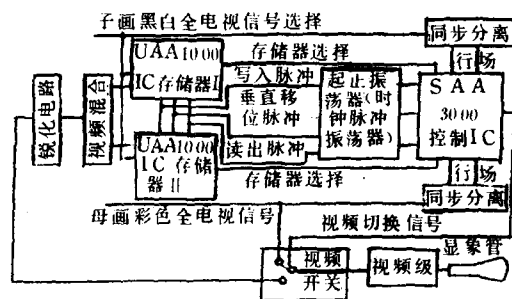


图 1-14 两场模拟存储器及其控制电路方框图

的时间关系。

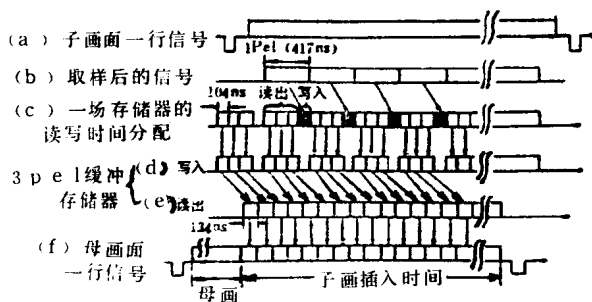


图 1—15 一个扫描行期间一场存储器并行读写时序

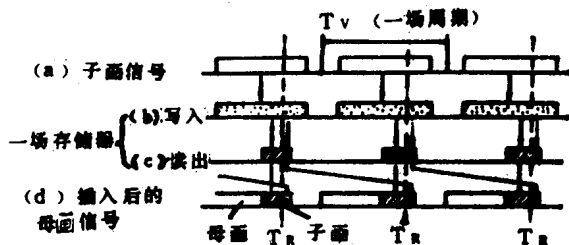


图 1—16 扫描场期间一场存储器并行读写的时间关系

一场存储器系统由于采取了时分存取
的随机控制方法，所以对子画面垂直方向
上的覆盖率已经没有限制。但是由于读出
速度大于写入速度，在某一个时刻 T_R 可
能发生读出追上该场写入的情况，如图
1—16 所示。这种情况一旦发生， T_R 之后
显示的每一场子画面就是由两场信号拼成
的。因电视信号相邻两场的相关性很强，这
种拼接原则上是允许的，但是其动画性能
和部分子画面的清晰度会有所下降。后者，
若 T_R 之前两场的隔行关系是正确的话，
那么 T_R 之后隔行关系就要颠倒。如图 1—



图 1—17 读出追上写入时的校正方法

- (a) 插入子画面未经校正时的两场拼接情况；
- (b) 校正后插入子画面的两场拼接情况

17 (a) 所示。对这种颠倒可用下法校正：当读子画面的奇场信号时，如果发现 T_R 位于第 L 存储行，那么就使该行的像素重复读出一行，其结果是使奇场 T_R 以后的读出全部延迟一行；另一方面，偶场不加这种校正。这时的隔行情况，如图 1—17 (b) 所示。可见，这时只在 T_R 附近的两三行内发生隔行错误。用对读出地址计数器置位的方法容易实现减 1 行的运算，而 T_R 的确定可根据这样的事实，即当读出追上写入时读出地址与写入地址将相同，因此可用一数字比较器鉴别出二者相同的时刻。注意，读出一场最多只需鉴别出一次这样的时刻。

3. PIP 处理器方案

画中画接收机是从 70 年代后期开始研制,由于当时工艺水平的限制,存储小画面的存储器是组桶式 MOS 器件 (UAA1000 为代表)。到了 80 年代,随着工艺水平的提高, MOS 器件已被数字化器件所代替。ITT 公司生产的 DIGIT2000 系列 IC 对视频信号进行数字化处理,为画中画的数字化处理提供了可能性。为了存储小画面的内容,可使用两块标准的 64K ($16K \times 4$) 动态 RAM。这样原本十分复杂而昂贵的存储器变得十分简单且经济了。如果想存储 4 个小画面,则用两块 256K ($64K \times 4$) 的 DRAM (动态存储器) 便可以实现。上述两种情况,必须采用页式模式工作。

为了控制小画面的视频存储器,ITT 公司开发了 PIP2250 画中画处理器和 VMC2260 视频存储控制器,从而使多画面的画中画发展到实用阶段。图 1—18 画出了采用 PIP2250 和 2 片 $16K \times 4$ 动态 RAM 和其它 IC 构成的画中画接收机的原理框图。

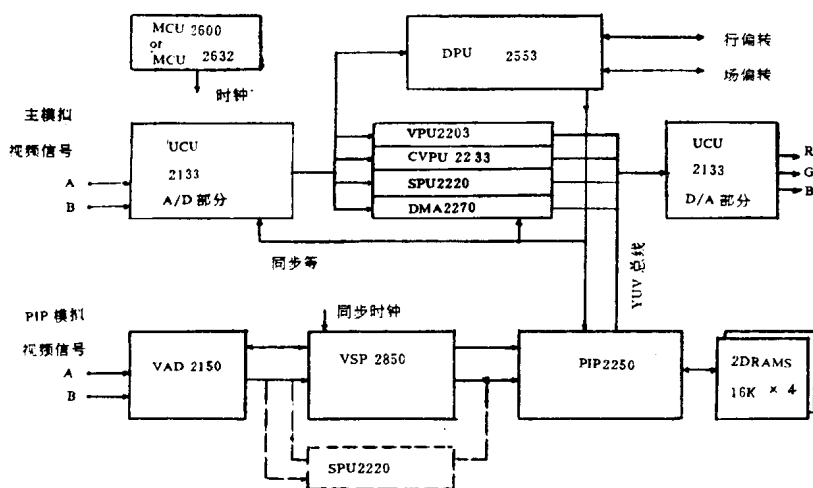


图 1—18 用 PIP2250 和 DRAM 实现画中画

PIP2250 是一个以 CMOS 技术制成的快速信号处理器,通常用来滤除 (为防止混叠) 和抽选由 VSP2850 视频/同步处理器提供的 Y、R—Y 和 B—Y 数字信号,以控制存储和在显示时读出小画面内容作用的 DRAM。此外,边框发生器 (IM 总线寄存器,由软件编程) 为小画面提供边框线。PIP 处理器除了与 DIGIT2000 系列 IC 配套使用外,它也可以单独使用。图 1—19 为 PIP2250 的图像输入信号处理框图,图 1—20 为 PIP2250 的图像输出处理框图。从图 1—19 可看出,图像输入处理部分是以所谓 YUV 总线的形式,接收来自 VSP2850 视频同步处理器或类似信号源送出的数字化小画面信号以及相关的时钟信号、相位差 (S_{Kew}) 信号、行场消隐信号。经过滤波和抽选的 YUV 及同步信号,经 DRAM 接口进入 DRAM 存储,直到需要插到主画面为止。在插入小画面时,存储在 DRAM 的内容被读出,并在图像输出部分得到处理。这部分同时接收来自主画面系统的,而读出小画面又需要的时钟、相位差 (S_{Kew}) 与消隐信号。图像输出处理部分以输出 YUV 总线的形式提供小画面的内容,该部分与主画面的视频处理部分提供的 YUV 总线相接。由 PIP2250 的④脚提供的 ODOUT 输出禁止信号,使主画面信号在小画面显示期间关闭。当然,也可以用静态 RAM 实现子画面的存储。