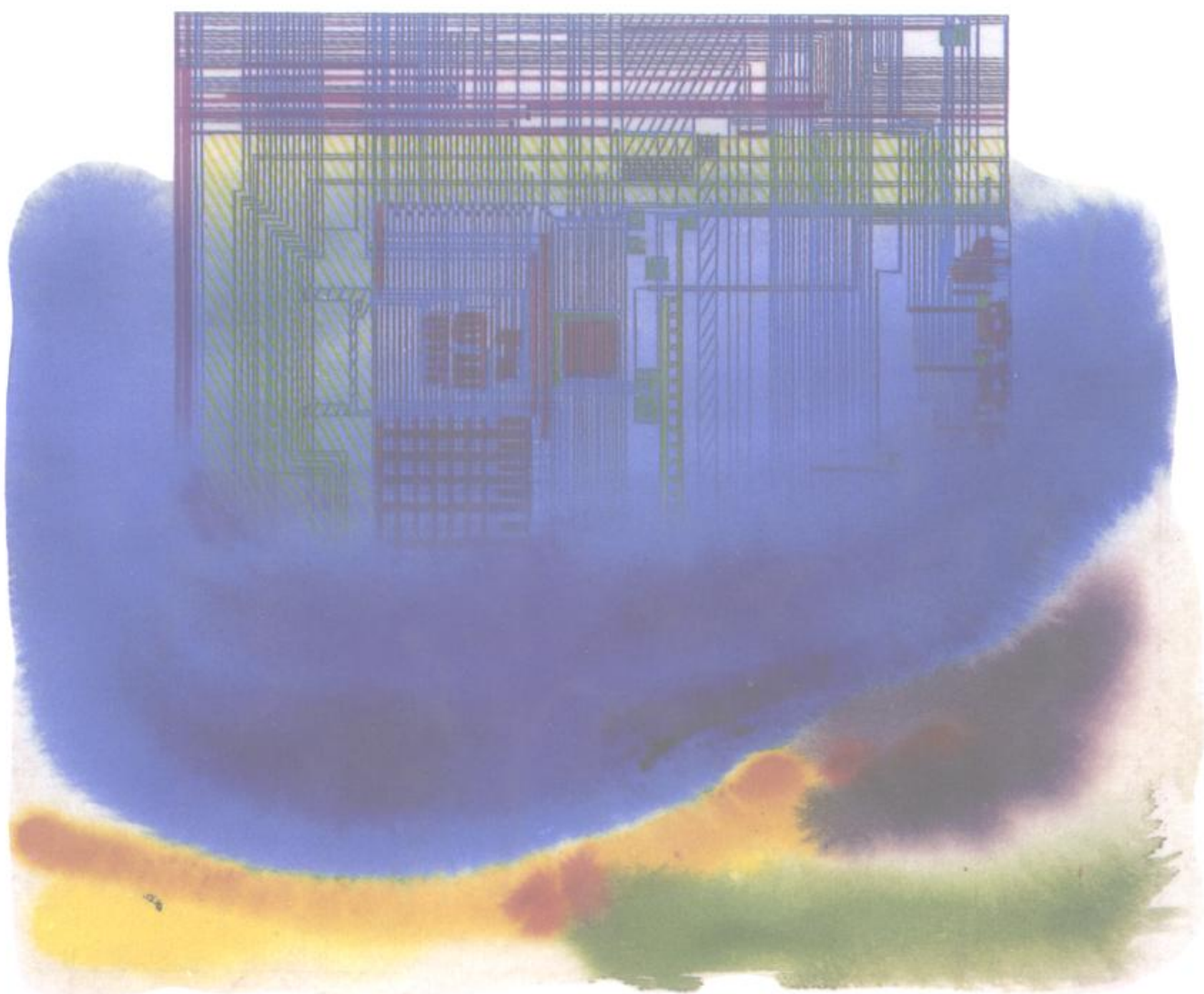


可编程逻辑阵列 FPGA 和 EPLD

金 革 等编译 周永钊 安 琪 审



中国科学技术大学出版社

可编程逻辑阵列 FPGA 和 EPLD

金 革 梅 文 刘伯安
林毅君 汪 超 姚春波 编译

周永钊 安 琪 审



中国科学技术大学出版社

1996·合肥

内 容 提 要

本书向国内工程界和学术界介绍了 Xilinx 公司的 FPGA 器件和 EPLD 器件的性能、技术数据、器件的内部结构、封装、引脚和开发系统。

本书适用于从事工业过程控制、仪表测量、计算机工程、通信工程、电子技术方面的工程师、科研工作者、教师、高年级大学生和研究生作为参考读物和器件参考手册,也可作为开设这门课的教学参考书。

图书在版编目(CIP)数据

原书名: The programmable Logic Data Book 1994/Xilinx, Inc

可编程逻辑阵列 FPGA 和 EPLD/金 革等编译。

——合肥:中国科学技术大学出版社,1996 年 6 月

ISBN 7-312-00756-2

I 可编程逻辑阵列…

II 金 革等

III ①可编程逻辑器件 ②FPGA ③EPLD ④手册

IV TP



中国科学技术大学出版社出版发行

(安徽省合肥市金寨路 96 号,邮编:230026)

安徽地质印刷厂印刷

全国新华书店经销

开本:787×1092/16 印张:26.25 字数:670 千

1996 年 6 月第 1 版 1996 年 6 月第 1 次印刷

印数:1—3000 册

ISBN 7-312-00756-2/TP·124 定价:36.00 元

前 言

现场可编程门阵列(FPGA)和可擦除可编程逻辑器件(EPLD)是多用途和高逻辑密度的可重复编程的门阵列。同传统的门阵列相比,FPGA 和 EPLD 不仅具有设计方便、灵活和校验快等特点,而且具有设计可随意改变的特点。使用 FPGA 和 EPLD 可编程器件设计产品,可大大缩短产品进入市场的时间。

1985 年,Xilinx 公司生产了世界上第一片 FPGA 器件;1992 年,Xilinx 公司又开始生产先进的 EPLD 器件。十年来,这类可编程逻辑器件无论在性能和集成度方面,还是在数量和种类方面都已取得了飞速的发展。目前 Xilinx 公司已提供 300 多种不同型号的 FPGA 和 EPLD 器件。另外,Xilinx 公司还生产了 40 多种可用于军事和空间领域的器件。产品的等效门数为 2000 门~25000 门。

虽然 FPGA 和 EPLD 器件的性能和集成度在不断的提高,但其成本和价格却在不断地降低。在过去的六年中,Xilinx 公司的器件的速度每年以 40%的速度递增,器件的集成度每年以 52%的速度递增,而价格每年却以 46%的速度递减。可以断言,这类可编程器件在不久的将来必将在 IC 市场中占统治地位。

目前,FPGA 和 EPLD 器件应用技术正在迅速发展。一个系统设计师只要拥有一台计算机和相应的开发系统就可以利用 FPGA 和 EPLD 器件去设计专用的电路,这种设计过程一般只需要几天或更短时间,设计的修改通常在几个小时之内就可完成。同传统的掩膜门阵列相比,FPGA 和 EPLD 显示出更大的方便性和灵活性。Xilinx 公司开发了功能齐全的 XACT 开发软件,并提供对各种流行的通用原理图编辑工具和状态描述语言编辑工具的接口和库。对于 XACT 开发系统,Xilinx 公司每年都提供新的升级版本。利用 XACT 开发系统,设计者不仅可以完成电路的设计和修改,而且还可以自动地完成各种设计的校验、在器件中的布局和布线,以及完成从原理图或状态描述语言向用于器件编程的网络表的转换。这种设计技术的不断改进和完善,给设计人员带来了莫大的方便,同时也给人们提出了一个对这种不断更新的设计方法要尽快适应和学习的要求。

在 FPGA 和 EPLD 等可编程器件及其应用迅速发展、传统的设计方法受到强烈冲击的情况下,我们编译了《可编程逻辑阵列 FPGA 和 EPLD》一书,以期向电子学界和计算机界的同事们,向高等学校、研究单位以及企业公司的同行们介绍代表当今电子学发展水平的 FPGA 和 EPLD 器件。

本书共分九章,第一章概述了 FPGA 和 EPLD 的功能、发展和分类,第二章到第四章分别介绍了 Xilinx 公司的 XC2000 系列、XC3000 系列和 XC4000 系列 FPGA 器件,第五章介绍了用于存放 FPGA 器件的设置数据的 XC17000 系列专用设置存储器,第六章介绍了 Xilinx 公司的 EPLD 器件,第七章介绍了 Xilinx 公司提供的开发系统 XACT,第八章介绍了器件的封装标准和温度特性,第九章介绍了 Xilinx 公司器件的质量、测试方法和可靠性。

本书的第一章、第二章、第五章由金革编译,第三章由姚春波编译,第四章由林毅君编译,第六章由梅文编译,第七章由汪超编译,第八章和第九章由刘伯安编译。最后,全书内容由金革总纂定稿,由周永钊副教授和安琪副教授审定。其中周永钊副教授审定了第一章到第四章,安琪副教授审

定了第五章到第九章。在成书过程中,安琪和刘伯安同志多次与编译者进行讨论,提出了许多宝贵的意见和建议;陆明同志做了很多实际工作。本书的录入工作由金辉、赵红花、涂敏和蔡金霞完成,在此表示感谢。在编译过程中得到了王砚方教授的指导和帮助,在此谨向他表示感谢。

另外在成书过程中香港科汇公司的杨飞先生提供了资料,并给予各种方便和帮助,在此谨向他表示感谢。

由于编译者水平有限,书中难免有错误或疏漏之处,请读者提出宝贵意见。

编译者

1995年12月

目 录

第一章 可编程逻辑器件	1
Xilinx 公司简介	1
正确选择器件	2
FPGA 简介	5
EPLD 简介	9
硬连线门阵列	10
军品器件	12
Xilinx 器件说明	12
后缀 A 的含义	13
第二章 XC2000 逻辑单元阵列	15
第一节 概述	15
第二节 XC2000 逻辑单元阵列系列	15
特性	15
说明	16
结构	16
可编程连线资源	20
晶振	24
编程	25
专用设置功能	29
主串模式	31
主并模式	31
外设模式	32
从串模式	34
性能	37
功率	39
引脚说明	41
序号信息	46
第三节 XC2000 逻辑单元阵列系列产品说明	46
特性	46
说明	47
XC2000 系列的绝对最大额定值	47
XC2000 系列的工作条件	48

	XC2000 系列在工作条件下的 DC 特性	48
	XC2000 系列 CLB 的开关特性	49
	XC2000 系列 I/O 的开关特性	50
第四节	XC2000L 低压逻辑单元阵列系列产品说明	51
	特性	51
	说明	52
	XC2000L 系列的绝对最大额定值	52
	XC2000L 系列的工作条件	52
	XC2000L 系列在工作条件下的 DC 特性	53
	XC2000L 系列 CLB 的开关特性	53
	XC2000L 系列 IOB 的开关特性	55
第三章	XC3000 逻辑单元阵列	56
第一节	概述	56
第二节	XC3000、XC3000A、XC3000L、XC3100 和 XC3100A 逻辑单元阵列系列	58
	特性	58
	说明	59
	结构	60
	可编程连线	66
	晶振	72
	编程	73
	特殊设置功能	78
	主串模式	80
	主并模式	82
	外设模式	83
	从串模式	84
	性能	86
	功率	89
	引脚描述	90
第三节	XC3000 逻辑单元阵列系列产品说明	106
	特性	106
	说明	106
	XC3000 系列的绝对最大额定值	107
	XC3000 系列的工作条件	107
	XC3000 系列在工作条件下的 DC 特性	107
	XC3000 系列的缓冲器开关特性	108
	XC3000 系列 CLB 的开关特性	109
	XC3000 系列 IOB 的开关特性	111
第四节	XC3000A 逻辑单元阵列系列产品说明	113
	特性	113
	说明	114

	XC3000A 系列的绝对最大额定值	114
	XC3000A 系列的工作条件	115
	XC3000A 系列在工作条件下的 DC 特性	115
	XC3000A 系列的缓冲器开关特性	116
	XC3000A 系列 CLB 的开关特性	116
	XC3000A 系列 IOB 的开关特性	118
第五节	XC3000L 低压逻辑阵列系列产品说明	120
	特性	120
	说明	121
	XC3000L 系列的绝对最大额定值	121
	XC3000L 系列的工作条件	122
	XC3000L 系列在工作条件下的 DC 特性	122
	XC3000L 系列的缓冲器开关特性	123
	XC3000L 系列 CLB 的开关特性	123
	XC3000L 系列 IOB 的开关特性	125
第六节	XC3100、XC3100A 逻辑单元阵列系列产品说明	127
	特性	127
	说明	128
	XC3100 系列的绝对最大额定值	128
	XC3100 系列的工作条件	128
	XC3100 系列在工作条件下的 DC 特性	129
	XC3100 系列的缓冲器开关特性	129
	XC3100 系列 CLB 的开关特性	130
	XC3100 系列 IOB 的开关特性	132
第四章	XC4000 逻辑单元阵列	135
第一节	概述	135
第二节	XC4000、XC4000A、XC4000H 逻辑单元阵列系列	135
	特性	135
	说明	136
	XC4000 和 XC3000 的比较	137
	结构概述	138
	丰富的连线资源	142
	开发系统	146
	详细的功能介绍	149
	设置	157
	启动	160
	回读	163
	主串模式	164
	从串模式	165
	主并模式	167
	同步外设模式	168

	异步外设模式.....	170
	引脚说明.....	172
	序号信息.....	176
第三节	XC4000 逻辑单元阵列	178
	特性.....	178
	说明.....	179
	XC4000 系列绝对最大额定值	179
	XC4000 系列工作条件	180
	XC4000 系列在工作条件下的 DC 特性	180
	XC4000 系列宽译码器开关特性	180
	XC4000 系列全局缓冲器开关特性	181
	XC4000 系列水平长线的开关特性	182
	XC4000 系列保证的输入输出参数(引脚到引脚)	183
	XC4000 系列 IOB 的开关特性	184
	XC4000 系列 CLB 的开关特性	185
	序号信息.....	200
第四节	XC4010D 逻辑单元阵列	201
	特性.....	201
	说明.....	202
第五节	XC4000A 逻辑单元阵列	204
	特性.....	204
	说明.....	204
	XC4000A 系列的绝对最大额定值	205
	XC4000A 系列的工作条件	205
	XC4000A 系列在工作条件下的 DC 特性	206
	XC4000A 系列宽译码器的开关特性	206
	XC4000A 系列全局缓冲器的开关特性	207
	XC4000A 系列水平长线的开关特性	207
	XC4000A 系列保证的输入输出参数(引脚到引脚)	208
	XC4000A 系列 IOB 的开关特性	209
	XC4000A 系列的 CLB 的开关特性	210
	序号信息.....	218
第六节	XC4000H 多 I/O 逻辑单元阵列	219
	特性.....	219
	说明.....	219
	XC4000H 与 XC4000 的比较	220
	结构概述.....	221
	翻转速度控制.....	222
	XC4000H 系列的绝对最大额定值	225
	XC4000H 系列的工作条件	225
	XC4000H 系列在工作条件下的 DC 特性	226
	XC4000H 系列宽译码器的开关特性	226

XC4000H 系列全局缓冲器的开关特性	227
XC4000H 系列水平长线的开关特性	227
XC4000H 系列输入输出的参数(引脚到引脚)	228
XC4000H 系列 CLB 的开关特性	228
XC4000H 系列 IOB 的开关特性	232
序号信息	232

第五章 XC17000 系列串行设置 PROM 236

第一节 串行设置 PROM 概述 236

第二节 XC17000 系列串行设置 PROM 237

特性..... 237

说明..... 237

引脚说明..... 238

串行 PROM 的控制 240

LCA 主串模式小结 242

等待模式..... 243

XC17000 系列串行 PROM 的编程 244

XC1718D、XC1736D、XC1765D、XC17128 的绝对最大额定值 244

XC1718D、XC1736D、XC1765D、XC17128 的工作条件 244

XC1718D、XC1736D、XC1765D、XC17128 在工作条件下的 DC 特性 245

XC1718L、XC1765L 的绝对最大额定值 245

XC1718L 和 XC1765L 的工作条件 245

XC1718L 和 XC1765L 在工作条件下的 DC 特性 246

XC17000 系列工作条件下的 AC 特性 246

第六章 EPLD ——可擦除可编程逻辑器件 248

第一节 概述..... 248

XC7200A 系列 EPLD 248

XC7300 系列 EPLD 248

第二节 XC7300 CMOS EPLD 系列 250

特性..... 250

说明..... 250

结构..... 251

3.3V 或 5V 接口设置 256

上电特性..... 257

电源管理..... 257

擦除特性..... 257

设计要求..... 258

设计加密..... 258

大批量产品的编程..... 258

时序模型..... 258

	EPLD 开发系统	261
第三节	XC7336 —— 36 个宏单元 CMOS EPLD	261
	特性	261
	说明	261
	电源管理	263
	XC7336 的绝对最大额定值	263
	XC7336 的推荐工作条件	263
	XC7336 工作条件下的 DC 特性	264
	XC7336 的上电和复位时序参数	264
	XC7336 快功能模块(FFB)的外部 AC 参数	264
	XC7336 快功能模块(FFB)的内部 AC 参数	265
	XC7336 的内部 AC 参数	265
	序号信息	266
第四节	XC7354 —— 54 个宏单元 CMOS EPLD	267
	特性	267
	说明	267
	电源管理	269
	XC7354 的绝对最大额定值	269
	XC7354 的推荐工作条件	270
	XC7354 工作条件下的 DC 特性	270
	XC7354 的上电和复位时序参数	270
	XC7354 快功能模块的外部 AC 参数	271
	XC7354 高集成度功能模块(FB)的外部 AC 参数	271
	XC7354 快功能模块(FFB)的内部 AC 参数	271
	XC7354 高集成度功能模块(FB)的内部 AC 参数	272
	XC7354 I/O 块的外部 AC 参数	272
	XC7354 的内部 AC 参数	273
	序号信息	273
第五节	XC7372 —— 72 个宏单元 CMOS EPLD	275
	特性	275
	说明	275
	电源管理	277
	XC7372 的最大额定值	277
	XC7372 的推荐工作条件	278
	XC7372 工作条件下的 DC 特性	278
	XC7372 的上电和复位时序参数	278
	XC7372 快功能模块的外部 AC 参数	279
	XC7372 高集成度功能模块(FB)的外部 AC 参数	279
	XC7372 快功能模块(FFB)的内部 AC 参数	280
	XC7372 高集成度功能模块(FB)的内部 AC 参数	280
	XC7372 I/O 块的外部 AC 参数	281
	XC7372 的内部 AC 参数	281

	序号信息.....	283
第六节	XC73108 —— 108 个宏单元的 CMOS EPLD	284
	特性.....	284
	说明.....	284
	电源管理.....	286
	XC73108 的绝对最大额定值	286
	XC73108 的推荐工作条件	287
	XC73108 工作条件下的 DC 特性	287
	XC73108 的上电和复位时序参数	287
	XC73108 快功能模块(FFB)的外部 AC 参数.....	288
	XC73108 高集成度功能模块(FB)的外部 AC 参数	288
	XC73108 快功能模块(FFB)的内部 AC 参数.....	289
	XC73108 高集成度功能模块(FB)的内部 AC 参数	289
	XC73108 I/O 块的外部 AC 参数.....	290
	XC73108 的内部 AC 参数	290
	序号信息.....	293
第七节	XC73144 —— 144 个宏单元的 CMOS EPLD	294
	特性.....	294
	说明.....	294
第八节	XC7236A —— 36 个宏单元 CMOS EPLD	295
	特性.....	295
	说明.....	295
	结构介绍.....	296
	3.3V 或 5V 的接口配置	299
	XC7236A 的编程和使用	299
	XC7236A 的绝对最大额定值	300
	XC7236A 的推荐工作条件	300
	XC7236A 在工作条件下的 DC 特性	301
	XC7236A 的 AC 时序要求	301
	XC7236A 的传输延迟	303
	XC7236A 的增量参数	304
	XC7236A 的电源开启/复位时序参数.....	304
	时序和延迟路径说明.....	305
	序号信息.....	309
第九节	XC7272A —— 72 个宏单元的 CMOS EPLD	311
	特性.....	311
	说明.....	311
	结构介绍.....	312
	XC7272A 的编程和使用	315
	XC7272A 的绝对最大额定值	316
	XC7272A 的工作条件	316
	XC7272A 在工作条件下的 DC 特性	316

XC7272A 的 AC 时序要求	317
XC7272A 的传输延迟	318
XC7272A 的增量参数	319
XC7272A 的电源开启/复位时序参数	319
时序和延迟路径说明	320
序号信息	324

第七章 开发系统..... 326

第一节 概述..... 326

XACT 5.0 帮助你提高效率	328
产品的包装	329
独立的产品	330
Xilinx 自动 CAE 工具产品概述	331
FPGA 设计流程	331
EPLD 设计流程	331
Xilinx 设计管理程序——简化的设计流程	334
PC 程序包	337
工作站程序包	338
PC 和工作站的 Xilinx 公司的独立产品	338

第二节 集成封装产品说明..... 339

OrCAD 基本系统(PC)	339
OrCAD 标准系统(PC)	340
Viewlogic 基本系统(PC)	341
Viewlogic 标准系统(PC)	342
Viewlogic 独立的基本系统(PC)	343
Viewlogic 独立的标准系统(PC)	344
Viewlogic 独立的扩展系统(PC)	345
Viewlogic 标准系统(Sun-4)	346
Viewlogic 标准系统(HP700 系列)	348
Mentor V8 标准系统(Sun-4)	349
Mentor V8 标准系统(HP700 系列)	351
Mentor V8 标准系统(HP400/Apollo)	352
Synopsys 标准系统(Sun-4)	354
Synopsys 标准系统(HP700)	355
Synopsys 标准系统(HP400/Apollo)	356
Cadence 系统(Sun-4 和 HP700)	358

第三节 专用产品介绍..... 359

FPGA 核心工具——DS-502	359
XEPLD 翻译器——DS-550	359
原理图编辑器和模拟器接口	361
X-BLOX 组件产生器和优化器 DS-380	361

Xilinx ABEL 设计工具——DS-371	362
Xilinx-Synopsys 接口——DS-401	363
并行装载电缆和 Xchecker 电缆	364
FPGA 演示板	365
第八章 封装和温度特性	366
FPGA 的封装形式	366
封装引脚数目	367
各种封装的几何尺寸	368
封装温度特性的测量方法和条件	390
各种封装的平均重量	394
PLCC 和 PQFP 表面固定封装器件的保护措施	395
封包的打开	396
流焊处理指南	397
插座	397
第九章 质量保证和可靠性	398
质量保证项目	398
器件的可靠性	399
测试概述	399
数据的完整性	403
静电的释放(ESD)	405
死锁	405
高温性能	405

第一章 可编程逻辑器件

Xilinx 公司简介

Xilinx 公司建立于 1984 年,是生产、经营可编程逻辑器件的专营公司。该公司生产可编程逻辑器件的主要想法是:把门阵列的多种用途和高逻辑密度结合在一起,同时设法将用户可编程器件在市场上的优越性和可重复使用性结合起来,形成自己产品的崭新特点。一年以后,Xilinx 公司生产了世界上第一片现场可编程芯片(FPGA)。从那以后,Xilinx 公司不断地提高器件的集成度和速度,同时不断地降低其价格。实际上,在过去的六年中,Xilinx 公司的器件的速度每年递增 40%,器件的集成度每年递增 52%,而价格每年递减 46%。

1992 年,Xilinx 公司又开始生产先进的 EPLD 器件(基于 EPROM 技术的复杂可编程逻辑器件),随后又在 EPLD 器件中加进了高速功能模块和高密度模块。对于用户来说,EPLD 器件是对 FPGA 器件的一种很有力的补充,它的开发软件更简单,更容易预测设计时序。

Xilinx 公司作为迅速发展的半导体工业市场的先行者,其战略是集中它的资源去研制新的器件和开发系统,以开拓市场并在广泛的领域里建立各种各样的用户基地以及市场应用环节。Xilinx 公司已同几个著名的生产大容量 CMOS 存贮器的生产厂家联合生产基片,这样避免了公司大量的资金投入和债务负担;同时,为了以最低的生产成本生产出可靠的可编程逻辑器件,公司采用了标准化大容量存储器的处理方法,以便能使其产品尽快赶上 CMOS 的技术水平。

Xilinx 公司在北美有 5 个直销办事处和 75 个地方厂商代理,还有 6 个批发商。在北美以外,公司通过设在英国、德国、日本和香港的直销办事处,以及世界上 27 个国家的代理商和批发商销售它的产品。

Xilinx 公司 1993 年的销售额超过 23 亿美元,它是世界上 CMOS 可编程逻辑器件的最大销售商,也是唯一的能提供 FPGA 和 EPLD 两种器件的公司。

FPGA 和 EPLD

对使用 PAL 的设计者来说,最欣赏的是 PAL 器件的速度、设计的简便性和可预见性。XC7200 系列和 XC7300 系列 EPLD 提供了更高的速度和集成度,并且可以使用用户熟悉的 PALASM 和 ABEL 设计方法进行设计。

为了能在很高的系统速度下进一步提高门数和 I/O 数目,Xilinx 公司提供了理想的逻辑器件 FPGA:它包括三个完整系列、二十多种不同的产品,其中包括世界上最大的 FPGA:25000 门的 XC4025。Xilinx 提供的器件有 300 多种不同的型号,此外,还有 40 多种可用于军事和空间领域的各种型号的器件。Xilinx 公司提供完整的、高度自动化的 FPGA 设计软件,这些软件使用方便,并能同现有的 CAE 工具同时使用。

可编程逻辑门阵列和传统的门阵列

设计和校验快——

Xilinx 公司的 FPGA 和 EPLD 能在几天之内完成设计和校验,而对传统的门阵列来说做同样的处理,则需要几周。FPGA 和 EPLD 没有不可重复使用的工程(NRE)费用,也不必设计样机。

可随意改变设计——

Xilinx 公司的器件逻辑功能是用软件来设置的,而且这个软件可以现场编写,因此修改它不会有任何风险,也就是说,用户可以随时进行修改;设计该器件,一般只要花几个小时就能完成,而对于传统的门阵列则需要花几周时间。无疑,使用 Xilinx 公司的器件,可以省下设计和生产的费用。

进入市场的时间最短——

采用 Xilinx 可编程逻辑器件设计产品,产品进入市场的时间往往只需几天或几周;而用传统的门阵列,则需要几个月。

据 Mcinsey & Co 研究表明,产品晚六个月进入市场就等于消耗掉了产品潜在利润的三分之一。如果使用传统的门阵列,设计上的反复很容易附加许多时间,使产品的开发周期变长。

正确选择器件

一旦决定选用 Xilinx 公司的可编程逻辑器件,首先必须选择产品的系列,挑选器件和产品类型。下面是一个简单的选择过程。

第一步——选择系列

本手册提供了系列结构比较表(表 1.1),速度及集成度表(表 1.2)。有关的表中提供了产品的结构,逻辑能力,设计时序,系统特征等不同系列产品不同的特征。用户可根据自己设计的逻辑功能查表,以便决定使用 XC7200/7300 系列的 EPLD 器件,还是使用 XC2000/XC3000/XC3100 系列的 FPGA 器件,或是使用 XC4000/XC4000A/XC4000H 系列的 FPGA 器件。

第二步——选择器件

现在你已经决定了使用某一种系列的 Xilinx 公司的产品,在这个系列里你可以使用产品比较表(表 1.3)来选择特定的器件。在比较表中,提供了器件门的数目, I/O 的数目,触发器的数目, RAM 的位数, CLB 单元数和宏单元数。

第三步——选择封装

最后,使用封装选择表(表 1.4)和每种封装的 I/O 引脚表(表 1.5)进行正确器件的选择。有关的表都给出了 Xilinx 公司提供的 300 种产品的封装/速度/温度和质量特性。从表中可看出, Xilinx 公司的许多产品有着同样的封装和同样引脚,设计时常常可用高集成度的或低集成度的器件来替代另一种器件而不必改变电路。

表 1.1 系列比较表

结构	EPLD 系列		PFGA 系列	
	XC7200 系列	XC7300 系列	XC2000/L XC3000/A/L XC3100 系列	XC4000/A/H 系列
	PAL 型, AND-OR 宏单元和乘积项	先进的 PLD-在同一 器件中有高速度,高 密度的 FB	门阵列型 许多小功能模块	门阵列型 许多小功能模块
逻辑功能	36~72 个宏单元 集成 4~8 个 PAL22V10	18~144 个宏单元 集成 2~16 个 PAL22V10	600~7,500 个门 集成 TTL, MSI, PLD	1,600~25,000 个门 集成 TTL, MSI, PLD, RAM
设计时序	固定, PAL 型 60MHz-可预测	固定, PAL 型 60MHz-可预测	象门阵列一样依赖 于应用 大于 100MHz, 典型值为 25MHz~ 40MHz (XC3000) 50MHz ~ 80MHz (XC3100)	象门阵列一样依赖 于应用 大于 100MHz 典型值为 30MHz~ 50MHz
I/O 数目	36~72	38~156	多一类似于门阵列 58~176	多一类似于门阵列 64~256
FF 数目	72~144	18~234	多一类似于门阵列 122-1,320	非常多, 256-2,560, 加上片内 RAM, 多 达 18.4K 位
功耗	静态 0.5~1.25W, 典型值 0.75~1.5W	静态 0.4~2.0W, 典型值 0.5~2.25W 可编程的电源管理	非常低, 静态为 mW 量级, 动态—根据应 用, 典型值 0.12~ 1.0W	非常低, 静态为 mW 量级, 动态—根据应 用, 典型值 0.25~ 2.0W
系统特性	保证 100%内部连接 算术进位逻辑 每个宏单元都有算 术逻辑单元 对 XC7200/XC7300 提供 3.3V/5V I/O	保证 100%内部连接 算术进位逻辑 每个宏单元都有算 术逻辑单元 对 XC7200/XC7300 提供 3.3V/5V I/O 3 个全局时钟 12/24mA 输出驱动 超前进位 高输出驱动	2 个全局时钟缓冲器 输出转换率可编程 内部三态总线 对 XC3100 系列, 8mA 输出驱动	8 个全局时钟缓冲器 输出转换率可编程 内部三态总线 FIFO 和 寄存器 RAM JTAG 板测试 快进位逻辑 宽位译码 12mA 输 出驱动, 双线并用可 达 24mA A/H 系列为 (24mA/ 48mA)