

运算放大器应用手册

●曾新民 曾天剑 编著

电子工业

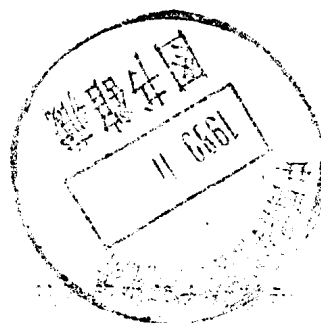
639

2

73.7631
652

运算放大器应用手册

曾新民 曾天剑 编著



电子工业出版社

9010250

内 容 简 介

本手册以运算放大器在应用中所遇到的问题为线索,汇编了有关应用方面丰富的资料,并给以必要的论述。内容包括:运算放大器基础知识;国内外运算放大器的品种和性能;运算放大器参数测试方法;运算放大器的应用技巧;典型应用电路的设计原理和数据;实用电路精选。本手册既是工程技术人员的实用工具书,也可作为初次学用运算放大器的读者的理论指导书。

DT16/36

运算放大器应用手册

曾新民 曾天剑 编著

责任编辑 王昌喜

*

电子工业出版社出版(北京市万寿路)

电子工业出版社发行 各地新华书店经销

山东电子工业印刷厂印刷

(淄博市周村)

*

开本: 787×1092毫米 1/16 印张: 16.625 字数: 436千字

1990年3月第1版 1990年3月第1次印刷

印数: 1~10,100册 定价: 6.00元

ISBN7-5053-0761-4/TN·280

前 言

当今运算放大器已作为一种基本电子元件，在各个电子领域中得到广泛应用。广大电子工程技术人员希望有一部既有一定的理论分析，而又很实用、资料丰富的工具书。因为单纯的实用电路难以使人举一反三，满足在应用中的具体要求，而单纯的理论分析则常常不能即刻解决实际问题。本手册从应用的角度，汇集了国内外运算放大器的品种和引线排列以供读者选型。介绍了运算放大器的测试方法和测试电路，以便读者对所选运算放大器能进行简易测试。为了使读者达到灵活应用运算放大器的目的，对运算放大器内部电路有一定的了解，为此对典型的运算放大器内部电路作了分析。并对典型的应用电路作了原理论述，最后精选了部分实用电路以作参考。期望读者能根据自己的要求，参考本手册，设计出所需的应用电路，起到应用指南的作用。

本书由苏敏之同志审校。

由于编者的水平所限，书中定会存在不少缺点。甚至差错，恳请读者批评指正。

编 者

1989年2月

目 录

第一章 集成运算放大器内电路分析	(1)
第一节 集成运算放大器内电路元件	(1)
一、集成电路制造一般工艺过程	(1)
二、集成运算放大器中的双极型晶体管	(2)
三、集成运算放大器中的结型场效应管	(6)
四、集成运算放大器中的 MOS 场效应管	(7)
五、集成运算放大器中的无源元件	(9)
第二节 集成运算放大器的单元电路	(10)
一、基本差分放大电路	(10)
二、几种常见的差分输入电路	(15)
三、电流源电路	(17)
四、单端化电路	(19)
五、电平移动电路	(20)
六、输出级及保护电路	(21)
第二章 典型集成运算放大器原理	(23)
第一节 通用型运算放大器—— $\mu A741$	(23)
一、电路分析	(23)
二、电参数规范	(35)
第二节 单电源低功耗型运算放大器——8FC7	(35)
一、电路原理	(35)
二、电参数规范	(37)
三、应用中的问题	(37)
第三节 跨导型运算放大器——LM3080	(39)
一、电路原理	(39)
二、跨导型运算放大器的特点	(39)
三、电参数规范	(40)
四、典型应用	(40)
第四节 电流差动型运算放大器——LM3900	(42)
一、电路原理	(43)
二、电参数规范	(44)
三、应用方法	(44)
第五节 自稳零型运算放大器——ICL7650	(46)
一、电路结构	(46)
二、工作原理	(47)
三、电参数规范	(48)
四、一般应用	(49)
第三章 运算放大器的选择	(51)

第一节 运算放大器类型	(51)
一、按电参数指标分类	(51)
二、按工作原理分类	(51)
三、按供电方式分类	(51)
四、按集成度分类	(51)
五、按生产工艺分类	(51)
第二节 国内早期运算放大器	(51)
一、早期运放特点	(51)
二、国内早期运放型号对照	(52)
三、各企业定型的早期运放典型接线	(52)
四、国内部分集成电路生产厂产品代号	(55)
第三节 运算放大器标准化规定	(55)
一、型号命名	(56)
二、外引线排列	(56)
三、电参数标准	(57)
四、优选运放典型接线	(58)
第四节 国外集成电路的识别	(65)
一、国外集成电路型号命名规律	(65)
二、国内外集成运放的相互替换	(73)
第五节 集成运放的进展	(74)
第六节 选择运算放大器的要点	(75)
一、集成运放的优值系数	(75)
二、选择运放的方法	(77)
三、选择运放参考表	(78)
第四章 运算放大器应用基础	(84)
第一节 运算放大器的特性参数	(84)
一、输入特性参数	(84)
二、输出特性参数	(86)
三、电源特性参数	(86)
四、增益特性参数	(87)
五、频率特性参数	(87)
六、噪声特性	(88)
第二节 理想运算放大器	(91)
一、理想运放的等效模型	(91)
二、理想运放等效模型应用	(92)
第三节 运放闭环后的特性	(93)
一、开环增益和闭环增益	(93)
二、开环输入电阻和闭环输入电阻	(95)
三、开环输出电阻和闭环输出电阻	(96)
四、开环带宽和闭环带宽	(97)
第四节 运放参数不理想引入的误差	(97)
一、开环增益有限引起的误差	(98)
二、基流引起的误差及消除	(99)

三、失调电压及失调电流引起的误差	(100)
四、输入电阻有限引入的误差	(101)
五、输出电阻不为零引起的误差	(102)
六、共模抑制比有限引起的误差	(102)
七、输入电容对闭环增益的影响	(104)
八、噪声的计算	(104)
第五节 运算放大器的稳定性	(107)
一、正弦响应特性——波特图	(107)
二、闭环系统稳定性判别方法和稳定裕量	(109)
三、瞬态响应特性	(111)
第五章 运算放大器的参数测试	(115)
第一节 测试系统原理及辅助电路	(115)
一、闭环测试系统原理	(115)
二、辅助运放反馈网络的设计	(116)
三、辅助电路	(117)
第二节 主要参数测试	(120)
一、输入失调电压 V_{IO} 的测试	(120)
二、 I_{IO} 、 I_{ib} 的测试	(121)
三、开环电压增益 A_{od} 的测试	(122)
四、共模抑制比 $CMRR$ 的测试	(123)
五、 P_D 和 V_{op-p} 的测试	(124)
第三节 参考参数的测试	(125)
一、差模输入电阻 R_{id} 的测试	(125)
二、共模输入电阻 R_{ic} 的测试	(125)
三、开环输出电阻 R_o 的测试	(126)
四、电源电压抑制比 $\pm PSSR$ 的测试	(126)
五、-3dB带宽 f_c 的测试	(126)
六、0dB带宽 f_{co} 的测试	(126)
七、全功率带宽 f_p 的测试	(127)
八、转换速率 SR 及过载恢复时间 t_{re} 的测试	(127)
九、建立时间 t_s 的测试	(127)
十、噪声的测试	(128)
十一、相移的测试	(130)
第四节 极限参数的测试	(130)
一、最大输出电压 $\pm V_{om}$ 和最大输出电流 $\pm I_{om}$	(130)
二、最大供电电压 $V_{\pm m}$	(131)
三、最大共模输入电压 V_{icm}	(131)
四、最大差模输入电压 V_{idm}	(132)
五、最大输入电流 I_{idm}	(132)
第五节 运放电参数特性的老化和筛选	(132)
第六章 运算放大器的应用技巧	(134)
第一节 运算放大器自激的消除	(134)
一、相补方法	(134)

二、相补电路	(137)
第二节 运算放大器输出零点的调节	(139)
一、零点调节方法	(139)
二、调零电路选择	(140)
第三节 运算放大器性能扩展技术	(141)
一、提高输出电压	(142)
二、增大输出电流	(142)
三、提高输入电阻	(142)
四、扩展全功率带宽	(145)
五、提高共模抑制比	(146)
六、减小温度漂移	(146)
第四节 应用中的几个实际问题	(147)
一、单电源供电问题	(147)
二、输出电平偏置接口问题	(147)
三、安全保护问题	(148)
四、电路板的制作和屏蔽问题	(149)
第七章 典型应用电路	(152)
第一节 比例放大电路	(152)
一、反相输入比例放大电路	(152)
二、同相输入比例放大电路	(153)
三、差动输入比例放大电路	(154)
第二节 测量电路	(155)
一、模拟电表电路	(155)
二、桥路传感测量电路	(159)
三、远距离测量放大电路	(162)
第三节 运算电路	(163)
一、加法器和减法器	(163)
二、积分器和微分器	(165)
三、对数和反对数放大器	(168)
四、乘法器和除法器	(170)
第四节 有源滤波器	(173)
一、无限增益单反馈型滤波器	(175)
二、无限增益多反馈型滤波器	(185)
三、压控电压源型滤波器	(191)
四、积木式滤波器	(198)
五、模拟电感和电容倍增器	(212)
第五节 比较器电路	(215)
一、比较器主要技术指标	(215)
二、几种基本比较器电路	(216)
三、专用比较器电路	(218)
第六节 信号变换电路	(222)
一、D/A变换器	(222)
二、VFC变换器	(225)

第七节 电压源和电流源	(228)
一、基准电压源	(228)
二、功率电源	(228)
三、电流源	(230)
第八节 信号发生器电路	(230)
一、正弦波发生器	(230)
二、方波和矩形脉冲波发生器	(236)
三、三角波和锯齿波发生器	(237)
四、阶梯波发生器	(239)
第八章 应用电路精选	(242)
第一节 各种放大电路	(242)
第二节 元件模拟及测量电路	(244)
第三节 运算电路	(245)
第四节 比较器电路	(247)
第五节 信号变换电路	(249)
第六节 信号发生器	(250)
第七节 电压源和电流源电路	(253)
第八节 控制电路	(255)
主要参考资料	(256)

第一章 集成运算放大器内电路分析

第一节 集成运算放大器内电路元件

一、集成电路制造一般工艺过程

集成电路是按具有一定功能的线路，将其元件如电阻、电容、晶体管及相互的连接线，在一系列工艺过程中，同时制作在一块硅片上的电路。以NPN管的制造为例，制作过程大致可分成七道工序：

1. 隐埋层扩散

首先制作线路中所有晶体管的集电极。将加工好的P型单晶硅片作衬底，硅片厚约 $250\mu\text{m}$ ，杂质浓度约 10^{16} 原子/ cm^3 ，电阻率约 $8\sim 13\Omega\cdot\text{cm}$ 。为降低集电极电阻，在集电区位置先做埋层扩散，扩散杂质常用砷或锑，埋层电阻一般为 $20\sim 50\Omega/\square$ ，每次扩散之前都需进行氧化、光刻两个步骤。氧化是在高温 $1100\sim 1200^\circ\text{C}$ 下，使硅片上生成 $1\mu\text{m}$ 厚的二氧化硅的保护层。光刻的目的是要通过腐蚀的方法，在需要做埋层扩散的位置，准备好扩散的窗口。光刻的过程是在氧化层上涂敷感光胶，然后覆盖掩模板，再进行紫外线曝光，经过显影、定影，最后用氢氟酸腐蚀。对于负性胶，未被曝光的部分，氧化层将被腐蚀掉，而露出硅片作为扩散的窗口。隐埋层扩散就通过窗口以高浓度的N型杂质扩散，在窗口底形成一层低电阻率的 N^+ 区隐埋层，如图1-1-1所示。

2. 外延层生长

第二道工序为生长N型外延层。晶体管的集电极由外延层材料构成，因此外延层厚度及其N型杂质浓度的大小决定了晶体管集-基击穿电压。通常要求外延层厚度约 $7\sim 15\mu\text{m}$ ，杂质浓度约 10^{15} 原子/ cm^3 ，电阻率约 $5\Omega\cdot\text{cm}$ ，外延生长后剖面结构如图1-1-2所示。

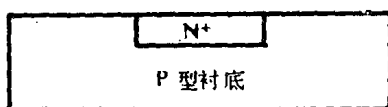


图1-1-1 隐埋层扩散

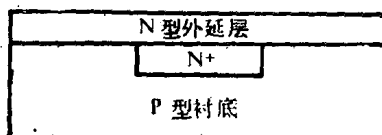


图1-1-2 外延层生长

3. 隔离扩散

第三道工序为隔离扩散。因为全部线路元件都集成在一块硅片衬底上，元件之间需要互相隔离。有两种隔离方法，一种叫介质隔离，是利用 SiO_2 做绝缘材料将电路各元件隔开，这种工艺较复杂，但由于做成的电路电性能好，至今还有用于高温、高压、高速的运算放大器生产中。另一种叫PN结隔离，是利用PN结反偏的方法实现隔离，这种方法存在反向漏电流、PN结电容、寄生晶体管效应等缺点，但由于工艺简单，因而被广泛采用。在进行PN结隔离扩散之前也要进行氧化、光刻扩散槽，隔离扩散用硼做P型杂

质源进行高浓度扩散，扩散电阻约为 $20\sim40\Omega/\square$ ，这次扩散必须穿透外延层与衬底连通，如图1-1-3。

4. 基区扩散

第四道工序是晶体管的基区扩散，基区扩散通常为扩硼，扩散深度约 $1\sim3\mu\text{m}$ ，扩散电阻约 $100\sim300\Omega/\square$ ，这次扩散同时也制成线路中所需的电阻。基区扩散后剖面结构如图1-1-4所示。

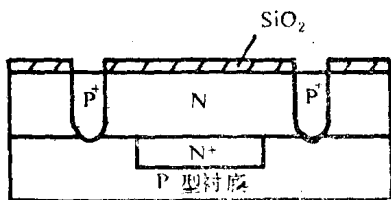


图1-1-3 隔离扩散

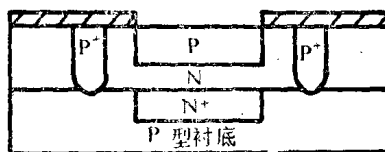


图1-1-4 基区扩散

5. 发射区扩散

第五道工序是作发射区和集电区接头扩散，在氧化光刻之后，用磷作 n 型杂质源进行重掺杂扩散，扩散深度约 $0.5\sim2.5\mu\text{m}$ ，薄层电阻约 $2\sim10\Omega/\square$ ，发射区扩散后的剖面结构如图1-1-5所示。

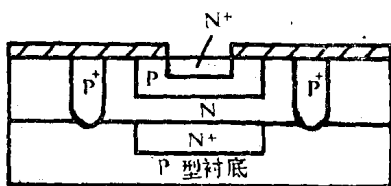


图1-1-5 发射区扩散

面如图1-1-5所示。

6. 刻引线孔和蒸铝

第六道工序是刻引线孔和蒸铝。先进行光刻将所有元件的连接端引线孔准备好，然后进行真空镀膜在硅片上覆盖约 $1\mu\text{m}$ 的铝层。

7. 刻铝

第七道工序是刻铝。即根据线路对各元件间相互连接的要求，把不需要的铝膜用光刻的方法刻除，这样集成电路就基本完成。其中单只 NPN 晶体管的平面和剖面示意图如图1-1-6。

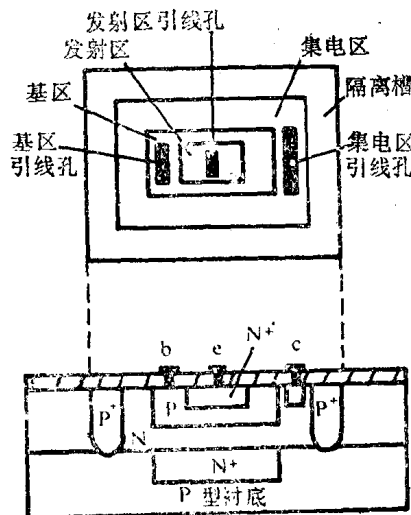


图1-1-6 NPN晶体管的平面和剖面图

二、集成运算放大器中的双极型晶体管

在集成运算放大器中双极型晶体管的类型较多，除了NPN管以外还有纵向PNP管和横向PNP管，而NPN管中又有一种叫超 β 管。在结构上看，又有多集电极或多发射极管。现重点叙述这些特殊管的特点和应用场合。

1. 横向PNP晶体管

在集成运算放大器中横向PNP管常用作偏置、电平移动、放大级的有源负载等。在集成电路中横向PNP管结构如图1-1-7所示。由图可见，管子的集电区围绕发射区呈P型环状，而基区孔位于环形集电区外面的N型外延层中，这样，从发射区注入的空穴，以平行于表面的流动方向渡越N型基区，几乎在抵达基区孔以前便被P型集电区所收集，因为载流子的流向是“横向的”，故称为横向PNP管。这种管子在制做时，由于它的发射区和集电区的P型层与形成NPN管基区的P型层是在同一次扩散中完成，使得横向PNP管的集电区掺杂比基区重，因而结构上必须加宽基区，以免在最大集-射电压工作时集-基耗尽层扩展到发射区。这种结构和工艺导致横向PNP管的缺点是：频率特性不好， f_T 约为5MHz，这一指标只有典型的npn管的百分之一；电流增益小，而且在增大集流时电流增益下降很快。典型的横向PNP管低电流时 β 大约为30到50，在集电极电流为几十微安时 β 便开始减小，当集电极电流为1mA时 β 已下降到小于10。但是横向PNP管基区宽，掺杂轻带来的好处是反向be结的耐压增加，用这种管作输入级可承受较大的差模电压。

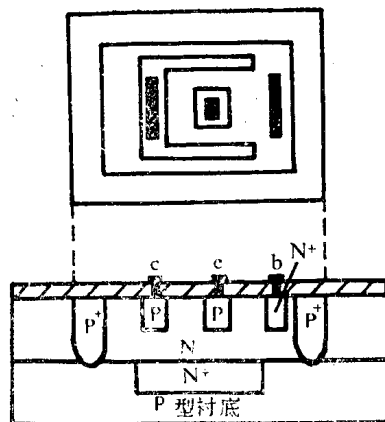


图1-1-7 横向PNP管

2. 衬底PNP晶体管

横向PNP管大电流时性能差，而运放常用PNP管作B类推挽输出，集电极电流在

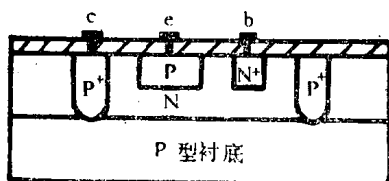


图1-1-8 纵向PNP晶体管

10mA左右条件下工作。为适应这种要求，常采用另一种结构；用衬底本身代替扩散形成的P型区作晶体管的集电区，如图1-1-8所示。因电流是纵向流动的，这种晶体管因而也称为纵向PNP管。这种器件在整体尺寸相同时，发射区的有效横截面面积远大于横向PNP管的相应面积，大电流能力得到改善。但集电极电流要在P型衬底区流过，该区电阻率较高、会形成较大的串联集电区电阻，降低器件性能。另外，这种晶体管只能用于射随器组态，因为集电极就是衬底，它必须同电路中最负的电位连接。这种管子的电流放大系数 β 一般小于50， f_T 约在10MHz左右。

3. 超 β 晶体管

为了提高运算放大器输入阻抗和减小温度漂移，它的输入级常采用超 β 管。超 β 管的 β 值可达2000~10000倍。采用超 β 管的运算放大器可从输入偏流的数值判断出来，它的典型值在1nA左右，比简单差分输入级小两个数量级，而比JFET输入级大一个数量级。超 β 输入级运算放大器的差模输入阻抗可达50M Ω ，而耐差模输入电压小，通常输入保护电路在输入电压超过1V时起作用，限制电流不超过 ± 10 mA，如美国国家半导体公司的LM308等产品就采用超 β 管。

4. 多集电极晶体管

为改进运算放大器的性能，在集成电路制造中，设计人员可充分利用集成工艺的便

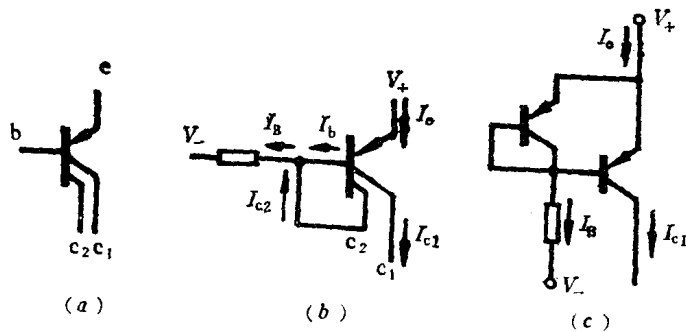


图1-1-9 多集电极晶体管

$\beta_1 \left(= \frac{I_{c1}}{I_b} \right)$ 和 $\beta_2 \left(= \frac{I_{c2}}{I_b} \right)$ 上升时, I_{c1} 和 I_{c2} 上升, 但由于 I_B 恒定, 则 $I_b (= I_B - I_c)$ 下降, 从而使 I_{c1} 、 I_{c2} 下降趋于原值。这种恒流源电路的优点是晶体管的 β 在生产中易于控制, 它仅决定于两集电区面积比。如作为一个等效晶体管看待, 设基极电流为 I_B , 集电极电流为 I_{c1} , 等效电流放大系数为 $\beta = \frac{I_{c1}}{I_B}$, 两个集电区 A_{c1} 和 A_{c2} 的面积比为 N , 因为是共同基极, 则两集电极电流之比等于对应集电区面积比:

$$\frac{I_{c1}}{I_{c2}} = \frac{\beta_1}{\beta_2} = N$$

$$\beta = \frac{I_{c1}}{I_B} = \frac{I_{c1}}{I_{c2} + I_b} = \frac{N}{1 + \frac{1}{\beta_2}}$$

如 $\beta_2 \approx 1$, 则 $\beta = \frac{N}{2}$ 。集电区面积比在设计中确定后, 电流放大系数也就确定了, 减少了

由于工艺不稳定带来的分散性。这种电流源具有约为 r_e/μ 的输出电阻, 式中 r_e 为基-射二极管的扩散电阻, μ 为基区宽度调制参数。

5. 双极型晶体管的特性参数及等效电路

(1) 大信号特性

由半导体理论得出, 在大信号作用下, 共射连接的 npn 双极型晶体管, 可用图 1-1-10 简化模型表示。供工作于正向作用区时, 晶体管偏置电路计算使用。

在大信号作用下 ($V_{be} > 4V_T$) 集电极电流

$$I_c = I_s \exp \frac{V_{be}}{V_T}$$

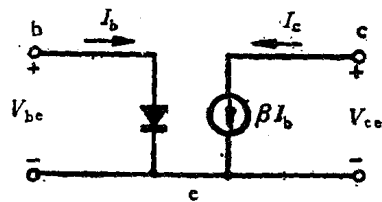
式中 I_s 为 pn 结反向饱和电流, 典型值 $10^{-14} \sim 10^{-15} \text{ A}$ 。

$V_T = \frac{kT}{q}$ 称热电压, k 为玻耳兹曼常数等于 $1.38 \times 10^{-23} \text{ 焦/K}$, q 为电子电量等于

$1.6 \times 10^{-19} \text{ 库仑}$, T 为绝对温度, 单位为 K, 在 300K 下 $V_T = \frac{kT}{q} \approx 26 \text{ mV}$, $V_{be(\text{on})}$ 通常为 $0.6 \sim 0.7 \text{ V}$, 温度系数典型值 $-2 \text{ mV/}^\circ\text{C}$ 。

集电极电压变化时, 基区宽度随 V_{ce} 增大而减小, 集电极电流表示式修改为

利条件, 制造成多集电极晶体管, 如图 1-1-9(a) 所示。这种多极晶体管有两种用法。一是作为两个晶体管分别使用; 另一是作为具有温度补偿的恒流源用, 如图 1-1-9(b) 可等效为图 1-1-9(c)。温度补偿的原理如下: 因其中一个集电极和基极相连, 形成电流负反馈, 当温度上升引起



1-1-10 共发射极晶体管大信号模型

$$I_c = I_s \left(1 + \frac{V_{ce}}{V_A} \right) \exp \frac{V_{be}}{V_T}$$

式中 $V_A = \frac{I_c}{\frac{\partial I_c}{\partial V_{ce}}}$ 称欧拉 (Early) 电压, 是晶体管计算输出阻抗和用计算机分析电路的

常用模型参数。它可从晶体管特性曲线与 V_{ce} 轴线相交得到图1-1-11, 典型值 $V_A = 50 \sim 100V$, 是与 I_c 大小无关的常数。

(2) 小信号特性

所谓小信号是指使晶体管工作在线性状态下的信号, 为此要求小信号的最大值 $V_{im} = \Delta V_{be} \ll V_T$, 在 $25^\circ C$ 时, 当 $V_i \leq 10mV$, 线性误差小于 10%, 已可认为是小信号了。小信号作用下双极型晶体管的计算可采用图1-1-12所示的等效电路。图中参数意义及相互关系为:

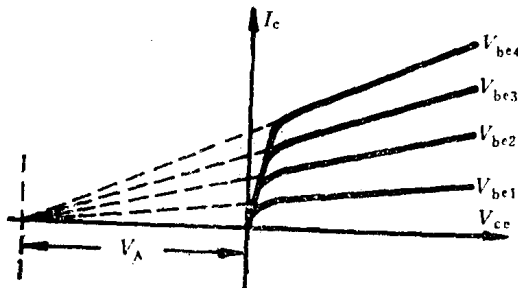


图1-1-11 Early电压

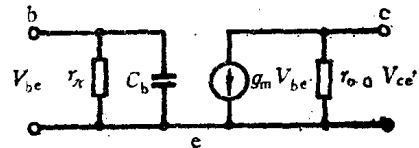


图1-1-12 共发射极晶体管小信号模型

(1) g_m ——跨导

$$g_m = \frac{dI_c}{dV_{be}} = \frac{d}{dV_{be}} I_s \exp \frac{V_{be}}{V_T} = \frac{I_c}{V_T}$$

跨导与偏置电流 I_c 成线性关系。在 $25^\circ C$ 及 $I_c = 1mA$ 时, $g_m = 38mA/V$ 。

(2) r_x ——双极型晶体管小信号输入分路电阻。它取决于电流增益并和 I_c 成反比。

$$r_x = \frac{u_i}{i_b} = \frac{\beta_o}{g_m}$$

式中 $\beta_o = \frac{\Delta I_c}{\Delta I_b}$ 为小信号电流增益。

(3) C_b ——基区充电电容

$$C_b = \tau_F g_m$$

式中 $\tau_F = \frac{Q_e}{I_c} = \frac{W_B^2}{2D_n}$ 为正向基区渡越时间。 W_B 为基区宽度, D_n 为扩散常数。对于 npn 管 $\tau_F = 0.1 \sim 1ns$ 对于 PNP 管 $\tau_F = 20 \sim 40ns$ 。

(4) r_o ——双极型晶体管小信号输出电阻。和 I_c 成反比。当 $I_c = 1mA$, $r_o = 50 \sim 100k\Omega$ 。

$$r_o = \frac{\Delta V_{ce}}{\Delta I_c} = \frac{V_A}{I_c} = \frac{V_A}{V_T g_m} = \frac{1}{\eta g_m}$$

式中 $\eta = \frac{V_T}{V_A}$, 设 $V_A = 100V$, 则在 $25^\circ C$ 时, $\eta = 2.6 \times 10^{-4}$ 。

三、集成运算放大器中的结型场效应管

结型场效应管在集成运算放大器中常用作输入器件，以提高运算放大器的输入阻抗。结型场效应管有p沟耗尽型和n沟耗尽型两种，在运算放大器中以p沟道类型居多。

下面以p沟道J-FET为例，简要叙述其特性。

图1-1-13(a)为p沟J-FET的剖面结构图，图1-1-13(b)和图1-1-13(c)为它的示意图

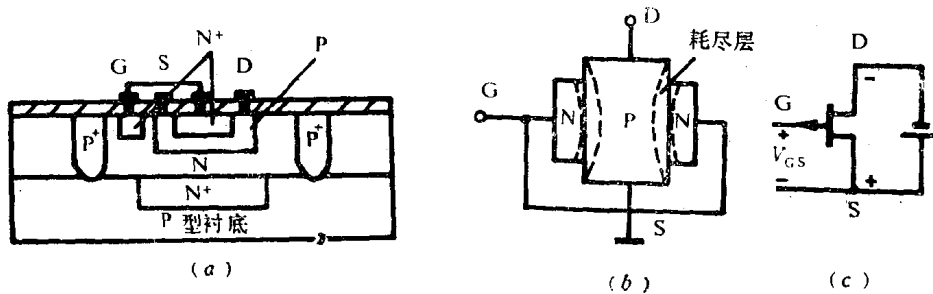


图1-1-13 p沟J-FET

和表示符号。当漏极上加负压 V_{DS} ，栅极电压适当时，则有电流从源极流向漏极，漏极特性曲线 $I_D = f(V_{DS})|_{V_{GS}=\text{常数}}$ 如图1-1-14(a)所示。特性曲线可分为两个工作区：夹断区（或称饱和区——指漏电流饱和，和双极型管的压降饱和意义不同，所指特性曲线的部位也不同）和预夹断区（或称可控电阻区）。

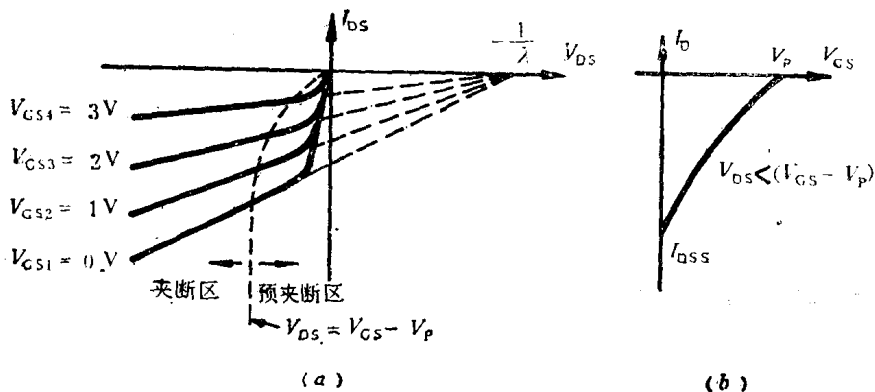


图1-1-14 P沟J-FET特性曲线

在适当漏源电压下（ $|V_{DS}| < |V_{GS} - V_P|$ ），漏电流 I_D 受 V_{GS} 的控制。 V_{GS} 为正，沟道收缩漏电流减小，当 $V_{GS} = V_P$ 时，沟道被夹断，如图1-1-14(b)的转移特性 $I_D = f(V_{GS})|_{V_{DS}=\text{常数}}$ 所示。 $V_{DS} = 0$ 时，沟道被耗尽区夹断所需的栅源电压 V_P 称为夹断电压，对P沟器件此值为正，典型值为1~3V。

在 V_{GS} 一定时， I_D 也随 V_{DS} 增加而增加，当 V_{DS} 很小时，沟道象一个电阻，漏电流 I_D 和漏源电压 V_{DS} 成正比，对应于不同的 V_{GS} ，则有不同的电阻值，其阻值从几十欧姆到

几十兆欧。 $V_{GS}=0$ 时,漏源间电阻称为导通电阻 $R_{on} = \frac{V_{DS}}{I_D}$ 。当 V_{DS} 增大到 $|V_{DS}| \geq |V_{GS} - V_P|$, 器件工作进入饱和区,即漏极电流几乎与 V_{DS} 无关。而此时漏极电流和栅源电压之间近似存在平方律关系:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

式中 I_{DSS} 是栅源电压为零时的饱和漏电流,一般规定在 $|V_{DS}| = 10V$ 测量,对 P 沟器件此值为负。

在放大电路中应用时, JFET 工作在饱和区,可用大信号模型图 1-1-15(a) 和低频小信号模型图 1-1-15(b) 来描述。图中 $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 (1 - \lambda V_{DS})$ 。

图中: λ ——相当于双极型晶体管欧拉电压的倒数,典型值为 $10^{-2} \frac{1}{V}$,

$$g_m \text{——为小信号低频跨导。} g_m = \frac{dI_D}{dV_{GS}} \Big|_{V_{DS}=\text{常数}} = -\frac{2I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P} \right) = g_{m0} \sqrt{\frac{I_D}{I_{DSS}}}$$

式中 $g_{m0} = -\frac{2I_{DSS}}{V_P}$ 。 g_m 与 V_{GS} 关系可用图 1-1-16 表示

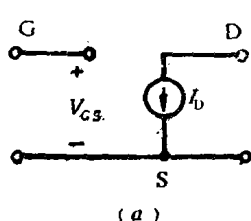
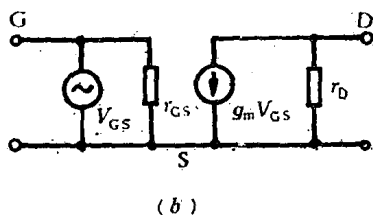


图1-1-15 P沟J-FET等效模型



(b)

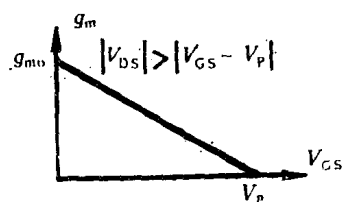


图1-1-16 P沟J-FET跨导特性

$$r_D \text{——为 JFET 小信号输出电阻, } r_D \approx \frac{\partial V_{DS}}{\partial I_D} \Big|_{V_{GS}} = \frac{1}{\lambda} \cdot \frac{1}{I_D}。$$

r_{gs} ——为 JFET 动态输入电阻。JFET 的 V_{GS} 极性与 V_{DS} 极性必须相反,其输入电阻是反偏的 PN 结,交流输入电阻可达 $10^8 \Omega$ 以上。

对于 JFET,存在零温度系数点电压 V_{GSZ} 和相应的 I_{DZ} ,可用下式计算。

$$V_{GSZ} \approx V_P \pm (0.63 \sim 0.68) V$$

$$I_{DZ} = I_{DSS} \left(\frac{0.63 \sim 0.68}{V_P} \right)^2$$

如果将电流和电压符号改成相反,以上分析的结论,也适用于 N 沟 JFET。

四、集成运算放大器中的 MOS 场效应管

由于 MOS 工艺有利于大规模集成,及它的低功耗、高栅源阻抗等优点,早在七十年代初期,美国 RCA 公司就生产一种以 P 沟 MOS 管作输入级,仍用双极性晶体管作输出级,二者兼容的产品 CA3140。随后出现了 N 沟增强型全部 MOS 管组成的运算放大器,到八十年代初运算放大器的制造,已能用 CMOS 工艺生产第四代运算放大器,如美国的 Intersil 公司生产了动态校零运放 ICL7650。下面简要叙述 N 沟 MOS 场效应晶体管

特性。

MOSFET和JFET其特性相似，但导电机理和结构不同。MOS 器件按导电特性分 P 沟和 N 沟两种，按导电机理又分为增强型和耗尽型，故共有四种类型，表示符号如图 1-1-17。图 1-1-18 为 N 沟 MOS 场效应晶体管的基本剖面结构，这种结构特点是，在栅极未加正电压时，漏源间 PN 结反偏没有电流通过，加上 V_T (开启电压) 电压后，在栅极下

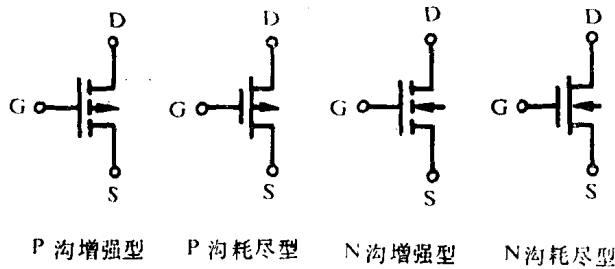


图1-1-17 MOS-FET表示符号

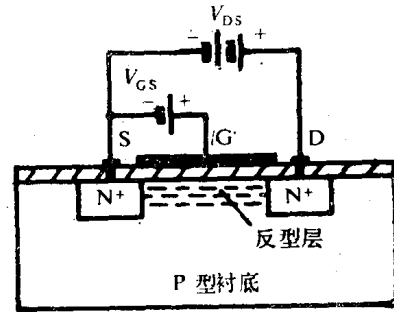


图1-1-18 N沟MOS-FET剖面图

面的硅表面上聚集大量的电子，形成一个能导电的N型层，这个N型层是在P型硅表面由外加电压形成，常叫做反型层，这个反型层成为导电沟道，这个导电沟道，随着正电压的增加，导电性能也跟着增强，所以这种类型MOS管称为增强型。如果P型硅的掺杂浓度很低，即使栅极上没有加电压，氧化膜中正电荷也能吸引足够的电子在硅表面上形成反型层，此时只要加上 V_{DS} 就会有电流通过，栅压的控制作用是加上负电压使原有的反型层“耗尽”，所以这种类型的MOS管称为耗尽型。

N沟增强型MOS-FET的输出特性和转移特性如图 1-1-19(a)和图 1-1-19(b)所示。

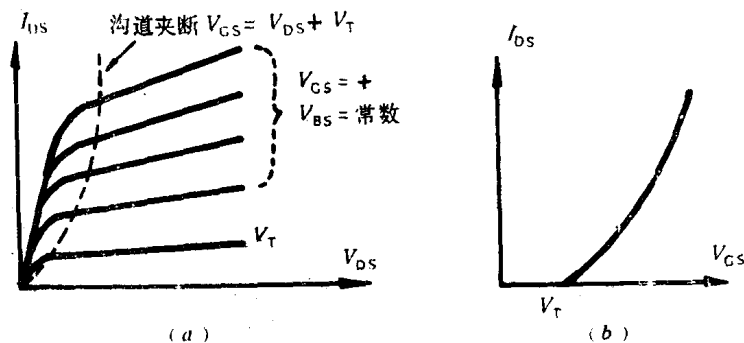


图1-1-19 N沟增强型MOS-FET特性曲线

和 JFET 相似其工作区域可分为非饱和区及饱和区两部分，并可分别用下列方程描述。

非饱和区：

$$V_{DS} < V_{GS} - V_T$$

$$I_D = K[2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

饱和区：

$$V_{DS} \geq V_{GS} - V_T$$

$$I_D = K(V_{GS} - V_T)^2 \cdot (1 + \lambda V_{DS}) \approx K(V_{GS} - V_T)^2$$

式中 $K = \frac{\mu \epsilon_{ox}}{2t_{ox}} \left(\frac{W}{L} \right) = \frac{\mu C_{ox}}{2} (W/L) = K' \left(\frac{W}{L} \right)$ 称为传导因子。其中， μ 为沟道载流