

科海培训中心
系列教材

IBM PC/XT 微型计算机 接口技术

编著 张昆藏



清华大学出版社

5

IBM PC/XT 微型计算机
接 口 技 术

张昆藏 编著
白英彩 审校

清华大学出版社

内 容 简 介

此书以 IBM PC/XT 及其各种兼容机(国产 0520 系列)为典型机,介绍微型计算机的接口技术。内容有导论、系统存储器 and DMAC、系统板上的 I/O 芯片和中断系统、键盘接口技术、CRT 接口技术、打印机接口技术、异步通信接口技术、软磁盘驱动器接口技术、硬磁盘驱动器接口技术、模拟量 I/O 接口技术,共十章。并有汇编指令系统、BIOS 软件中断、PC-DOS 功能调用三个附录。此书将接口技术的基本理论与具体实例相结合,概念清晰、实例丰富,适合于从事微型计算机科研、应用开发、设备维护等科技人员参考,也可作为大专院校有关专业的教学参考书。

(京)新登字 158 号

IBM PC/XT 微型计算机

接 口 技 术

张昆戴 编著

白英彩 审校

☆

清华大学出版社出版

北京 清华园

北京通县宏飞印刷厂印装

新华书店总店科技发行所发行

☆

开本: 787×1092 1/16 印张: 18.5 字数: 450 千字

1991 年 3 月第 1 版 1993 年 7 月第 3 次印刷

印数: 10001—20000

ISBN 7-302-00875-2/TP·318

定价: 13.50 元

前 言

IBM 个人计算机以其结构设计先进、性能价格比好、软件配置丰富、发展远景好，争取了越来越多的用户，已成为当代微型计算机的主流产品。国产 0520 系列是与 IBM PC/XT 兼容的优选微型计算机系统。本书在阐述接口技术基本概念和理论时，尽力做到与 PC/XT 的具体实例相结合，所给出的范例程序均可在 IBM PC/XT 微型机上验证。本书既介绍外部设备的基本性能、接口的硬件组成，也介绍接口的软件知识，努力使接口技术的硬、软件知识紧密结合。

本书共十章。第一章导论介绍接口技术基本概念、PC/XT 的系统板和处理器子系统，然后从结构和时序两个方面讲述 PC/XT 的系统总线，为全书打下基础。第二章、第三章介绍 PC/XT 的外部空间结构、地址分配和系统对编程 I/O、中断、DMA 三种基本 I/O 控制方式的支持，以此建立 PC/XT 接口技术的环境。第四章到第九章分章介绍 PC/XT 的键盘、CRT 显示器、打印机、异步通信设备、软磁盘驱动器和硬磁盘驱动器的接口技术。这六章都以如下顺序组织内容：外部设备功能简介、接口硬件电路、接口编程举例、ROM-BIOS 中的此接口 I/O 功能程序、软件中断调用举例。第十章介绍模拟量 I/O 接口技术，在介绍 D/A、A/D 转换基本原理后，介绍几种典型芯片在 PC/XT 微机上的连接和编程使用。此章不仅使接口技术知识的介绍更全面，而且为将 PC/XT 微机用于实时检测和控制的用户提供了有益的参考。

全书有近 200 张图表，并附有汇编指令系统参考、BIOS 软件中断、PC-DOS 系统功能调用三个附录。

由于本人水平有限，书中谬误之处难免，敬请读者批评指正。

多年来，上海交通大学白英彩教授、苏州计算机厂张盛森同志给予我极大的鼓励和支持，并为本书提出不少宝贵意见，特别是本书能顺利出版得到了北京科海培训中心的大力支持和赞助，编者在此仅致诚挚的谢意。

张昆藏

目 录

第一章 导论	1
第一节 接口技术的基本概念	1
一、接口的功能	1
二、端口的编址方式	2
三、I/O 控制方法	4
第二节 PC/XT 的系统板及处理器子系统	7
一、系统板的组成	7
二、工作在最大组成方式下的 8088 微处理器	9
三、PC/XT 的多处理器结构	12
第三节 PC/XT 的系统总线	14
一、系统总线时序基准电路	14
二、总线仲裁器和系统总线结构	17
三、系统总线周期时序	20
四、IBM PC 总线标准	26
第二章 PC/XT 的系统存储器和 DMA 控制器	32
第一节 PC/XT 的系统存储器配置	32
第二节 动态 RAM 及奇偶校验	34
一、64K×1 位的动态 RAM 芯片	34
二、系统板上的动态 RAM 结构	35
三、奇偶校验电路	37
第三节 直接存储器访问方式	37
一、DMA 控制器的主、从工作方式	37
二、DMA 控制器的引脚信号	38
三、DMA 控制器的时序	41
第四节 8237A-5DMA 控制器的编程	42
一、DMA 操作模式和传送类型	42
二、8237A-5 的内部寄存器	43
三、编程举例	45
第三章 系统板上的 I/O 芯片和中断系统	49
第一节 PC/XT 的 I/O 端口地址	49
一、输入/输出指令	49
二、PC/XT 的 I/O 地址分配	50
第二节 8255A-5 可编程并行接口芯片	52
一、8255A-5 的性能和操作模式	52
二、8255A-5 在系统板上的连接使用	55
第三节 8253-5 可编程定时器	57
一、8253-5 的性能和操作模式	58
二、8253-5 在系统板上的连接使用	61

第四节	PC/XT的中断系统	63
一、	中断类型和中断向量表	63
二、	0~4型的中断	64
第五节	以单片8259A实现硬件中断管理	69
一、	8259A引脚信号及内部结构	70
二、	8259A的编程使用	71
三、	数字钟程序	75
第四章	键盘接口技术	79
第一节	键盘及其接口电路	79
一、	键盘	79
二、	键盘接口电路	82
第二节	键盘硬件中断处理	83
一、	控制键意的功能键和专用组合键	83
二、	键盘标志位和键盘缓冲区	85
三、	键盘硬件中断服务程序	87
四、	硬件中断写入缓冲区的键代码	89
第三节	键盘I/O功能程序	92
第五章	CRT显示器接口技术	95
第一节	CRT显示器原理和配置	95
第二节	彩色显示器适配器	98
一、	操作模式和颜色控制	99
二、	CRT控制器和同步扫描	103
三、	象点的I.R.G.B信号输出	109
四、	状态读出和光笔接口	112
五、	适配器编程举例	114
第三节	显示I/O功能程序	117
第四节	软件中断INT10H使用举例	128
第六章	打印机接口技术	131
第一节	FX-80/100打印机	131
一、	针式打印机工作原理	131
二、	FX-80/100打印机性能	132
三、	FX-80/100打印机控制命令	133
第二节	打印机适配器和打印I/O功能程序	137
一、	打印机适配器框图	137
二、	打印机接口信号	139
三、	打印机I/O功能程序	141
第三节	软件中断INT17H使用举例	143
一、	ROM-BIOS中的屏幕拷贝程序	143
二、	CC-DOS中的屏幕拷贝程序	146

第七章 异步通信接口技术	150
第一节 串行通信及串行总线标准	150
一、串行通信的一般概念	150
二、调制解调器(MODEM).....	154
三、串行总线标准 RS-232C	156
四、20mA 电流环标准	160
第二节 异步通信适配器	164
一、INS 8250 的性能和引脚信号	163
二、INS 8250 内部寄存器	166
三、INS 8250 编程举例	171
第三节 异步通信 I/O 功能程序	173
第八章 软磁盘驱动器接口技术	177
第一节 IBM 5$\frac{1}{4}$英寸软盘驱动器	177
一、PC/XT 软盘驱动器的配置	177
二、软盘信息记录格式	177
三、PC/XT 的软盘驱动器	179
第二节 软盘驱动器适配器	181
一、软磁盘信息的存取过程简述	181
二、PC/XT 软盘驱动器适配器	183
三、软盘控制器的命令和工作过程	189
第三节 FDC 编程和软盘 I/O 功能程序	192
一、FDC 编程	193
二、软盘 I/O 功能程序 DISKETTE-IO(INT13H)	195
第四节 软件中断 INT13H 使用举例	198
第九章 硬磁盘驱动器接口技术	202
第一节 硬磁盘驱动器简介	202
一、温彻斯特技术	202
二、PC/XT 的硬盘驱动器	203
三、硬磁盘磁道格式和交叉存取	204
第二节 硬磁盘驱动器适配器	205
一、硬盘控制器的接口信号	206
二、控制器 I/O 接口的主机可访问寄存器.....	208
三、硬盘控制器的命令	211
第三节 硬盘 I/O 功能程序	216
一、PC/XT 的中断向量表	216
二、硬盘 I/O 功能程序 DISK-IO(INT13H)	220
第四节 PC/XT 的启动和系统自举过程	223
一、冷启动与热启动	223

二、PC-DOS 的组成	224
三、ROM-BIOS 对 PC-DOS 的引导	224
四、PC-DOS 的自举过程	225
第十章 模拟量 I/O 接口技术	229
第一节 计算机的模拟量输入、输出通道	229
一、模入、模出通道的基本组成	229
二、采样保持电路	229
三、多路模拟开关	231
第二节 D/A 转换器	232
一、D/A 转换器的原理	233
二、DAC 使用举例	234
第三节 A/D 转换器	241
一、A/D 转换器的原理	242
二、A/D 转换器的性能参数	244
三、ADC 使用举例	247
附录 1 汇编指令系统参考	253
附录 2 BIOS 软件中断	272
附录 3 PC-DOS 2.0 版系统功能调用	282

第一章 导 论

连接计算机系统中的各种功能部件，构成一个完整的、实用的计算机系统，这是接口技术的广义定义。依此定义，实现处理器到系统总线连接的总线驱动器、数据收发器、时钟电路等称之为处理器接口。此外，还有 RAM 接口、ROM 接口、外部设备接口等等。更为流行的观点认为接口技术是把由处理器、RAM、ROM 等组成的基本系统与外部设备连接起来，从而实现计算机与外部世界通讯的一门技术，即仅指 I/O 设备接口技术。本书以接口技术这一狭义定义组织内容。

微型计算机的接口硬件普遍采用大规模集成电路 (LSI) 芯片。大多数接口芯片是可编程的，以命令来灵活地选择接口功能和操作模式。而某些接口芯片本身就具备专用处理器，能自动执行接口内部的固化程序，从而成为智能接口。因此，接口技术是硬、软件相结合的一门技术。

本章先叙述接口技术的一些基本概念，然后简要介绍 PC/XT 的多处理器子系统，最后介绍 PC/XT 的系统总线。

第一节 接口技术的基本概念

一、接口的功能

图 1-1 给出了一个典型的微型计算机系统框图。所有系统部件均可直接连到数

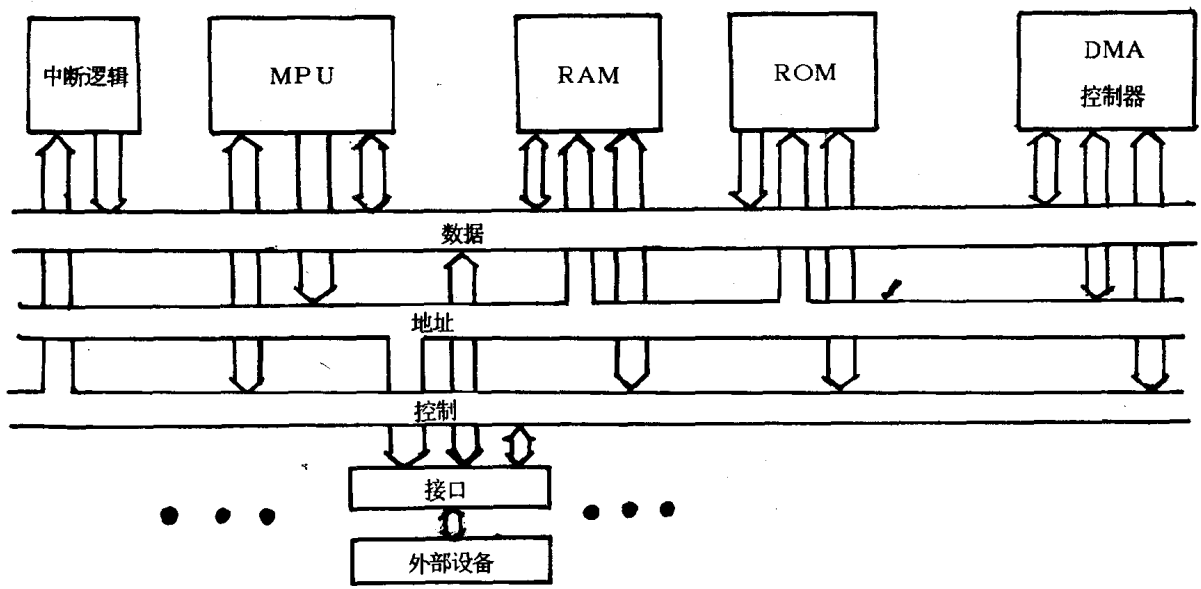


图 1-1 典型的微型机系统

据、地址、控制三种总线上，使系统结构很简单。数据总线是双向的，并采用三态逻辑。地址总线是单向的，一般情况下是微处理器给出地址码，但在 DMA 操作期间地址码是由 DMA 控制器发出的，地址总线也采用三态逻辑。控制总线被用于传输来自或送至微

处理器（或 DMA 控制器）的各种同步信号，时钟和复位、中断请求与认可、DMA 请求与认可等各种信号，控制总线一般不采用三态逻辑。图上方的 MPU、ROM、RAM、DMA 控制器、中断控制逻辑等组成了基本系统。接口位于系统总线和外部设备之间。

接口一般具备如下五种基本功能：

- 信号电平的转换。外部设备大都是复杂的机电设备，有自己的电源系统。其电气信号往往不是 TTL 电平或 MOS 电平，和系统总线的电气规范不一致。由接口完成交换信号的电平转换，有些接口还采用光电技术使主机与外部设备在电气上是隔离的。

- 数据格式的转换。系统总线上传送的是 8 位或 16 位或 32 位的并行数据，而一些外部设备采用的是串行数据传送方式，这就要求接口能完成并→串和串→并的转换。即使是并行外部设备，其数据的位长和使用的代码格式也可能与主机使用的不同，而需要数据格式的转换。有的还需要 D/A 和 A/D 转换。

- 数据的寄存和缓冲。与 MPU 工作速度相比，外部设备是低速的。为充分发挥 MPU 的工作能力，接口内设置有数据寄存器或者用 RAM 芯片组成的数据缓冲区，而成为数据交换的中转站。接口的数据保持能力在一定程度上缓解了主机与外部设备速度差异所造成的冲突，并为主机与外部设备的批量数据传输创造了条件。

- 对外设的控制与监测。接口接收 MPU 送来的命令字或控制信号、定时信号，实施对外部设备的控制与管理。外部设备的工作状况以状态字或应答信号及时返回给 MPU。以“握手联络”过程来保证主机与外设输入/输出操作的同步。

- 中断请求、DMA 请求的产生。为满足实时性要求和主机与外部设备并行工作的要求，有些外部设备以硬件中断形式请求主机为它服务。为此，接口应具有中断请求的产生与屏蔽逻辑，有的还具有优先级排队逻辑。对于可采用 DMA 方式传送数据的外部设备，其接口应具有 DMA 请求的产生与屏蔽逻辑。

当然，并不是所有接口都具备上述全部能力，但是，数据缓冲能力和输入/输出操作的同步能力是各种接口都应具备的基本能力。图 1-2 给出一个最简单的接口框图。此接口中有三个寄存器：数据寄存器保存传送中的数据。命令寄存器保存由 MPU 送到接口的命令，MPU 读取状态寄存器的内容以了解外部设备的工作状况。状态寄存器中常有一个 READY/BUSY 状态位，来反映接口中的数据输入寄存器是否已“满”或数据输出寄存器是否已“空”，MPU 读取它后，就可判断出是否可执行一次数据输入或输出操作；如果采用中断方式或 DMA 方式与主机交换数据，可用这一状态位的改变来引发中断请求或 DMA 请求。

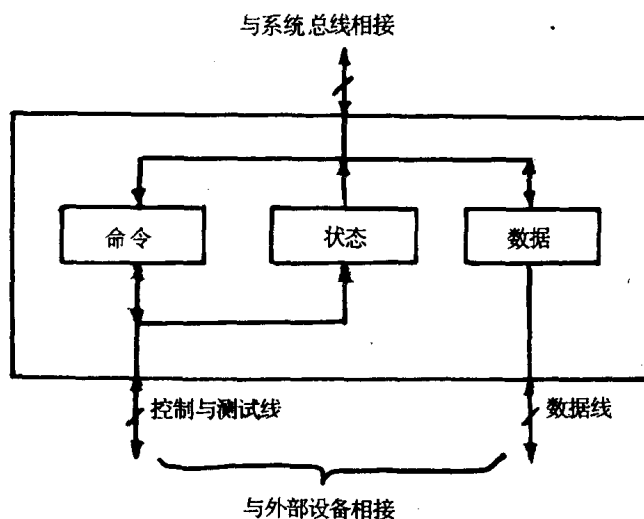


图 1-2 最简单的 I/O 接口结构

二、端口的编址方式

外部设备接口中可被主机直接访问的一些寄存器常称之为端口。一个接口常常有几个端口，如数据端口、命令端口、状态端口等等。如何实现对这些端口的访问，涉及到这些端口如何编址的问题。有两种方式：存储器映射（Memory-Mapped）方式和 I/O 映射（I/O-Mapped）方式。

1. 存储器映射方式

这种方式下的端口和存储器单元统一编址，即存储空间划出一部分给外设端口。微处理器不设置专门的输入输出指令，凡对存储器可以使用的指令都可以用于端口。PDP-11 小型机和 6800 系列、6502 系列微型机就采用这种方式。图 1-3 的 (a) 给出了这种方式的示意图，它以 A_{15} 为高电平时的 $A_{14} \sim A_0$ 为端口地址线； A_{15} 为低电平时以 $A_{14} \sim A_0$ 来指定某一存储单元。

存储器映射方式的主要优点是：由于访问存储器的指令类型多、功能齐全，也就使访问外设端口的操作方便、灵活，不只是对端口进行数据传送，还可对端口内容进行算术逻辑运算、移位等等。其次是给端口有较大的编址空间，这在大型控制或数据通讯系统等一些特殊场合下是很有用的。缺点是端口占用了存储器的地址，而使存储器容量变小。当然，比起专门的 I/O 指令来，这类指令的长度可能要多一、二个字节，执行的时间也要长一些，但这可用短寻址法（Short addressing）即二字节的访问内存指令来解决。

2. I/O 映射方式

这种方式下的端口地址不占用存储空间，所有的端口地址单独编址构成一个 I/O 空间。微处理器要设置专门的输入输出指令来访问端口。这种方式也常称为数据通道式的输入/输出。传统的大型计算机普遍采用这种方式，8080、Z80、8086/8088 系列的微型机也采用这种方式。图 1-3 的 (b) 给出了 I/O 映射方式的示意图。

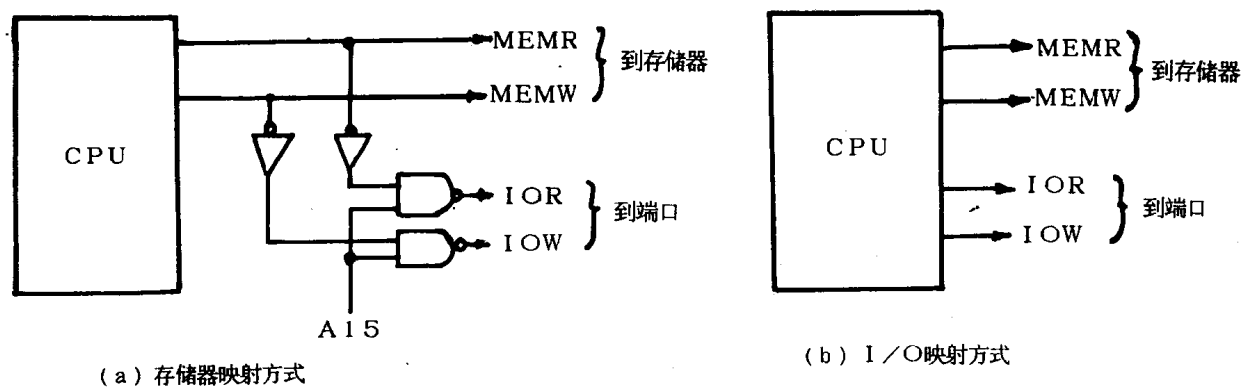


图 1-3 端口的编址方式

输入输出指令可访问的端口地址一般是 256~1024 个，这对于微型计算机系统可配置的外部设备数量来说是绰绰有余的。因此，I/O 映射方式下的端口地址线需要的少，地址译码方便。其次输入输出指令长度短，执行时间也少。但最主要的优点还在于，输入输出指令和访问存储器指令有明显的区别，可使程序编制得清晰、便于理解。这种方式的缺点是输入输出指令类型少，一般只能对端口进行传送操作。尤其是要求处理器能提供存储器

读/写、I/O 设备读/写两组控制信号，这对于一般只有 40 引脚的微处理器芯片来说，不能说不是一个负担。Z80 用 \overline{RD} 、 \overline{WR} 、 \overline{MREQ} 、 \overline{IORQ} 四个信号的组合形成两组控制信号。最小模式下的 8088 也要用 IO/\overline{M} 引脚来区分两组控制信号。最大模式下的 8088 为和协处理器连接，引脚更是紧张，只有输出 \overline{S}_2 、 \overline{S}_1 、 \overline{S}_0 三个总线周期状态信号，由 8288 总线控制器解读后再生成存储器读/写、I/O 设备读/写两组控制信号了。

三、I/O 控制方法

I/O 控制方法是基本系统和外部设备之间数据传送的管理方法，是计算机系统的一种调度策略 (Scheduling-strategy)。有三种基本的 I/O 控制方法：轮询，中断控制，DMA，图 1-4 是它们的示意图，下面我们进行简要的讨论。

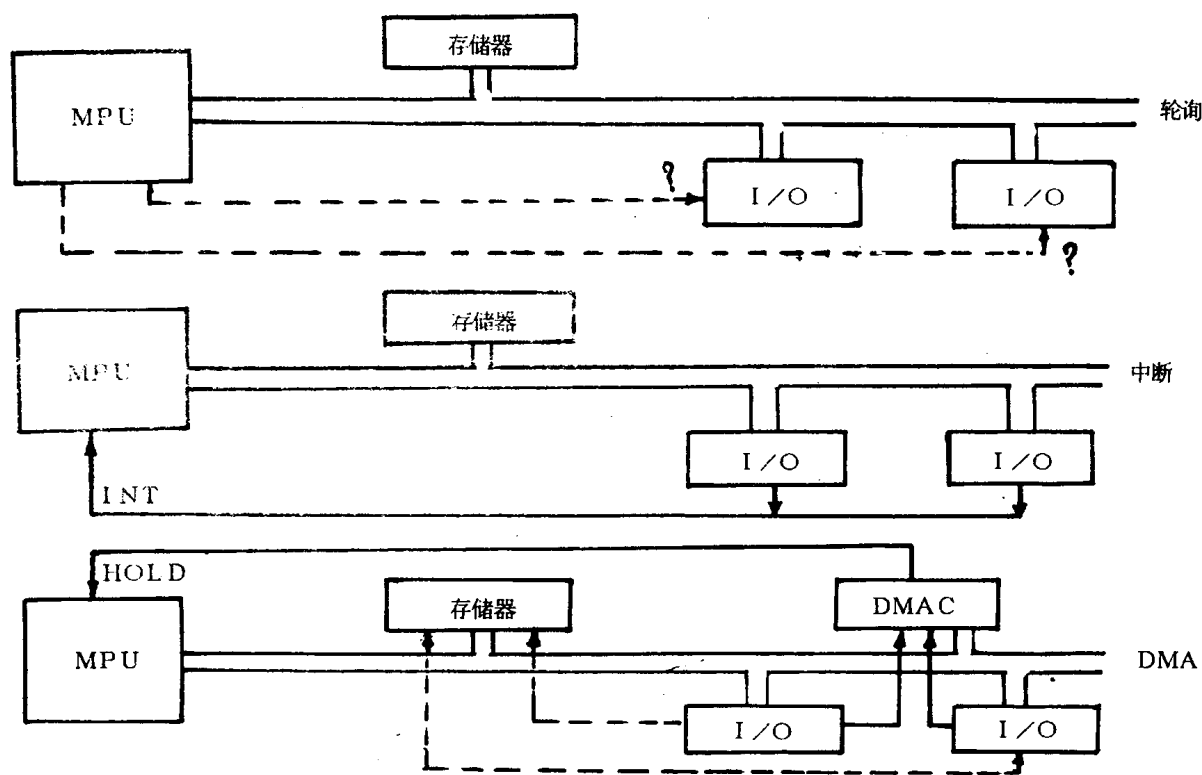


图 1-4 三种 I/O 控制方法

1. 轮询法

轮询也称为编程 I/O，即与外部设备的数据传送都是由程序完成的。处理器与外部设备之间有一个“握手联络” (handshaking) 过程。为确定是否需要一种 I/O 操作或这种操作是否可行，通常的作法是处理器测试外部设备接口中的标志位。标志位的置位表示了某种条件已发生，应予以注意。例如“设备就绪”标志位，对于一个输入设备表示了它的缓冲器已满，对于一个输出设备则可表示它的缓冲器已空。

连续不断地测试各个外部设备的标志位称为轮询。当发现有要求服务的外部设备时，就转入相应的服务程序为它服务，为它服务完毕后再恢复循环测试过程。查询设备标志位有三种办法：一是完全软件法，即将设备接口的状态字读入 CPU，测试判断后再做处理，

然后再读下一个设备。二是把各个设备的标志位集中起来，用一个专用的状态输入端口来读取，一次读取后就可对所有设备的当前标志进行测试。这两种方法下的设备优先是依测试顺序决定的。三是在专用的状态输入端口前再增加一个优先权编码器芯片，这样在有几个设备同时要求服务时，能及时地对它们当中优先权最高的设备进行服务。这种方法下的设备优先权是由设备标志位到优先权编码器输入引脚号的硬连线予以固定化的。

轮询是最普通最简单的 I/O 控制方法。数据传送的控制由软件完成，硬件的开销极少。这是一种同步机构，因为数据传送是与程序执行同步的。当然，设备服务是顺序进行的。轮询法的缺点是化费较多的处理器时间，速度慢，不适用于实时系统。

2. 中断法

中断是一种异步机构。每个外部设备或者是它的控制器都与一条中断请求线相连。当某个外部设备要求服务时，它就产生一个脉冲或电平信号沿这条线送到处理器，以引起处理器的注意。处理器在每条指令结束时，都检测这根中断线上的输入信号。如果没有中断请求，继续执行下一条指令。如果有中断请求，处理器暂停现行程序，保护断点，转去执行一个相应的中断服务子程序，服务毕，则恢复断点并由此继续执行原程序。

中断法涉及的问题很多，如屏蔽与不可屏蔽，现场的保护与恢复，中断优先权的判定，中断的嵌套等等。这些问题留待第二章解决。这里我们只讨论中断法中的最基本问题：处理器测到中断请求后，如何知道是哪个设备的请求，怎样找到相应服务子程序的起始地址。

这有三种方法。第一种是中断查询法。当中断请求被响应后，处理器转至一个固定的起始地址，去执行中断查询程序。在中断查询程序中依次检查各个外部设备的标志位，来确认是哪个外部设备触发了中断请求，再转至相应的服务子程序。为该设备服务完毕后再测试下一个外部设备。显然先被查询的设备优先权高。这是一种软件优先权策略。第二种是软件驱动的，但需要附加一些硬件的帮助，这就是雏菊链式确认法。可由图 1-5 来说明。

当中断请求被认可后，处理器发出一个中断识别信号 ACK，送至设备 1。如果是设备 1 发出的中断请求，在 ACK 的选通下该设备的识别号 (I.D.) 被送至数据总线，然后被处理器读取。如果设备 1 未产生中断请求，它向后传递 ACK 信号，检查设备 2。设备 2 也遵循这一过程，有请求则送识别号，无请求则传递 ACK 信号。

如此这般，依次进行下去。这种

方法以硬线连接而使设备的优先权固定化。处理器得到设备识别号后用软件方法转到相应的中断服务子程序。第三种方法是向量中断法。处理器在中断控制器这类硬件支持下，不仅能识别出是哪个设备发出中断请求，而且能在极短的时间内找到该设备服务程序的起始地址。为了能迅速转移到设备服务程序的起始地址上去，这种方法要求把各个设备的服务程序起始地址顺序排列在一个指定的内存区域中，构成一个中断向量表。每个表项的内容

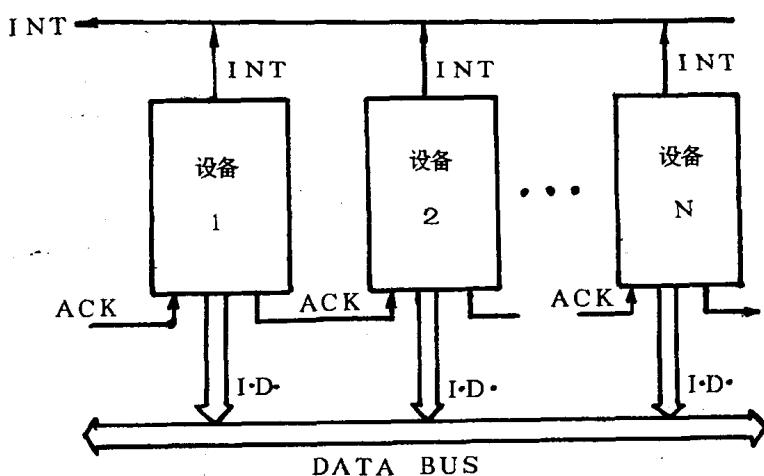


图 1-5 雏菊链式电路

是中断服务程序的起始地址，这个起始地址也称为中断向量。中断控制器管理各个设备的服务请求，向处理器发出中断请求并提供相应的中断向量的表项指针。于是，处理器响应中断请求时依据中断向量的表项指针很容易读取到该设备中断服务程序的起始地址，中断控制器管理设备的优先权，并允许依命令来变更设备的优先权。应当说明，向量中断法在各种类型的计算机上的实现方法差别较大，上述的实现方法符合 PDP-11 小型机和 IBM PC/XT 微型机的情况。

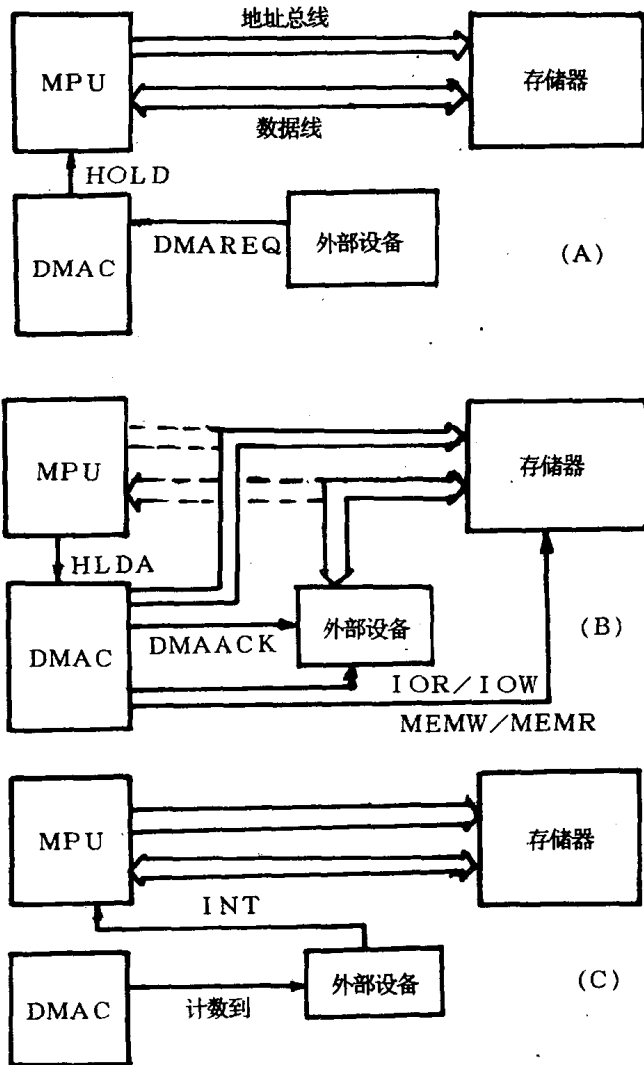
3. DMA 法

中断保证了对外部设备的快速响应，但对设备的服务仍由软件来完成，这对需要快速存储器传送的设备（如磁盘机）来说，速度仍不够快。为此，可用硬件替代软件的办法来解决。DMA 法是使用一种专用处理器（称为直接存储器访问控制器 DMAC）的硬件，来完成外部设备和存储器之间的高速数据传送的

DMAC 具有独立的访问存储器能力。它能提供内存的地址和必要的读写控制信号，将数据线上的信息写入存储器或由存储器读出。若 DMAC 和 MPU 共享到存储器的信号线，在它们同时都企图存取时，必须有某种机构来判决哪一个能对存储器进行存取。

解决共享线的争用问题有几种方法。如强迫处理器立即停止工作；或请求处理器进入闲状态而暂时放弃对总线的控制权；或“知道”指令周期的某些部分处理器是不使用总线的，来插入一次 DMA 传送操作，等等。在微型计算机系统中普遍采用的是第二种方法，即当 DMAC 需要使用地址总线、数据总线对存储器进行存取时，它产生一个请求信号，要求微处理器暂停工作进入“保持”态，被响应后总线让给 DMAC。这也是微型计算机系统中地址总线和数据总线采用三态逻辑的原因。

图 1-6 给出 DMA 操作示意图。在 DMA 操作之前，应对 DMAC 编程，即把存储器的开始地址、数据长度（要传送的字节数）、传送方向（存储器到设备或设备到存储器）等信息发送到 DMAC。当外部设备要求以 DMA 方式为它服务时，“设备就绪”标志位的置位将引发一个 DMA 请求（DMAREQ）信号送到 DMAC。DMAC 检查此信号是否被



(A) 请求 (B) 响应后，传送数据
(C) 传送毕，结束处理

图 1-6 DMA 操作示意图

屏蔽及它的优先权，若承认它有效则向 MPU 发出请求保持 (HOLD) 信号，这如图 1-6 (A) 所示。MPU 在每个总线周期结束时检测 HOLD 引脚，若是非临界状况 (锁定信号无效)，则响应 HOLD 请求，进入保持态，使三态总线 MPU 侧呈高阻浮态，并以保持认可 (HLDA) 信号通知 DMAC。DMAC 控制总线以 DMA 请求认可 (DMAACK) 信号通知外部设备，此信号经锁端口地址译码器使产生请求的设备成为 DMA 传送时被选中的设备。DMAC 给出内存地址，并提供 IOR/IOW、MEMW/MEMR 等控制信号，在外部设备和存储器之间完成高速的数据传送，这如图 1-6 (B) 所示。我们看到这两组握手联络信号：DMAC 和外部设备间的 DMAREQ、DMAACK 信号；DMAC 和 MPU (或总线仲裁器) 间的 HOLD、HOLDA 信号。通常情况是，在 DMA 传送期间这两组握手联络信号一直保持有效。编程时所规定的字节数传送完毕时，DMAC 将送出一个“计数到” (或“过程结束”) 信号给外部设备。外部设备依此撤消 DMAREQ 信号，两组握手联络信号也随之变为无效，MPU 又重新控制着总线。需要的话，还可用“计数到”信号使外部设备引发一个中断请求，由 MPU 以中断服务形式进行 DMA 传送后的结束处理。同样需要说明的是，DMAC 的类型多、工作方式也很不相同。上述的情况基本符合 PC/XT 微型计算机系统 8237A-5DMA 控制器的工作情况，欲更详细了解，请参阅第二章。

第二节 PC/XT 的系统板及处理器子系统

PC/XT 微机的基本硬件配置为键盘、显示器和主机箱。主机箱内装有系统板，一个 360KB 的 $5\frac{1}{4}$ 寸软盘驱动器，一个 10MB 的温彻斯特硬盘驱动器，一个 130 瓦的电源和一个扬声器。PC/XT 微机还有各种各样的选件，从通用的标准接口到专用设备接口应有尽有，以供用户扩展自己的系统。主机内可插入 8 块选件板，除显示器接口板、软盘驱动器接口板、硬盘驱动器接口板在 PC/XT 机中已插入之外，用户还可插入 5 块选件板。如果用户想要构成一个更大的系统，还可使用扩展箱来插入更多的选件。

一、系统板的组成

系统板水平安装在主机箱的底部。它是一块 4 层板，外表两面安排信号通路，内层提供电源和地线。+12V、+5V、地线和电源正常信号通过两个 6 脚插头由电源送至系统板。系统板上装有一个双列封装式开关 (DIP)，DIP 开关可向系统软件提供系统板上 RAM 容量、所用显示器适配器的类型、连接的软盘驱动器的个数等信息。

系统板由 5 个功能模块组成：处理器子系统 (包括支持器件)，存储器子系统 (ROM

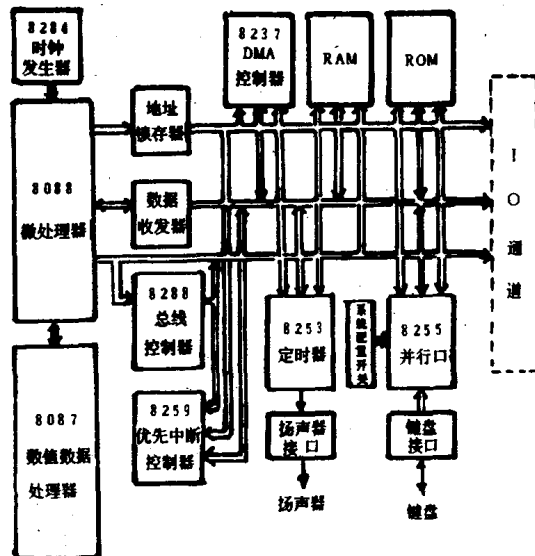


图 1-7 系统板框图

和 RAM), DMA 通道及控制子系统, 板上的 I/O 芯片和硬件中断子系统, I/O 通道(即 8 个扩展槽)。系统板框图示于图 1-7。

1. 处理器子系统

系统板的核心是 Intel 8088 微处理器, 该处理器是 16 位的 Intel 8086 微处理器的 8 位外部总线的变型。它与 8086 在软件上兼容, 同样可完成 16 位的内部操作, 并支持 20 位寻址(内存空间可达一兆字节)。处理器以 4.77MHz 频率工作, 这个频率是由 8284A 时钟发生器对 14.31818MHz 的晶振三分频后提供的。

系统板上与 8088 微处理器毗邻处有一个 8087 数值数据处理器插座, 接线已连好, 插入 8087 芯片就可形成一个 8088、8087 主协式的多处理器系统, 极大地增强 PC/XT 的数值计算能力。为与 8087 并行工作, 8088 必须工作在最大组成方式下。在这种组成方式下, 微处理器对总线的控制是由 8288 总线控制器来实现的。8288 还控制着地址锁存器、数据收发器等芯片, 它们三者形成处理器子系统和系统总线之间的界面。

系统总线由 8 根数据线, 20 根地址线以及包括存储器读写、I/O 读写信号在内的若干根控制线组成。在 4.77MHz 时钟频率下, 8088 总线周期为 4 个 210ns 的时钟周期, 即 840ns。但 I/O 读写周期为 5 个时钟周期, 约 1.05 μ s。

2. 存储器子系统

系统板装有 ROM 和 RAM。系统板提供 60K 字节的 ROM 空间, 实际安装了 40K 字节。提供了两种型式的插座, 一种装 32K \times 8 位的 ROM 芯片, 另一种装 8K \times 8 位的 ROM 芯片。40K 字节的 ROM 固化有 ROM-BIOS 和 ROM-BASIC 软件。它具有 250ns 的读取时间和周期时间。

系统板上提供了 256K 字节的 RAM 空间。厂家安装了 128K RAM, 还有 128K 组件插座留等用户扩充用。这系统板上的 256K RAM 还不够用的话, 用户可将存储器扩展板选件插入扩展槽, 系统的 RAM 空间很方便达到 640K 字节。RAM 使用 64K \times 1 位的动态 RAM 芯片, 存取时间为 200ns, 周期时间为 345ns。每字节后附一位校验位, 系统的全部 RAM 都进行奇偶校验。

3. DMA 通道及控制子系统

8237A-5 的 DMA 控制器可以管理四个 DMA 通道。通道 0 被编程用来支持系统动态 RAM 的刷新, 8253-5 定时器周期性地产生一个 DMA 请求, 这个动作产生一个存储器伪读周期从而完成定时刷新。刷新 DMA 周期为 4 个处理器时钟周期, 即 840ns。通道 1~3 用来完成无处理器干预的 I/O 设备和存储器之间的高速数据传送, DMA 周期为 5 个时钟周期, 即 1.05 μ s。

4. 系统板上的 I/O 芯片和硬件中断子系统

系统板上的 8253-5 可编程定时器/计数器有三个通道: 通道 0 用于定时, 为实现日计时电子钟提供一个恒定的时间基准; 通道 1 用于定时启动 DMA 通道 0, 以支持动态 RAM 的定时刷新; 通道 2 用于产生扬声器的基调。主机箱内有一个 2 $\frac{1}{2}$ 英寸的扬声器, 扬声器通过 2 根导线接到系统板的三针插头座, 可用三种方式控制它的音响效果。

8255A-5 可编程并行接口器件有三个 8 位端口: A 口主要用于读取串-并转换完毕的键盘扫描码; B 口为输出, 用于键盘串-并转换器奇偶校验、I/O 通道校验等控制, PB1

可直接输出脉冲给扬声器，PB0 控制 8253 通道 2 的门控电平以改变通道 2 送到扬声器的波形，C 口主要用于读取系统板 DIP 开关的状态。

8088 的硬件中断分为可屏蔽中断和不可屏蔽中断。不可屏蔽中断 (NMI) 用来处理存储器奇偶校验错和 8087 的运算事故。8 级可屏蔽中断的优先级管理由一片 8289A 可编程中断控制器来实现，其中，系统板上使用了 2 级：0 级—最高优先级，用于 8253 通道 0 的定时中断，1 级用于键盘中断，键的按下和释放都将产生硬件中断。其余的 6 级连至 I/O 通道。下面是常用的基本选件所使用的中断级：

- 3 级—同步通讯 (SDLC) 控制器中断
- 4 级—异步通讯器中断
- 5 级—硬磁盘中断
- 6 级—软磁盘中断
- 7 级—打印机适配器接收认可中断

5. I/O 通道

系统板上有 8 个 62 线的插座，通称扩展槽，供用户插入选件板。这 62 线实际上是 8088 微处理器总线的扩充，它包括 8 位双向数据线，20 位地址线，6 根中断信号线，3 根 DMA 控制线，4 根电源线以及其它各种控制线。

二、工作在最大组成方式下的

8088 微处理器

8088CPU 可工作于最小组成方式，此时它的 33 号引脚 (MIN/MAX) 被接至 V_{cc} ，选择这种方式是用于单一处理器的小系统；也可工作于最大组成方式，此时 MIN/MAX 应接地，这适应于多处理器的大系统。鉴于 PC/XT 的使用情况，我们只分析最大组成方式。

1. 工作在最大组成方式的 8088 引脚

8086/8088 CPU 在最大组成方式时引脚信号示于图 1-8。与其他微处理器类似，引脚信号线也可分为三类，即地址线、数据线和控制线。

8088 数据信号线是 $AD_7 \sim AD_0$ ，这是双向的 8 位口。8088 的地址线是 20 条，即 $A_{19} \sim A_{16}$ ， $A_{15} \sim A_8$ ， $AD_7 \sim AD_0$ 。 $AD_7 \sim AD_0$ 是复用的即分时使用的。 $A_{19} \sim A_{16}$ 也分时用于 $S_6 \sim S_3$ 状态输出。 $A_{15} \sim A_8$ 这 8 条地址线

MAX方式 { MAX方式 }
8086 { 8088 }

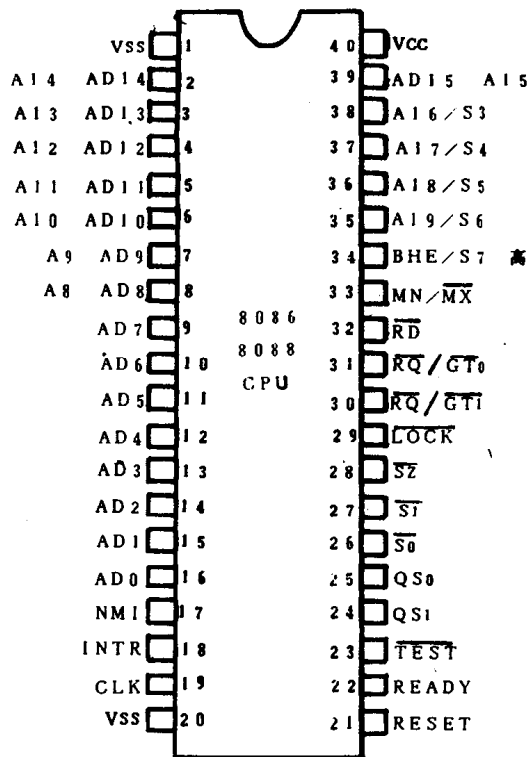


图 1-8 最大组成方式下 8086/8088 引脚