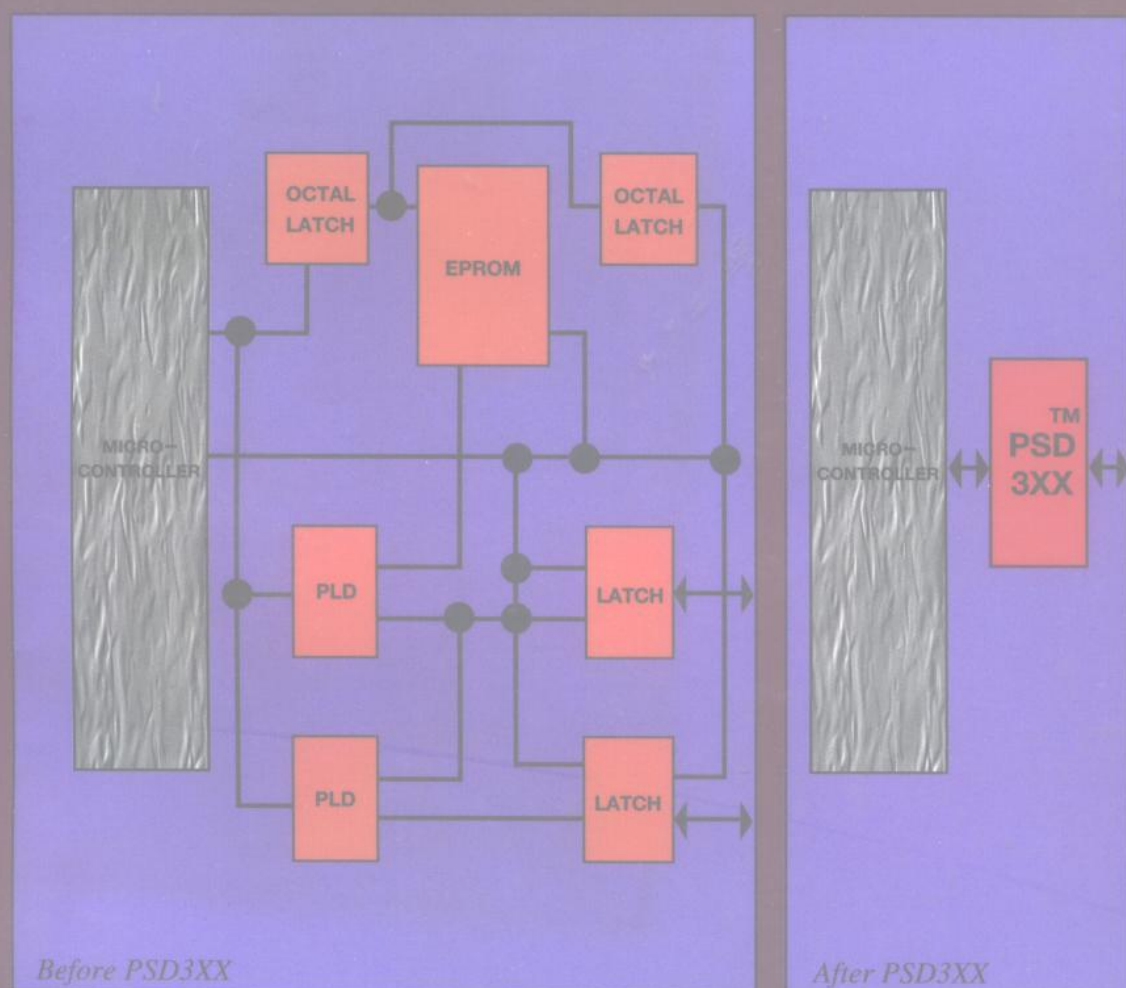


现场可编程系统器件

PSD 原理、开发与应用

许少云 李伟鹏 编著



電子工業出版社

TP342.3

X 26

388111

现场可编程系统器件

PSD 原理、开发与应用

许少云 李伟鹏 编著

电子工业出版社

JS164/15

内容简介

1990年,美国WSI公司引入了可编程系统器件(Programmable SystemDevice);世界上第一个把UVEPROM,SRAM和可编程逻辑集成在单一块芯片上的第一只器件。由于它的高水平集成,可构造性和易于使用,使得它被广泛地应用于各个领域。PSD器件将典型的微处理器单元需要的大部分外围接口功能组合进一个封装中,使设计者大大地减少了元件数,功耗和电路板空间,相应地减少了系统成本。

PSD器件现已广泛应用于无线电话机,医疗仪器,笔记本PC,硬盘控制器,调制解调器,嵌入式工业控制机以及各式各样的电子设备中。并且可用于用电池供电的电子设备中,功耗相当低。

该书系统地介绍了PSD器件的原理,内部结构,并着重介绍了该系列器件的开发与应用方法。作者列举了大量的实际例子,其中不少例子是作者实验的结果。

本书内容丰富,技术新颖,实用性强,对于航天航空,计算机智能控制,仪器仪表,邮电通信,自动化领域中从事电子系统,尤其是数字应用系统,程控产品,袖珍式低功耗电子产品设计的工程技术人员,大专院校电子专业师生是一本具有实时价值的新技术应用参考书。本书可作为大学电子学科高年级学生或研究生选修教材和PSD技术推广培训教材。

现场可编程系统器件

PSD原理、开发与应用

许少云 李伟鹏 编著

责任编辑:王惠民

★

电子工业出版社出版(北京173信箱)

电子工业出版社发行 各地新华书店经销

电子工业出版社广州科技公司排版

北京市顺义李史山胶印厂印刷

★

开本:787×1092毫米 1/16 印张:33.75 字数:800千字

1996年3月第一版 1996年3月第一次印刷

印数:4000册 定价:42.00元

ISBN 7-5053-3151-5/TN·881

前 言

PSD 是一种现场可编程器件, 它将 UVEPROM、SRAM 和可编程逻辑器件 (PLD) 集成在单一片芯片上, 它可以构造成 8 位数据总线, 也可以构造成 16 位数据总线。作为各种微处理器的外围接口芯片, 不仅能减少系统元件数、降低系统功耗和缩小电路板空间, 而且用户可以设计一个通用系统, 在现场编程构造系统的具体配置, 使得一个微处理器系统真正成为两片的构造。

PSD 是美国 WSI 公司 (WaferScale Integration, Inc.) 在九十年代初开发出来的产品, 是 WSI 公司首创的全新概念。现已广泛应用于无线电话、医疗仪器、笔记本 PC、家用电器、嵌入式工控机等各式各样的电子设备中。由于它实用性强、技术新颖, 很快得到国内各个领域的重视。

PSD 有好几个产品系列, 其中 PSD3XX 是最常用的系列。本书第一至五章着重介绍了 PSD3XX 的工作原理、开发方法与应用实例。第六章、第七章介绍 PSD4XX、PSD5XX 的原理; 第八章介绍 PSD4XX/5XX 的开发与应用。有关器件的一些技术参数列于附录中。附录还给出了与编程有关的一些文件的格式, 有助于读者更深层地了解 PSD 器件的编程。

本书根据 WSI 公司的《PSD Programmable Peripherals Design and Applications Handbook, December 1994》、《PSDsoft PSDcontrol™ User Manual》、《PSDsoft PSDlabel™ User Manual》、《Software User's Manual》等技术资料, 以及结合广东省科学院自动化工程研制中心工业控制机应用开发实验室开发应用 PSD 器件的工作实际编写的。编写这本书, 旨在推广 PSD 技术, 为推动我国电子产业、特别是微处理器技术的发展贡献力量。

在本书编写过程中, 得到美国 WSI 公司的大力支持, 为本书的编写提供了大量最新的技术资料, 对本书的内容提出了不少修改的宝贵的意见, 并给予了翻译及出版 PSD 资料的许可。WSI 香港总代理——香港晓龙国际有限公司为本书的编写与出版提供了帮助, 在此表示衷心地感谢。

还要真诚地感谢华南理工大学、我的博士生导师周其节教授、钟慕良教授, 为本书的编写提供了大量宝贵的意见与细心地指导。感谢电子工业出版社广州科技公司对本书出版的积极支持。

广东省科学院自动化工程研制中心袁弱男工程师帮助校对及整理部分资料, 在此一并致谢。

由于时间仓促, 编者水平有限, 书中错误之处, 恳请读者批评指正。

编 者

一九九五年十月于广州

告 读 者

广东省科学院自动化工程研制中心受美国 WSI 公司亚洲区代理香港晓龙公司的委托，代理 WSI 公司的 PSD 开发编程器以及 PSD 器件。有关 PSD 的技术问题，读者可与广东省科学院自动化工程研制中心联系。

地 址：广州市先烈中路 100 号大院

邮 编：510070

电 话：(020) 7304317 7765106 7775600 转 334

联系人：王朝晖 熊 勇



January 23, 1995

Mr. Eddie Wong
Comex Technology, Inc.
Room 405, Park Tower
15 Austin Road, Tsimshatsui
Kowloon, HONG KONG

Dear Mr. Wong:

Hereby receive authorization for the Guangdong Academy of Science to translate and publish the WSI PSD Programmable Peripherals Design and Applications Handbook, December, 1994 version.

This handbook has a small "12/94" marking on the lower back side. It is the latest reprint and includes all up-to-date edits.

Please inform me if I can be of additional assistance at any time.

Sincerely,

A handwritten signature in black ink, which appears to read 'Dale W. Prull'. The signature is fluid and cursive, with the first and last names being more prominent.

Dale W. Prull, Director
Corporate Communications

目 录

第一章 PSD3XX 可编程系统器件简介

§ 1-1 概述	(1)
§ 1-2 主要特性与应用范围	(2)
§ 1-3 产品系列介绍	(5)
§ 1-4 封装与引脚说明	(5)

第二章 PSD3XX 系列的工作模式与结构

§ 2-1 工作模式与端口	(11)
§ 2-2 可编程地址译码器 PAD	(21)
§ 2-3 构造位	(24)
§ 2-4 加 密	(28)
§ 2-5 其它结构与功能	(36)
§ 2-6 AC/DC 特性与定时图	(37)

第三章 PSD3XX 与各种微处理器的连接

§ 3-1 与 8 位微处理器的接口	(57)
§ 3-2 与 16 位微处理器的接口	(64)
§ 3-3 增加其它外围芯片的连接	(71)

第四章 PSD3XX 系统开发工具

§ 4-1 MagicPro 硬件安装	(79)
§ 4-2 MAPLE 用户指南	(80)
§ 4-3 MAPPRO 器件编程软件	(96)

第五章 PSD3XX 可编程系统器件的开发与应用

§ 5-1 80C51/80C31 微控制器系统采用 PSD3XX 设计指南	(105)
§ 5-2 PSD3XX 在小型变送器设计中的应用	(117)
§ 5-3 跟踪模式在资源分享设计中的应用	(122)
§ 5-4 PSD311 在 8 线电缆测试器设计中的应用	(129)
§ 5-5 PSD3XX 在 16 位数据系统中的应用	(142)
§ 5-6 PSD311 在高速 ADSP-2105 数据信号处理中的应用	(151)
§ 5-7 PSD3XX 与 NEURON3150 芯片的接口	(158)
§ 5-8 采用摩根定律简化 PSD3XX PAD 的逻辑网络	(167)

§ 5-9	MC68300 系列和 MC68HC16 微控制器系统采用 PSD3XX 的设计	(173)
§ 5-10	PSD3XX 在笔记本 PC 中的应用	(180)
§ 5-11	ROM 仿真器对 PSD3XX 系统的快速软件调试	(184)
§ 5-12	PSD3XX 的电源管理技术	(194)
§ 5-13	用 PSD3XX 实现存储器分页	(205)
§ 5-14	PAD 作为系统逻辑替换的例子	(214)
 第六章 PSD4XX 可编程外围接口器件原理与应用		
§ 6-1	主要特性与说明	(223)
§ 6-2	产品系列与引脚说明	(226)
§ 6-3	PSD4XX 的结构	(231)
§ 6-4	系统构造	(271)
§ 6-5	PSD4XX 器件的 DC/AC 技术参数	(274)
 第七章 PSD5XX 可编程系统器件原理		
§ 7-1	主要特性及说明	(289)
§ 7-2	PSD5XX 系列与引脚说明	(292)
§ 7-3	PSD5XX 的结构	(296)
§ 7-4	系统构造	(358)
§ 7-5	PSD5XX 的技术规格	(362)
 第八章 PSD4XX/5XX 系列的开发与应用		
§ 8-1	PSD4XX/5XX 系列的开发方法	(376)
§ 8-2	PSD5XX 的计数器/定时器操作与编程	(429)
§ 8-3	用 PSD4XX/5XX 构成自动扫描键盘的接口	(477)
§ 8-4	如何计算与降低 PSD4XX/5XX 的功耗	(488)
 附录 A PSD 器件型号定义与封装技术规格		
§ A-1	PSD 器件型号定义	(499)
§ A-2	PSD 器件的各种型号	(499)
§ A-3	PSD 芯片封装技术规格	(508)
 附录 B 几种与编程有关的文件格式		
 附录 C MAPLE 错误信息		
 附录 D 在 MAPLE 中将程序代码分配到 PSD 的 EPROM		

第一章 PSD3XX 可编程系统器件简介

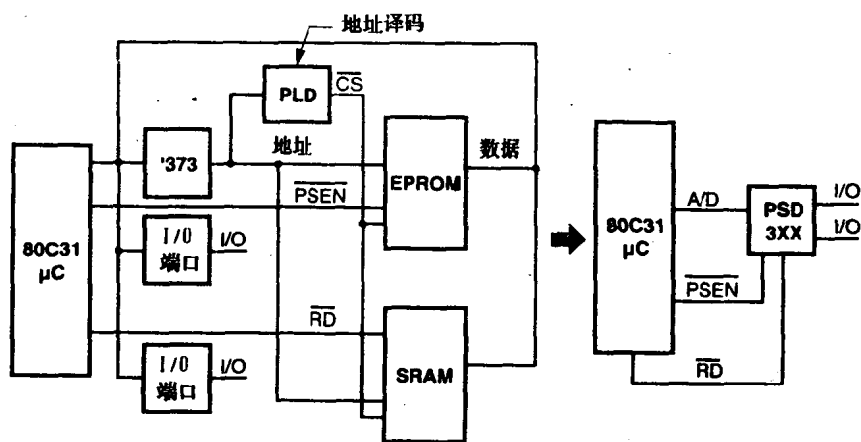
§ 1-1 概 述

1990 年 WSI 公司引入了可编程系统器件 (Programmable System Device), 世界上第一个把 UVEPROM, SRAM 和可编程逻辑集成在单一块硅片上。由于它的高水平集成、可构造性和易于使用, 使得它被广泛地应用于各个领域。PSD 器件将典型的微控制器单元需要的大部分外围接口功能组合进一个封装中, 使设计者大大地减少了元件数, 功耗和电路板空间, 相对地大大减少了系统成本。

PSD3XX 在许多袖珍式应用和电池供电的应用中得到广泛的应用, 如蜂窝电话、医疗仪器、折叠式或笔记本式 PC、硬盘控制器、调制解调器和嵌入式工业控制机等等。这些应用除了要求小空间之外, 还要求极低的功耗。

PSD3XX 系列以高性能的 CMOS 专利技术为基础, 与其它 CMOS 器件一样, 即使不作任何努力来降低 PSD3XX 的功耗, 其功耗也很低。但是, 如果在对器件编程与构造期间采取某些特殊措施, 则可以进一步降低它的功耗, 使 PSD3XX 在电源敏感的应用中更有价值。

PSD3XX 系列不仅是存储器件的简单组合, 芯片上的 PLD 除了提供地址译码能力之外, 还能用作许多有用的功能。



(a) 使用 PSD3XX 之前

(b) 使用 PSD3XX 之后

图 1-1 PSD3XX 典型应用线路框图

PSD3XX 系列能与任何 8 位或 16 位微控制器连接, 并增强了这些系统的功能。8051 系列微控制器完全可以利用 PSD3XX 的独立程序和数据地址空间的优点。68HCXX 系列微控制器

的用户利用能改变控制信号的功能，并直接与 R/W 和 E 或 R/W 和 DS 信号连接。16 位微控制器（包括 80186、8096、80196 和 16XXX 等等）可以使用 16 位结构的 PSD301，PSD302，PSD303。可以分开构造或复合构造地址总线 and 数据总线，满足主处理器的要求。

PSD3XX 的页面寄存器将具有 16 位地址总线的微控制器的可寻址空间从 64K 扩展到 1M。有 16 个页面可作为基本地址输入给 PAD。把 16 位地址线的微控制器寻址空间放大 16 倍。

一个 80C31 微控制器与 PSD3XX 构成的典型线路图见图 1-1b；图 1-1a 画出了采用分立元件的线路以供对比。

§ 1-2 主要特性与应用范围

1. 主要特性

PSD3XX 可编程系统器件的主要特性如下：

- (1) 单片可编程外围芯片，用于微控制器（单片机）基础的系统
- (2) 19 根可单独构造的 I/O 引脚，可以用作：
 - 微控制器的 I/O 端口扩展
 - 可编程地址译码器（PAD）I/O
 - 锁存的地址输出
 - 漏极开路或 CMOS
- (3) 两个可编程的阵列（PAD A 和 PAD B）
 - 总共 40 个乘积项，达 16 根输入和 24 根输出
 - 地址译码达 1MB
 - 逻辑替换
- (4) “无连接逻辑”的微控制器芯片组
 - 供多路复用的地址/数据总线的内部地址锁存
 - 非多路复用的地址/数据总线模式
 - 可选择 8 位或 16 位数据总线宽度
 - ALE 极性 or 复位极性可编程
 - 读写控制总线可选择为 RD/WR 或 R/W/E 模式
- (5) 256K 位的 UV EPROM
 - 可构造为 32K×8 或 16K×16
 - 分成相等的 8 块，能优化地址分配
 - 块分辨率为 4K×8 或 2K×16
 - 90ns EPROM 读取时间，包括输入锁存与 PAD 地址译码时间
- (6) 16K 位静态 RAM
 - 可构造为 2K×8 或 1K×16
 - 120ns 的 SRAM 存取时间，包括输入锁存与 PAD 地址译码时间
- (7) 地址/数据跟踪模式

- 便于与其它微控制器一起接到分享的资源（邮箱 RAM）
- (8) 内部加密
- 锁住 PSD3XX 结构和 PAD 译码
- (9) 多种封装
- 44 脚的 PLDCC 和 CLDCC, 52 引脚的 PQFP 和 44 引脚的 CPGA
- (10) 菜单式驱动软件
- 在 IBM PC 上构造 PSD3XX

表 1-1 PSD3XX 系列特性汇总

元 件	PLD 输入 /乘积项	端 口	EPROM 容 量	SRAM 容 量	构 造	存储器 分 页	C-Miser 位	加密 位
PSD301	14/40	19	256Kb	16Kb	X8 或 X16		X	X
PSD311	14/40	19	256Kb	16Kb	X8		X	X
PSD302	18/40	19	512Kb	16Kb	X8 或 X16	X	X	X
PSD312	18/40	19	512Kb	16Kb	X8	X	X	X
PSD303	18/40	19	1Mb	16Kb	X8 或 X16	X	X	X
PSD313	18/40	19	1Mb	16Kb	X8	X	X	X

2. 支持的部分微控制器

(1) Motorola 系列:

M6805、M68HC11、M68HC16、M68000/10/120、M60008 和 M683XX

(2) Intel 系列:

8031/8051、8096/8098、80186/88 和 80196/98

(3) Philips Semiconductors 系列:

SC80C451 和 SC80552

(4) TI 系列:

SC80C451 和 TMS320C14

(5) Zilog 系列:

Z8、Z80 和 Z180

(6) National 系列:

HPC16000 和 HPC46400

3. 应用范围

(1) 计算机（笔记本 PC 和便携式 PC）

- 硬盘控制器、调制解调器、图象处理器和激光打印机控制器。

(2) 远程通信

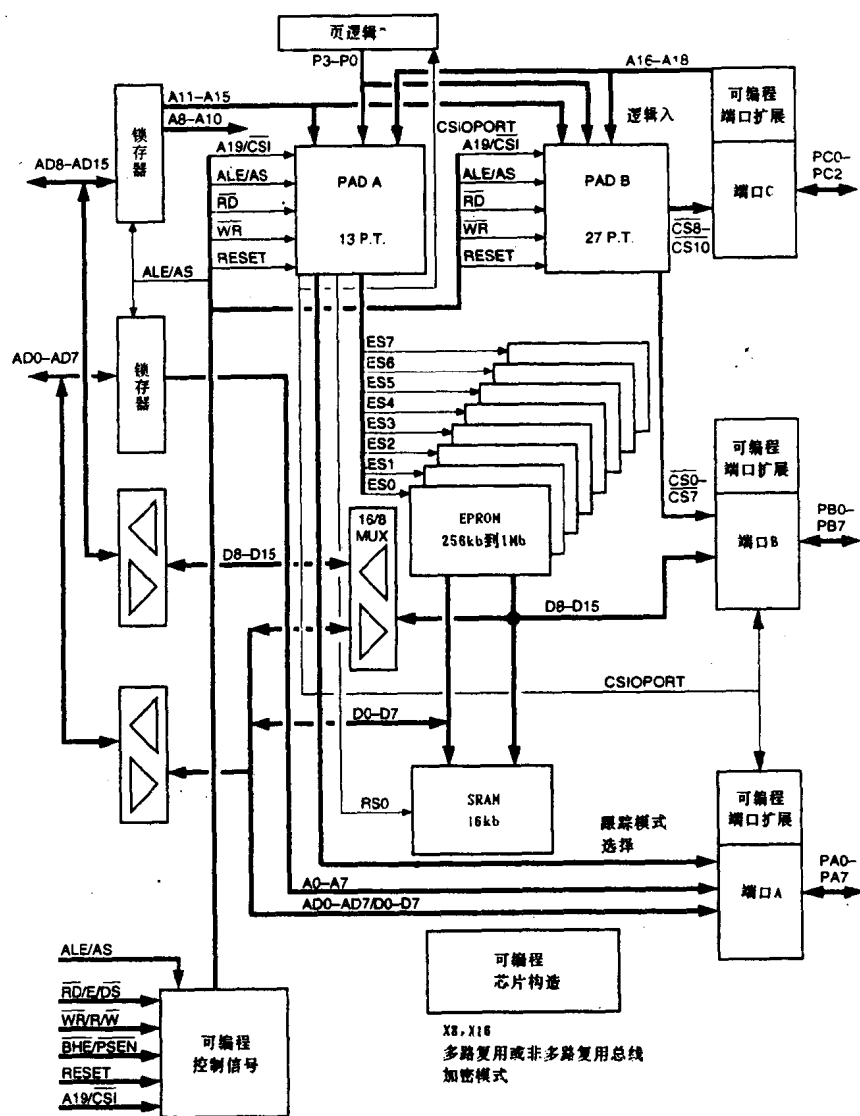
- 调制解调器、蜂窝电话、数字 PBX、数字语音 FAX 和数字信号处理。

(3) 便携式工业设备

- 测量仪器和数据记录器。

(4) 医疗器械

- 助听器、监视设备和诊断工具。



*PSD3X2/3X3 only.

图 1-2 PSD3XX 系列芯片结构

§ 1—3 产品系列介绍

PSD3XX 系列总共有六种芯片,它们是 PSD301, PSD302, PSD303, PSD311, PSD312 和 PSD313。它们之间的性能差别见前面表 1—1。

PSD3XX 系列集成了高性能的用户可构造的 EPROM、SRAM 和可编程逻辑块。主要功能块包括两个可编程的逻辑阵列 PAD A 和 PAD B, 256K 到 1M 位的 EPROM, 16K 位的 SRAM, 输入锁存和输出端口。对于要求体积小、功耗低的应用系统, PSD3XX 系列是最合适的。这些应用包括硬盘控制器、调制解调器、蜂窝电话、仪器、计算机外围接口板, 军用以及类似的应用。

PSD3XX 系列为微控制器系统提供独特的单片方案, 这些方案要求:

- I/O 重构 (当存取外部资源时, 微控制器至少失去两个 I/O 端口);
- 比微控制器的内部存储器有更多的 EPROM 和 SRAM;
- 单片选择、控制、或锁存的地址线, 不使用分立元件来实现;
- 一个共享外部资源的接口;
- 扩展的微控制器寻址空间。

PSD3XX 系列结构 (图 1—2) 能有效地与任何低电压的 8 位微控制器系统接口, 并增强这些系统的性能。PSD3XX 在单一芯片上给微控制器提供端口扩展、锁存的地址、分页逻辑、两个可编程的逻辑阵列 (PAD A 和 PAD B)、一个分享资源的接口、256K、512K 或 1M 位 EPROM 和 16K 位的 SRAM。PSD3XX 系列芯片与任何 8 位或 16 位微控制器接口不需要任何连接逻辑。

8051 系列微控制器充分利用 PSD3XX 的独立程序空间与数据地址空间的优点。68HCXX 系列微控制器的用户能改变控制信号的功能, 并直接与 R/W 和 E 或 R/W 和 DS 信号连接。16 位微控制器 (包括 80186、8096、80196 和 16XXX) 的用户可以使用 16 位结构的 PSD301/PSD302/PSD303。可把地址总线 and 数据总线分开构造或复合构造, 以满足主处理器的要求。

PSD3XX 灵活的 I/O 端口允许与分享的资源接口。可通过 PAD A 输出在内部来控制仲裁。用户可以对这些端口指定以下功能: 标准 I/O 引脚、来自 PAD A 和 PAD B 的芯片选择输出或锁存地址, 或低阶地址与数据字节的复用。

PSD3XX 中页面寄存器将某些微控制器的可寻址空间从 64K 扩展到 1M。有 16 个页面可作为基本地址输入给 PAD, 从而把 16 位地址线的微控制器地址空间放大了 16 倍。

§ 1—4 封装与引脚说明

PSD3XX 具有四种类型的封装, 即 44 引脚的 PLDCC 和 CLDCC、52 引脚的 PQFP 和 44 引脚的 CPGA。表 1—2 列出了引脚的名称。表 1—3 列出了不同型号的 PSD3XX 的封装区别。图 1—3、1—4、1—5 和 1—6 示出了各种封装的规格。详细的封装尺寸与图号含义见附录 A。

表 1-2 PSD3XX 各种封装的引脚名称

引脚名称	44 脚 PLDCC /CLDCC 封装	44 脚 CPGA 封装	52 脚 PQFP 封装
BHE/PSEN	1	A5	46
WR/V _{pp} 或 R/ $\overline{W}$	2	A4	47
RESET	3	B4	48
PB7	4	A3	49
PB6	5	B3	50
PB5	6	A2	51
PB4	7	B2	2
PB3	8	B1	3
PB2	9	C2	4
PB1	10	C1	5
PB0	11	D2	6
GND	12	D1	7
ALE 或 AS	13	E1	8
PA7	14	E2	9
PA6	15	F1	10
PA5	16	F2	11
PA4	17	G1	12
PA3	18	G2	15
PA2	19	H2	16
PA1	20	G3	17
PA0	21	H3	18
$\overline{RD}/E/\overline{DS}$	22	G4	19
AD0/A0	23	H4	20
AD1/A1	24	H5	21
AD2/A2	25	G5	22
AD3/A3	26	H6	23
AD4/A4	27	G6	24
AD5/A5	28	H7	25
AD6/A6	29	G7	28
AD7/A7	30	G8	29
AD8/A8	31	F7	30
AD9/A9	32	F8	31
AD10/A10	33	E7	32
GND	34	E8	33
AD11/A11	35	D8	34
AD12/A12	36	D7	35
AD13/A13	37	C8	36
AD14/A14	38	C7	37
AD15/A15	39	B8	38
PC0	40	B7	41
PC1	41	A7	42
PC2	42	B6	43
A19/ $\overline{CS}$	43	A6	44
V _{cc}	44	B5	45

注释：引脚 1, 13, 14, 26, 27, 39, 40 和 52 不连接。

表 1-3 不同型号的 PSD3XX 封装

元 件	
PSD301	44 脚的 PLDCC 和 CLDCC, 52 脚的 PQFP, 44 脚的 CPGA
PSD311	同 上
PSD302	同 上
PSD312	44 脚的 PLDCC 和 CLDCC, 52 脚的 PQFP
PSD303	44 脚的 PLDCC 和 CLDCC, 44 脚的 CPGA
PSD313	44 脚的 PLDCC 和 CLDCC

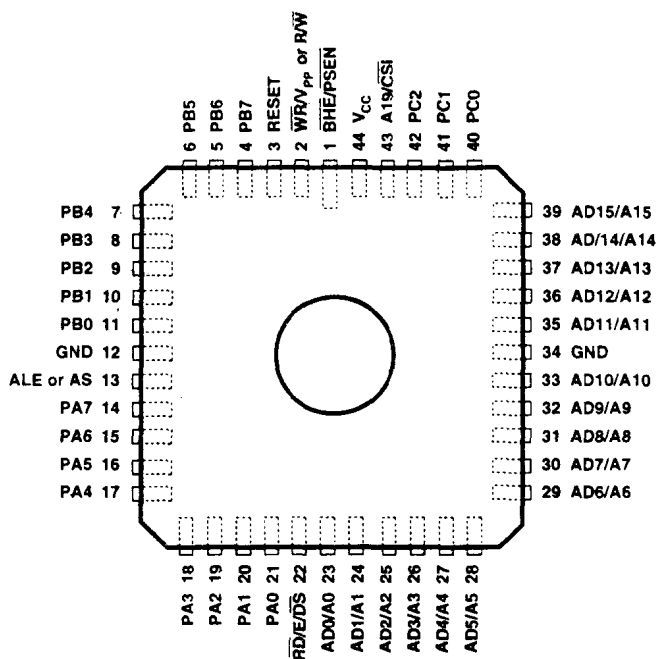


图 1-3 图号 L4—带窗口的 44 脚陶瓷包铅芯片支座（顶视）（CLDCC）（封装类型 L）

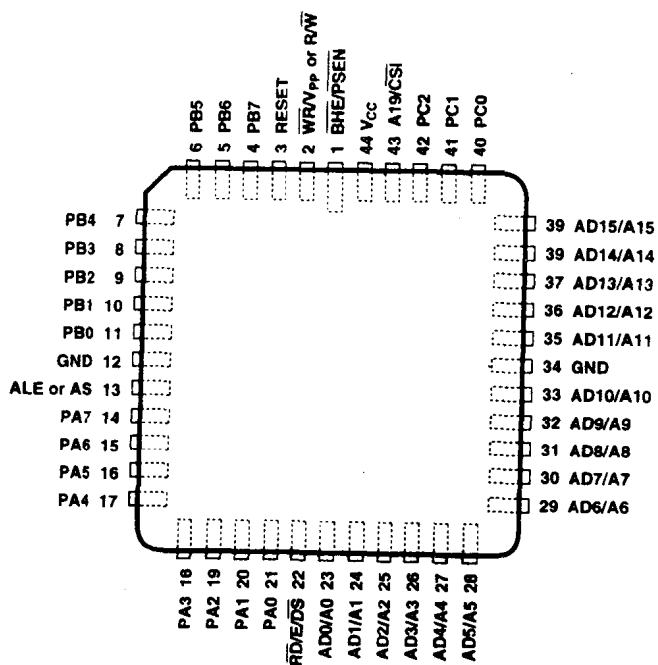


图 1-4 图号 J2—44 脚的塑料包铅芯片支座（顶视）（PLDCC）（封装类型 J）

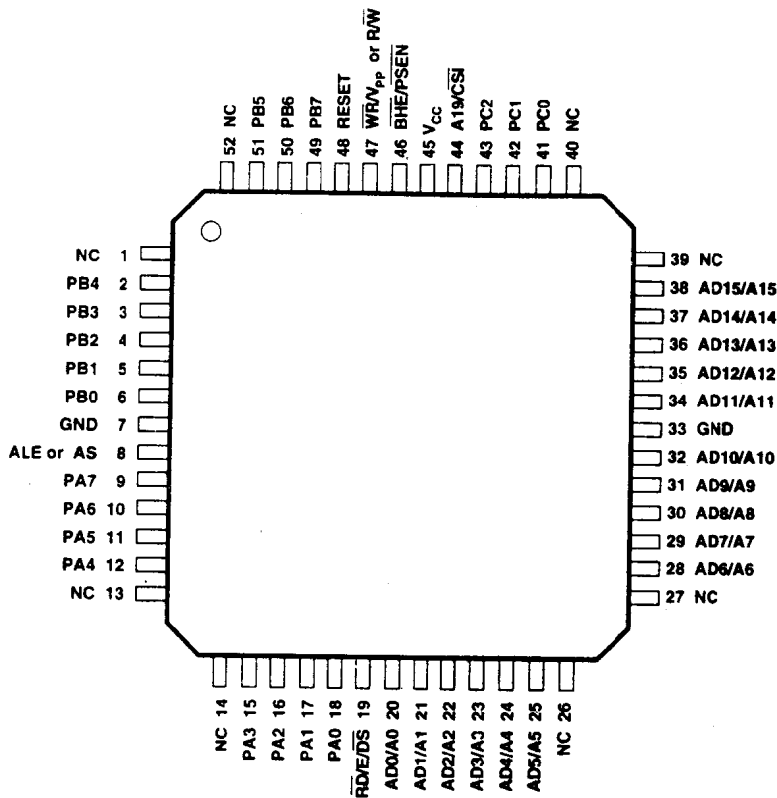


图 1-5 图号 Q2—52 脚 PQFP (顶视) (封装类型 Q)

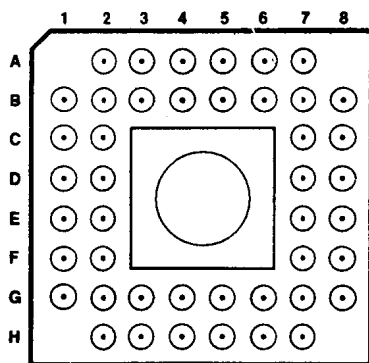


图 1-6 图号 X2—44 脚 CPGA (顶视) (封装类型 X)

下面介绍 PSD3XX 的引脚功能。在介绍引脚功能的同时引用了工作模式与构造位 (如 CDADA=0) 的概念, 有关工作模式与构造位的详细描述分别见 § 2-1 工作模式和 § 2-4 构造位。

$\overline{\text{BHE}}/\overline{\text{PSEN}}$ (对 PSD30X), 输入, 当数据总线宽度为 8 位时 (CDADA=0), 该引脚为 $\overline{\text{PSEN}}$ 。在此模式下, $\overline{\text{PSEN}}$ 为低有效 EPROM 读脉冲。根据 $\overline{\text{WR}}/\text{V}_{\text{pp}}$ 或 $\text{R}/\overline{\text{W}}$ 和 $\overline{\text{RD}}/\text{E}/\overline{\text{DS}}$ 引脚的类型, 产生 SRAM 和 I/O 口的读信号。如果主处理器是 8031 系列微控制器, 则必须把

$\overline{\text{PSEN}}$ 连接到主处理器的相应引脚。对其它的 8 位主处理器, 由于没有专用的 EPROM 只读选通, 应把 $\overline{\text{PSEN}}$ 拉到 V_{cc} 。在此情况下, $\overline{\text{RD}}$ 或 E 和 $\text{R}/\overline{\text{W}}$ 为 SRAM、I/O 端口和 EPROM 提供读选通。当数据总线宽度为 16 位构造时 ($\text{CDADA}=1$), 该引脚为 $\overline{\text{BHE}}$ 。当 $\overline{\text{BHE}}$ 为低电平时, 分别决定于读操作或写操作, 数据总线位 $\text{D8}-\text{D15}$ 从 PSD3XX 读出或写入。在编程模式下, 给该引脚加 V_{pp} 和 0 之间的脉冲。

$\overline{\text{PSEN}}$ (对 PSD31X 器件), 输入, $\overline{\text{PSEN}}$ 为低有效 EPROM 读脉冲。根据 $\overline{\text{WR}}/\text{V}_{pp}$ 或 $\text{R}/\overline{\text{W}}$ 和 $\overline{\text{RD}}/\text{E}$ 引脚的类型, 产生 SRAM 和 I/O 端口的读信号。如果主处理器是 8031 系列芯片, 则必须把 $\overline{\text{PSEN}}$ 连接到主处理器相应引脚。在没有专用 EPROM 只读选通的其它 8 位主处理器中, 应把 $\overline{\text{PSEN}}$ 拉到 V_{cc} 。在这种情况下, $\overline{\text{RD}}$ 或 E 和 $\text{R}/\overline{\text{W}}$ 为 SRAM、I/O 端口和 EPROM 提供读选通。

$\overline{\text{WR}}/\text{V}_{pp}$ 或 $\text{R}/\overline{\text{W}}/\text{V}_{pp}$, 输入, 在工作模式下, 该引脚的功能为 $\overline{\text{WR}}$ ($\text{CRRWR}=0$), 或构造为 $\text{R}/\overline{\text{W}}$ 时为 $\text{R}/\overline{\text{W}}$ ($\text{CRRWR}=1$)。下表汇总了读与写的操作 ($\text{CRRWR}=1$):

CEDS=0			CEDS=1(对 PSD3X2/PSD3X3)		
$\text{R}/\overline{\text{W}}$	E		$\text{R}/\overline{\text{W}}$	$\overline{\text{DS}}$	
X	0	NOP	X	1	NOP
0	1	写	0	0	写
1	1	读	1	0	读

当构造为 $\overline{\text{WR}}$ 时, 在低有效脉冲期间执行写操作。当构造为 $\text{R}/\overline{\text{W}}$ 且 $\text{R}/\overline{\text{W}}=1$ 和 $\text{E}=1$ 时, 执行读操作; 如果 $\text{R}/\overline{\text{W}}=0$ 和 $\text{E}=0$, 则执行写操作。在编程模式下, 必须把该引脚拉到 V_{pp} 电压。

$\overline{\text{RD}}/\text{E}/\overline{\text{DS}}$ (对 PSD3X2/PSD3X3), 输入, 该引脚的功能决定于 CRRWR 和 CEDS 的构造位。如果 $\text{CRRWR}=0$, 则 $\overline{\text{RS}}$ 为低有效读脉冲。当 $\text{CRRWR}=1$ 时, 该引脚定义如下的周期类型: 如果 $\text{CEDS}=0$, E 为高有效选通; 如果 $\text{CEDS}=1$, $\overline{\text{DS}}$ 为低有效选通。

$\overline{\text{RD}}/\text{E}$ (对 PSD3X1), 输入, 当把该引脚构造为 $\overline{\text{RD}}$ 时 ($\text{CRRWR}=0$), 该引脚提供有效 RD 选通。当构造为 E 时 ($\text{CRRWR}=1$), 该引脚变为高有效脉冲, 它与 $\text{R}/\overline{\text{W}}$ 一起定义周期的类型。如果 $\text{R}/\overline{\text{W}}=1$ 和 $\text{E}=1$, 则执行读操作; 如果 $\text{R}/\overline{\text{W}}=0$ 和 $\text{E}=1$, 则执行写操作。

$\overline{\text{CS}}/\text{A}_{19}$, 输入, 本引脚具有两种构造。当作为 $\overline{\text{CS}}$ ($\text{CA}_{19}/\overline{\text{CS}}=0$) 和要求该引脚为高时, 器件被解除选择并掉电。如果要求该引脚为低, 则芯片处于正常运行模式。当把该引脚构造为 A_{19} 时 ($\text{CA}_{19}/\overline{\text{CS}}=1$), 该引脚被用作 PAD 的附加输入。 $\text{CADLOG3}=1$ (对 PSD3X1, $\text{CATD}=1$) 定义该引脚为地址, A_{19} 能借助 ALE 来锁存 ($\text{CADDHLT}=1$) 或是透明逻辑输入 ($\text{CADDHLT}=0$)。在此模式下, 不存在掉电的能力。

RESET , 输入, 可把此用户可编程的引脚构造为高电平复位 ($\text{CRESET}=1$) 或构造为低电平复位 ($\text{CRESET}=0$)。输入到该引脚的电平有效时间至少为 100ns。复位之后芯片的状态见“§ 2-5 其它结构与功能”一节。

ALE 或 AS , 输入, 在多路复用模式下, ALE 引脚起地址锁存使能的功能或者作为地址选通。可构造为高有效或低有效。在 16 位模式下, ALE 或 AS 的下降沿锁存 $\text{AD}_{15}/\text{A}_{15}-\text{AD}_0/\text{A}_0$ 、 $\text{A}_{16}-\text{A}_{19}$ 和 BHE , 在 8 位模式下锁存 $\text{AD}_7/\text{A}_7-\text{AD}_0/\text{A}_0$ 、 $\text{A}_{16}-\text{A}_{19}$ 和 PHE 。