

高等学校教材

北方交通大学 侯建军 等 编著



数字逻辑与系统



中国铁道出版社

TN79
H49

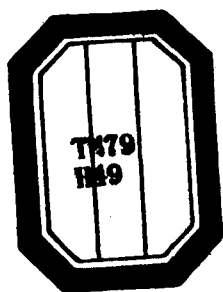
461220

高 等 学 校 教 材

数 字 逻 辑 与 系 统

北方交通大学 侯建军 等 编著

东南大学 黄正瑾 主审



中 国 铁 道 出 版 社

1999年·北京

(京)新登字 063 号

EA14/17
内 容 简 介

本书以数字逻辑为基础,系统分析为桥梁,系统综合为目的,全面介绍数字逻辑的基本理论、分析方法、综合方法和实际应用。本书共分九章,第一章介绍数字逻辑的表示方法、布尔代数以及逻辑化简的基本方法;二至六章分别讨论典型集成电路的基本工作原理及外特性、组合及时序电路的分析、设计方法和各种中规模组合逻辑模块的应用;第七章介绍典型中、大规模集成电路和高密度可编程逻辑器件及实用可编程门阵列的原理、组成及用此类元件实现数字电路的方法;第八章介绍通用标准硬件描述语言 VHDL 的组成结构以及用其设计电路的方法;最后一章介绍数字系统设计方法,并给出了数字系统设计实例。

本书列为教育部面向 21 世纪课程教材,内容新颖、概念清楚、系统性与实践性强,在体现科学性、先进性和思想性方面具有特色。此外,书中附有大量图表和应用实例,便于自学,章末附有习题,利于读者巩固和综合运用所学内容。

本书可作为高等学校通信、控制、电子信息和计算机等专业的大学本科教材,同时也是从事电路设计、通信工程及计算机等专业的广大科技工作者参考用书。

图书在版编目(CIP)数据

数字逻辑与系统/侯建军 编著. —北京:中国铁道出版社, 1999. 12

高等学校教材

ISBN 7-113-03588-4

I. 数… II. 侯… III. ①数字逻辑 ②数字系统 IV. TP302.2

中国版本图书馆 CIP 数据核字(1999)第 55413 号

书 名: 数字逻辑与系统

作 者: 北方交通大学 侯建军 等

出版发行: 中国铁道出版社(100054, 北京市宣武区右安门西街 8 号)

责任编辑: 倪嘉寒

封面设计: 陈东山

印 刷: 北京市彩桥印刷厂

开 本: 787×960 1/16 印张: 24.75 字数: 504 千

版 本: 1999 年 12 月第 1 版 1999 年 12 月第 1 次印刷

印 数: 1~6500 册

书 号: ISBN7-113-03588-4/TP·415

定 价: 31.20 元

版权所有 盗印必究

凡购买铁道版的图书,如有缺页、倒页、脱页者,请与本社发行部调换。

前 言

数字技术是当前迅速发展的学科之一,在这一领域内知识更新的速度远远高于整个科技领域发展的平均速度。从计算机到通信、广播、电视、超声诊断仪直到数字照像机,几乎各个领域都在应用数字技术,正在迅猛发展的多媒体和信息高速公路是更大规模的数字系统。所以以数字逻辑电路设计和应用为主要教学内容的《数字逻辑与系统》课程在教学内容、教学方法、实验手段方面必须不断更新,以适应面向 21 世纪的教学改革需要。

一、当前数字集成电路的发展对《数字逻辑与系统》课程的影响

随着集成技术的发展,数字系统的实现方法经历了分立元件、SSI、MSI 到 LSI、VLSI 的发展过程。随着集成电路的密度不断提高,能够实现数字系统的功能日益复杂,相应的数字逻辑设计方法也在不断地演变和发展,传统的设计方法和手段已不能胜任发展的要求。新的 LSI、VLSI 器件的诞生,导致设计方法和实现手段从传统的硬件逻辑设计发展为硬件逻辑设计和软件设计相结合及兼有两者优点的专用集成电路 ASIC 设计。出现了相应的电子设计自动化技术(EDA)和复杂电路的测试技术。具体体现在:

1. 在集成技术高度发展的今天,采用标准的 SSI、MSI 制成的设备由于体积大、重量大、功耗大、生产的时间长、成本高,更由于其可靠性差,现已很少使用这种标准产品实现数字系统,取而代之的是使用可编程逻辑器件(PLD)、现场可编程门阵列(FPGA)和专用定制集成电路(ASIC)来实现。以目前最典型的可编程逻辑器件 EPM7128S 为例,它可以实现几十片中、小规模标准数字电路才能实现的功能,其性能价格比远优于中、小规模标准单元。所以,除特别高速度的数字系统外,标准数字电路甚至连中小规模的可编程阵列逻辑器件 PAL、通用阵列逻辑器件 GAL 也会渐渐被取代,高密度可编程逻辑器件 HDPLD 得到了广泛应用。

2. 使用通用标准电路设计系统需要选择器件、确定器件的连线并研究布线的抗干扰问题。由于集成电路的规模增大而将此项工作转到芯片内部来完成。甚至板级设计、系统级的设计也转移到片内。而设计方法由一般的计算机操作和人工计算转向计算机的自动化设计,即设计中的一些环节,逐步转为由自动化设计软件平台来完成。例如,逻辑函数的化简、优化问题,逻辑设计与选定器件的适配问题是相当繁杂的,而且由于优化标准及优化目标与特定结构覆盖有密切关系,这就使优化问题更加复杂。目前这些优化问题已经转移到电子设计自动化领域的研究目标和方向中,电子电路的设计者则是研究如何使用这些 EDA 工具来解决特定问题的给定参数。

3. 逻辑关系的输入方法（描述方法）发生了变化。随着大规模集成电路的发展，传统使用电路图描述系统连接关系的方法已不能适应发展的要求，所以众多 EDA 工具中的输入方法越来越倾向于硬件描述语言（VHDL）的输入方法，VHDL 对于逻辑关系的描述比图形描述更加明了和易于理解。它和工艺参数无关，具有很强的生命力。随着人们的认识不断提高，硬件描述语言 VHDL 以其众多的优点将逐渐成为系统级电路设计描述的主要方法。

因此，作为数字电路设计人员必须不断地进行知识更新，掌握全新的基础知识和基本技能，熟练应用新的设计方法和手段，以适应社会发展的需求。

二、当前教学改革的发展对《数字逻辑与系统》课程的影响

本书编写时考虑到随着教学改革的深入发展，拓宽基础、压缩学时、重构知识模块、合理分配知识模块到相应的课程、按课程系列组织教学内容，避免重复设置是教学改革的主攻方向；同时又考虑到电子技术迅猛发展的特点，要使学生毕业后能较好地适应工作的需要，必须合理地在“数字逻辑与系统”课程中渗透新概念、新方法、新手段。因此“数字逻辑与系统”教学改革的指导思想应该是确保基本内容和基本技能的教学，在此前提下力求反映正在发展或已趋于成熟的内容。为反映上述观点，“数字逻辑与系统”课程内容上应有如下转变：

1. 课程内容的核心应由中、小规模集成电路转向以设计专用集成电路为代表的数字系统设计，掌握目前正被设计工程师掌握的由上而下的设计方法。因此在数字课程中增加数字系统设计方法的内容，让学生为数字系统设计打下良好基础。

2. 专用可编程逻辑器件正得到日新月异的发展，其现场可编程特性为数字电路的实现提供了新的快捷的手段，已成为数字电路课程内容不可缺少的一个有机部分。学生应该具备用可编程逻辑器件设计专用集成电路的能力。

3. 课程内容应该包括功能单元和各种模块的功能原理和应用。掌握各类模块化电路的设计方法。

4. 课程以逻辑设计为主线，一般不涉及电路级设计，此部分内容由低频电路的器件部分讲授。

5. 根据面向 21 世纪教改课程内容模块化重构，各模块有机结合的指导思想，本书编者认为：（1）将原“脉冲与数字电路”课程中的脉冲部分和模拟电路的振荡器部分结合更显示出合理性。（2）数字电路的 A/D 和 D/A 内容可移到“计算机接口电路”课程中，使得该课程更具有系统性。

三、有关教学组织的几个问题

综上所述，随着数字技术飞速发展，特别是集成电路工艺的发展，面向 21 世纪培养新型人才需要在教学体系、教学内容以及教学方法和手段上不断改革，这些对“数

字逻辑与系统”课程的教学及其教材提出了新的要求。为此,本书在结构体系及内容的选取上与原教材《脉冲与数字电路》相比都作了较大的变动。在保证基础的前提下,增加了可编程集成电路器件及其应用、硬件描述语言 VHDL、数字系统设计几方面反映数字技术发展的最新内容。

1. 教学内容组织

本课程建议讲授 64 学时,包括理论课讲授 56 学时,电子设计自动化实验(EDA) 8 学时,另设基本数字实验 18 学时。全书共九章,分成六大部分。

第一部分 数字逻辑基础:理论课 5 个学时,讲授数制与编码、逻辑代数基础、逻辑函数的表示方法和逻辑函数的化简。

第二部分 组合电路的分析与设计:理论课 8 个学时,讲授组合电路的分析与设计、通用逻辑模块及其应用和组合逻辑电路的竞争与冒险。

第三部分 时序电路的分析与设计:理论课 17 个学时,讲授时序电路的基本概念、触发器及其应用、同步时序电路的分析和设计、异步时序电路的分析、电平异步时序电路的分析以及常用时序电路模块的应用。

第四部分 可编程集成电路器件及其应用:理论课 16 个学时,讲授可编程电路的基本单元、只读存储器 ROM 和可编程逻辑阵列 PLA、可编程阵列逻辑器件 PAL 和通用阵列逻辑器件 GAL、可擦除可编程逻辑器件 EPLD、现场可编程门阵列 FPGA 和随机存取存储器 RAM。

第五部分 硬件描述语言 VHDL:理论课 4 个学时,讲授 VHDL 的基本概念、VHDL 的行为描述、VHDL 的结构描述和 VHDL 的综合设计。

第六部分 数字系统设计:理论课 6 个学时,讲授数字系统设计的一般方法和数字系统设计举例。

电子设计自动化(EDA)实验在第四部分中加入 3 学时,第五部分加入 2 学时,第六部分加入 3 学时。如有条件可根据实际情况酌情适量增加课外实验的时数。

2. 教学方法的改革

教学方法的改革是以提高能力为中心采取新的教学模式和措施,实现从知识型到能力型的转变。

(1)“数字逻辑与系统”课程的实践环节是相当重要的。随着集成电路技术的迅猛发展,理论教学、上机实验和硬件实验三者之间的关系越来越紧密。在提高学习效率,减少学时方面,三者能有机结合也无疑是一条有效的途径。

(2)增加上机实验和硬件实验环节是十分必要的,一些基础知识部分的练习和习题,可以改在计算机上完成,通过计算机 EDA 工具,学生可以观察到电子设计自动化工具综合和优化的结果,观察到一些习题中可能忽略的现象,积累许多实用的知识和经验、加深对基础知识的理解。

(3)课堂的单一理论教学和独立的实验室实验的有机结合,可改变教学模式,

使理论教学和实验相互统一。教师利用现代化教学手段,理论授课和实验授课同时进行,学生在声和像、理论和实验上同时接受,有助于学生的理解,提高了学习效率,同时缩短了教学学时,充分利用有效时间。

(4) 实验教学比例加大必然带来考核方法的改革,将具有一定复杂程度的设计、系统设计实验作为考核的一个手段,使实际能力和考核分数相一致。理论考试中要逐步减少从真值表到逻辑关系的化简,因为在语言输入中可以直接输入真值表,由 EDA 工具完成电路的化简、设计及优化。

本书主编是教育部高等教育教学改革项目“电工电子系列课程教学内容和课程体系改革的研究与实践”的主要参加者,多年从事电子电路课程体系、课程内容的改革,跟踪电子领域当前新概念、新技术、新方法的前沿,总结了多年教学经验,本书即是此项教改的研究成果之一。

本书由侯建军主编,集体执笔。第一、三章由李明仪执笔,第二、四章由宣家荣执笔,第五、六章由池淑清执笔,第七、八、九章由侯建军执笔。张思东、姜淑琴等为本书的结构体系、实例验证、资料整理付出了辛勤的劳动,本书在编写过程中,还得到了北方交通大学的许多老师和同学的支持和帮助。在此一并致以深切的谢意。

本书承东南大学黄正瑾教授主审,并请北京联合大学王毓银教授对全书作了审阅,为本书的编写提供了许多宝贵意见。

限于编者水平和经验,书中难免存在缺点甚至错误,敬请读者批评指正。

编 者

1999 年 6 月 18 日

目 录

第一章 数字逻辑基础.....	1
第一节 数制与编码.....	1
第二节 逻辑代数基础.....	21
第三节 逻辑函数的标准形式.....	32
第四节 逻辑函数的化简.....	37
小结.....	49
习题.....	50
第二章 逻辑门电路.....	55
第一节 典型 TTL 与非门工作原理.....	56
第二节 其它类型 TTL 门电路.....	64
第三节 ECL 集成逻辑门.....	70
第四节 I ² L 集成逻辑门.....	73
第五节 MOS 集成逻辑门.....	76
第六节 接口问题.....	82
小结.....	84
习题.....	85
第三章 组合逻辑电路.....	89
第一节 组合电路的分析与设计.....	89
第二节 算术逻辑运算及数值比较组件.....	97
第三节 译码器和编码器.....	106
第四节 数据选择器和数据分配器.....	117
第五节 奇偶检验电路.....	126
第六节 模块化设计概述.....	129
第七节 组合电路中的竞争与冒险.....	130
小结.....	133
习题.....	133
第四章 触发器.....	136
第一节 R-S 触发器.....	136
第二节 主从触发器.....	141

第三节 边沿型触发器.....	148
第四节 触发器逻辑功能的转换.....	153
小结.....	155
习题.....	155
第五章 时序逻辑电路.....	160
第一节 时序电路概述.....	160
第二节 同步时序电路的分析.....	161
第三节 同步时序电路的设计.....	166
第四节 异步时序电路.....	193
小结.....	197
习题.....	197
第六章 常用时序模块及其应用.....	202
第一节 计数器.....	202
第二节 寄存器与移位寄存器.....	220
第三节 序列信号发生器.....	229
第四节 时序模块的应用.....	233
小结.....	238
习题.....	238
第七章 可编程逻辑器件 PLD.....	243
第一节 可编程逻辑器件 PLD 概述.....	244
第二节 可编程逻辑器件 PLD 编程单元.....	250
第三节 可编程只读存储器 PROM 和可编程逻辑阵列 PLA.....	255
第四节 可编程阵列逻辑器件 PAL 和通用阵列逻辑器件 GAL.....	263
第五节 高密度可编程逻辑器件 HDPLD 原理及应用.....	276
第六节 现场可编程门阵列 FPGA.....	283
第七节 随机存取存储器 RAM.....	293
小结.....	296
习题.....	297
第八章 超高速集成电路硬件描述语言 VHDL.....	301
第一节 VHDL 的基本组成.....	302
第二节 VHDL 数据类型和属性.....	304
第三节 VHDL 的行为描述.....	315
第四节 VHDL 的结构描述.....	329

小结.....	333
习题.....	334
第九章 数字系统设计.....	337
第一节 数字系统设计概述.....	337
第二节 ASM 图、MDS 图以及 ASM 图至 MDS 图的转换.....	340
第三节 数字密码引爆器系统设计.....	346
第四节 数字系统设计实例.....	366
小结.....	382
习题.....	382
参考文献.....	385

第一章 数字逻辑基础

电子电路中的信号有两类：一类是时间的连续函数称为模拟信号，另一类是时间和幅值上都是离散的数字信号。用于处理前一种信号的电路称为模拟电路，而用于处理后一种信号的电路称为数字电路。

数字电路中的工作信号是不连续的数字信号，所以电路中的半导体器件工作在开关状态，即稳定时器件处于饱和区或截止区，放大区只是其过渡状态。由于电路工作状态、电路结构及研究对象等方面有其自身的特点，决定了它有独立的基础理论，且已形成了一套与模拟电路完全不同的分析工具和方法。

数字电路既是开关电路又是逻辑电路，主要研究电路输入和输出间的逻辑关系，其内容包括：数字信号的产生、整形、变换、传送、控制、运算以及计数、寄存和显示等，进而由数字电路可组成数字系统，数字电子计算机是数字系统的一个典型例子。

本章是数字逻辑和系统的基础，主要讨论数字系统中数的表示方法以及计算机中常用的几种编码，进而讨论如何用数字量来描述各种信息。着重学习逻辑代数，从应用的角度介绍它的基本概念、基本理论和方法，以及逻辑代数的基本形式和简化，使读者掌握分析和设计逻辑电路所需的数学工具。

第一节 数制与编码

一、进位计数制

数制为计数方法，按一定的进位方式计数则为进位计数制。日常生活中遇到的进位制数很多，但以十进制最为普遍，而在计算机和其他数字设备中则采用二进制，为书写方便也采用八进制和十六进制。不同进位制数的标记，可在数值后用下标或后缀加以区别。十、二、八、十六进制数的后缀分别为 D、B、Q、H。八进制的后缀应为英文字母 O，但其容易与数码 0 混淆，故用英文字母 Q 表示，对十进制数常可省略下标或后缀。

下面首先从人们熟悉的十进制着手，分析归纳出进位制数的共同规律和特点及数制间的转换。在十进计数制中采用了 0、1、2…9 十个有序数字符号（称数码）和一个小数点符号“.”，并按“逢十进一”原则计数。数码处在不同位置有其不同含

意，这是因为不同的数位有其不同的权值。例如十进制数 580.5 可以表示为如下形式：

$$(580.5)_{10} = 5 \times 10^2 + 8 \times 10^1 + 0 \times 10^0 + 5 \times 10^{-1}$$

上式左边的形式称为进位制数的位置记数法或并列表示法，右边的形式称为多项式表示法或称按权展开式，式中的 10^2 、 10^1 、 $10^0 \cdots$ 即为数码所在位的权值。

对于任意一个十进制数 N ，其位置表示法和按权展开式为：

$$\begin{aligned} (N)_{10} &= (K_{n-1} K_{n-2} \cdots K_1 K_0 . K_{-1} \cdots K_{-m})_{10} \\ &= K_{n-1} 10^{n-1} + K_{n-2} 10^{n-2} + \cdots + K_1 10^1 + K_0 10^0 + K_{-1} 10^{-1} + \cdots + K_{-m} 10^{-m} \\ &= \sum_{i=-m}^{n-1} K_i 10^i \end{aligned}$$

式中 n 和 m 为正整数，分别代表此十进制数的整数和小数部分的位数； K_i 代表数码（0~9）中的任一个即 $0 \leq K_i \leq 9$ ； 10^i 为数码所在位的权值。

根据对十进制数的讨论可推断出任意 R 进制数的共有规律：

有一个确定的基数 R ，且逢 R 进一；

有 R 个有序的数字符号和一个小数点，数码 K_i 从 0~($R-1$)；

每一个数位均有固定的含意称权 R^i ，不同数位其权 R^i 不同；

进位制数均可写成按权展开式，式中的每一项为该位的数码 K_i 和该位的权 R^i 的乘积。

因此任意 R 进位制数可表示为：

$$\begin{aligned} (N)_R &= (K_{n-1} K_{n-2} \cdots K_1 K_0 . K_{-1} \cdots K_{-m})_R \\ &= K_{n-1} R^{n-1} + K_{n-2} R^{n-2} + \cdots + K_1 R^1 + K_0 R^0 + K_{-1} R^{-1} + \cdots + K_{-m} R^{-m} \\ &= \sum_{i=-m}^{n-1} K_i R^i \end{aligned}$$

式中各字符含意与前同， R 用不同基数代入即得相应进制的表达式。表 1-1 列举了几种常用计数进制对照表。

表 1-1 几种常用数制对照表

十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制
0	0000	0	0	8	1000	10	8
1	0001	1	1	9	1001	11	9
2	0010	2	2	10	1010	12	A
3	0011	3	3	11	1011	13	B
4	0100	4	4	12	1100	14	C
5	0101	5	5	13	1101	15	D
6	0110	6	6	14	1110	16	E
7	0111	7	7	15	1111	17	F

由此可容易地写出各种进位制数的按权展开式:

$$(1101.1)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1}$$

$$(7016.5)_8 = 7 \times 8^3 + 0 \times 8^2 + 1 \times 8^1 + 6 \times 8^0 + 5 \times 8^{-1}$$

$$(F8C.B)_{16} = F \times 16^2 + 8 \times 16^1 + C \times 16^0 + B \times 16^{-1}$$

上述介绍了几种常用的数制,但在数字系统中采用二进制。因为二进制数的基数为 2,只有 0 和 1 两个数码,其不仅运算简单,电路实现也容易,还可以利用逻辑代数;其不足之处是日常生活中不便交流,且表示同一数值的数比十进制需更多的位数,因此数字系统中又常用八进制和十六进制数。

鉴于上述原因数制间的转换则是必须的。

二、数制转换

一个数从一种进位制表示形式转换成等值的另一种进位制表示形式称为数制转换,其实质为权值转换。相互转换的原则是转换前后两个有理数的整数部分和小数部分必定分别相等。

常用的两种转换方法是多项式替代法和基数乘法。

下面通过例子说明两种方法的应用。

(一) 十进制与非十进制数间的转换

1. 多项式替代法

此法即为按权展开运算。以二进制与十进制数间的转换为例,首先必须掌握二进制数各位的权 2^i 。表 1-2 列出了部分二进制数位的权。

表 1-2 部分二进制数位的权

整 数	二进制数位	13	12	11	10	9	8	7	6	5	4	3	2	1
	权	2^{12}	2^{11}	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
	十进制表示	4096	2048	1024	512	256	128	64	32	16	8	4	2	1
小 数	二进制数位	-1		-2		-3		-4		-5		-6		
	权	2^{-1}		2^{-2}		2^{-3}		2^{-4}		2^{-5}		2^{-6}		
	十进制表示	0.5		0.25		0.125		0.0625		0.03125		0.015625		

(1) 二进制至十进制转换

例 1: $(1011.011)_2 = (?)_{10}$

将该式写成按权展开式,且按表 1-2 中关系运算

$$\begin{aligned} (1011.011)_2 &= (1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3})_{10} \\ &= (8 + 0 + 2 + 1 + 0 + 0.25 + 0.125)_{10} \\ &= (11.375)_{10} \end{aligned}$$

(2) 十进制至二进制转换

例 2: $(38.75)_{10} = (?)_2$

将式中的整数和小数部分分别分解成多项式, 而且每一项均应为二进制数码和该位权的乘积 ($K_i \cdot 2^i$), 根据位置记数法即得转换结果。

$$\begin{aligned}(38.75)_{10} &= (32+4+2+0.5+0.25)_{10} \\ &= (1 \times 2^5 + 0 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2})_{10} \\ &= (100110.11)_2\end{aligned}$$

(3) 任意进制至十进制转换

例 3: $(155)_8 = (?)_{10}$

$$\begin{aligned}(155)_8 &= (1 \times 8^2 + 5 \times 8^1 + 5 \times 8^0)_{10} \\ &= (64 + 40 + 5)_{10} \\ &= (109)_{10}\end{aligned}$$

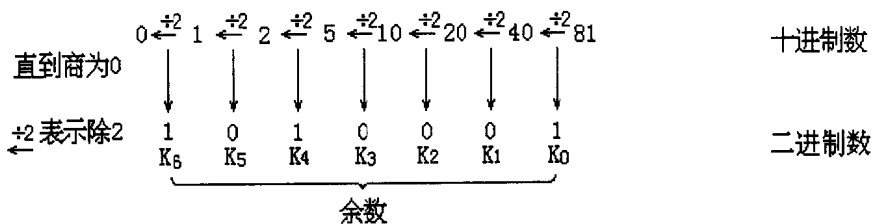
2. 基数乘除法

采用此法时由于对整数和小数转换方法不同, 因此必须分别进行转换, 然后再将两部分转换结果合并得完整的目标数制形式。

(1) 十进制至二进制转换

① 整数转换采用除基取余法。即用目标数制的基数 ($R=2$) 去除十进制数, 第一次相除所得余数为目的数的最低位 K_0 , 将所得商再除以该基数, 所得的余数为目的数的次低位 K_1 , 反复执行上述过程, 直到商为“0”, 所得余数为目的数的最高位 K_{n-1} 。

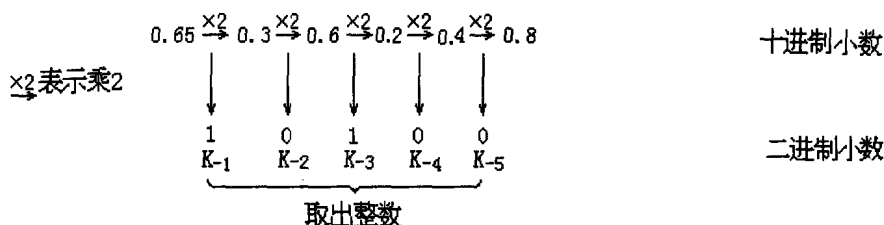
例 4: $(81)_{10} = (?)_2$



故有 $(81)_{10} = (1010001)_2$

② 小数转换采用乘基取整法。即用该小数乘以目标数制的基数 ($R=2$), 第一次相乘结果的整数部分为目的数的最高位 K_{-1} , 将其小数部分再乘基数所得结果的整数则为目的数的次高位 K_{-2} , 反复执行上述过程, 直到小数部分为“0”, 或满足要求的精度为止 (即根据设备字长限制, 取有限位的近似值)。

例 5: $(0.65)_{10} = (?)_2$ 要求精度为小数五位。



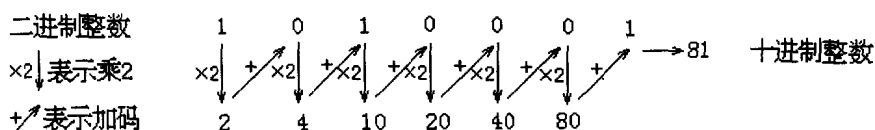
故有 $(0.65)_{10} = (0.10100)_2$

综上两例 $(81.65)_{10} = (1010001.10100)_2$

(2) 二进制至十进制转换

整数转换采用**乘基加码法**。即从二进制数的最高位开始乘以基数 ($R=2$) 得第一次结果, 将此结果加上次高位码后再乘以基数, 反复执行上述过程, 直到二进制数的最低位码被加上后即得目的数。

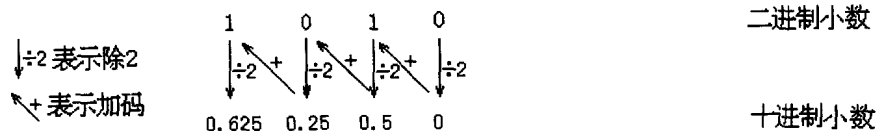
例 6: $(1010001)_2 = (?)_{10}$



故有 $(1010001)_2 = (81)_{10}$

小数转换采用**加码除基法**。即从二进制小数的最低位开始除以基数 ($R=2$) 得第一次商, 在此商上加次低位码再除以基数得第二次商, 反复执行上述过程, 直到最高位码被加上后再被基数相除即得目的数。

例 7: $(0.1010)_2 = (?)_{10}$



故有 $(0.1010)_2 = (0.625)_{10}$

综上两例 $(1010001.1010)_2 = (81.625)_{10}$

基数乘除法不仅可以进行十进制和二进制数间的转换, 同样可以进行十进制与任意进制数间的转换, 这里不再赘述。

(二) 非十进制数间的转换

为弥补二进制的某些不足, 在数字系统中也常采用基数 $R=2^n$ 的进位制 (n 为正整数), 因为它们与二进制转换特别方便, 因此在计算机应用中占重要地位, 这里仅

介绍二进制数与八进制、十六进制数间的转换。

1. 二进制数与八进制数间的转换

由于八进制的基数 $R=8=2^3$ ，必须用三位二进制数来构成一位八进制数码（见表 1-1），因此采用分组对应转换法。

当将二进制数转换成八进制数时，首先从小数点开始，将二进制数的整数和小数部分每三位分为一组，不足三位的分别在整数的最高位前和小数的最低位后加“0”补足，然后每组用等值的八进制码替代，即得目的数。

例 8: 11010111.0100111 B = ? Q

二进制数	011	010	111	.	010	011	100
	↓	↓	↓		↓	↓	↓
八进制数	3	2	7		2	3	4

故有 11010111.0100111 B = 327.234 Q

反之，则可将八进制数转换成二进制数。

2. 二进制数和十六进制数间的转换

与上述相仿，由于十六进制基数 $R=16=2^4$ ，故必须用四位二进制数构成一位十六进制数码（见表 1-1），同样采用分组对应转换法，所不同的是此时每四位为一组，不足四位同样用“0”补足。

例 9: 111011.10101 B = ? H

二进制数	0011	1011	.	1010	1000
	↓	↓		↓	↓
十六进制数	3	B		A	8

故有 111011.10101 B = 3B.A8 H

对于任意进制数间的转换，可以借助于前面介绍的各种方法直接转换，也可以将二进制和十进制作为过渡数制，再转换到目的数制。

三、数值数据的表示

在数字设备中传送或处理的有控制信息和数据信息两大类，数据信息又有数值数据和非数值数据之分，这里先对数值数据加以讨论。

(一) 真值与机器数

真值（原值）即为日常生活中数的表示方法，它由数符（+/-）和尾数（数值的绝对值）两部分构成。机器数是数在机器中的表示形式，即为一个有确定数值的数据采用二进制表示输入机器后，被存放在有记忆功能的电子器件中，由于设备原因，机

器数有字长限制。

对于一个带符号的数，机器数是将数的符号 (+/-) 也数码化的数，即用“0”表示“+”，用“1”表示“-”。

若有两个带符号数， $X_1 = +1101101$ ， $X_2 = -1101101$ ，它们的字长为一字节（即 8 位二进制位），则在机器中表示如下：



(二) 带符号二进制数的代码表示

为了改进运算方法和机器结构，对数据的尾数部分有多种表示形式，原码、反码、补码以及变形补码是几种常用的编码，下面以 8 位字长（1 位符号位，7 位尾数）的二进制纯整数 X 为例加以讨论。

1. 原码 $[X]_{\text{原}}$

原码表示法又称符号—数值表示法，其符号位用代码“0”表示“+”；用代码“1”表示“-”，而尾数部分与真值相同。如

$$X_1 = +4 = +0000100 \text{ B} \quad [X_1]_{\text{原}} = \begin{array}{c} \boxed{0} 0000100 \\ \text{符号位} \quad \text{尾数} \end{array}$$

$$X_2 = -4 = -0000100 \text{ B} \quad [X_2]_{\text{原}} = \begin{array}{c} \boxed{1} 0000100 \\ \text{符号位} \quad \text{尾数} \end{array}$$

由原码表示法，可得其定义式：

当真值 X 为整数 ($-2^{n-1} < X < 2^{n-1}$) 时

$$[X]_{\text{原}} = \begin{cases} X & (0 \leq X < 2^{n-1}) \\ 2^{n-1} - X & (-2^{n-1} < X \leq 0) \end{cases}$$

原码的性质：

① “0” 有两种表示形式

当真值 $X = \pm 00 \dots 0$ 时， $[+00 \dots 0]_{\text{原}} = \boxed{0} 00 \dots 0$ 而 $[-00 \dots 0]_{\text{原}} = \boxed{1} 00 \dots 0$

② 表示数值范围

当字长为 n 位(含一位符号位)时，则其能表示的数值范围为 $-(2^{n-1}-1) \leq [X]_{\text{原}} \leq +(2^{n-1}-1)$

如 $n=8$ ，原码表示范围 $\boxed{0} 1111111 \sim \boxed{1} 1111111$ ，它表示的数值范围为 $+127 \sim -127$ 。符号位后的尾数即为真值的数值