

高等学校教材

数字电路逻辑设计

韩振振 李亚伯 主编



大连工学院出版社

数字电路逻辑设计

韩振振 李亚伯 主编

大连工学院出版社

内 容 简 介

本书以内容的新颖实用和理论的系统完善为主要特色：详细阐述了数字系统的组合逻辑与时序逻辑的分析方法和设计方法。书中以集成电路为基本器件，脉冲电路也实现了集成化；较为新颖的容还包括引入变量卡诺图、状态分配原则、中大规模集成电路的逻辑设计、算法状态机、优选触发器等技术内容。这些新方法和新技术是目前国内同类图书所缺少或不足之处，它们充实和完善了传统的设计方法和技术内容，突出了中大规模集成电路的作用，为较复杂的逻辑电路和数字系统的设计打下了基础。

本书是高校无线电技术、自动控制、工业自动化、计算机等专业的教材与教学参考书，也可作为具有中等以上文化程度的电子工程技术人员、科研人员的自学读物。

数 字 电 路 逻 辑 设 计 SHUZI DIANLU LUOJI SHEJI 韩振振、李亚伯主编

大连工学院出版社出版发行（大连市甘井子区凌水河）
大连工学院印刷厂印刷

787×1092 1/32 14 9/16印张 337千字
1987年12月第一版 1987年12月第一次印刷

印数：1-5000

ISBN 7-5611-0021-3/TN·1

定价：2.39元

出 版 说 明

根据国务院关于高等学校教材工作分工的规定，我部承担了全国高等学校、中等专业学校工科电子类专业教材的编审、出版的组织工作。由于各有关院校及参与编审工作的广大教师共同努力，有关出版社的紧密配合，从1978年至1985年，已编审、出版了两轮教材，正在陆续供给高等学校和中等专业学校教学使用。

为了使工科电子类专业教材能更好地适应“三个面向”的需要，贯彻“努力提高教材质量，逐步实现教材多样化，增加不同品种、不同层次、不同学术观点、不同风格、不同改革试验的教材”的精神，我部所属的七个高等学校教材编审委员会和两个中等专业学校教材编审委员会，在总结前两轮教材工作的基础上，结合教育形势的发展和教学改革的需要，制订了1986~1990年的“七五”（第三轮）教材编审出版规划。列入规划的教材、实验教材、教学参考书等近400种选题。这批教材的评选推荐和编写工作由各编委会直接组织进行。

这批教材的书稿，是从通过教学实践、师生反映较好的讲议中经院校推荐，由编审委员会（小组）评选择优产生出来的。广大编审者、各编审委员会和有关出版社为保证教材的出版和提高教材的质量，作出了不懈的努力。

限于水平和经验，这批教材的编审、出版工作还会有缺点和不足之处，希望使用教材的单位，广大教师和同学积极提出批评建议，共同为不断提高工科电子类专业教材的质量而努力。

电子工业部教材办公室

前 言

本教材系按电子工业部制定的工科电子类专业教材1986~1990年编审出版规划,由无线电技术与信息系统教材编审委员会电路与系统编审小组组织征稿、评选、推荐出版的。

本教材由大连工学院韩振振、李亚伯担任主编,北京邮电学院谢沅清、黄敦慎担任主审。

本课程的参考学时为80学时,其中主要内容包括:数字与代码、逻辑门、逻辑代数与逻辑函数、组合逻辑网络、触发器与多谐振荡器、时序逻辑网络、算法状态机和数模及模数转换等内容。在多变量函数化简中,介绍了引入变量卡诺图(VEM),用VEM设计组合逻辑网络和多变量控制器的方法。书中以相当的篇幅介绍了中、大规模数字集成电路的功能与应用,并讨论了用中大规模集成电路实现组合逻辑网络的四种方法。在时序逻辑电路的设计中,以简化输入逻辑电路为标准,讨论触发器选型和状态分配问题,使传统逻辑设计方法较为充实和完善。本书还介绍了数字系统设计理论基础——算法状态机(ASM),为数字系统设计打下了基础。本书最后讨论了集成化A/D、D/A转换器,介绍了比较先进的积分量化反馈技术。使用本教材时应注意,如课程学时较少,可将第七章(算法状态机)做为学生自学内容,也不失教材的系统性与完整性。

本教材由李亚伯编写一、二、三、四章,韩振振编写五、六、七章,唐志宏编写第八章。韩振振对全书做了统稿工作。另外,于衍洪和李福连同志为本书提出许多宝贵意见,这里表示诚挚的感谢。由于编者水平有限,书中难免还存在一些缺点和错误,殷切希望广大读者批评指正。

编者 1987年于大连工学院

目 录

第一章 数制与代码	(1)
§ 1·1 数制	(1)
1·1·1 十进制	(1)
1·1·2 二进制	(2)
1·1·3 八进制和十六进制	(4)
1·1·4 任意进制 (r 进制)	(5)
§ 1·2 数制间的转换	(6)
1·2·1 各种进制数转换成十进制数	(6)
1·2·2 十进制数转换成其它进制数	(6)
§ 1·3 二进制正负数表示法	(9)
1·3·1 二进制数的补码	(9)
1·3·2 二进制正负数表示法	(11)
1·3·3 补码的算术运算	(13)
§ 1·4 二进制代码	(14)
1·4·1 二-十进制码	(15)
1·4·2 误差检测码	(18)
1·4·3 字符、数字代码	(19)
习题	(20)
第二章 逻辑门	(22)
§ 2·1 基本逻辑关系及逻辑门	(22)
2·1·1 “或”逻辑关系及“或”门	(22)
2·1·2 “与”逻辑关系及“与”门	(24)
2·1·3 “非”逻辑关系及“非”门	(25)

§ 2·2	晶体管—晶体管逻辑门 (TTL)	(26)
2·2·1	基本TTL “与非” 门电路	(26)
2·2·2	基本TTL “与非” 门主要性能 分析	(29)
2·2·3	TTL “与非” 门的改进形式	(36)
2·2·4	TTL门电路其它类型	(40)
§ 2·3	ECL逻辑门	(48)
2·3·1	ECL电路的组成	(49)
2·3·2	ECL “或” / “或非” 门	(51)
2·3·3	ECL电路的特点	(52)
2·3·4	其它双极型门电路	(53)
§ 2·4	MOS逻辑门	(55)
2·4·1	MOS场效应管及场效应管开关	(55)
2·4·2	NMOS逻辑电路	(57)
2·4·3	CMOS逻辑电路	(62)
	习题	(69)
第三章	逻辑代数与逻辑函数	(77)
§ 3·1	基本概念	(77)
3·1·1	逻辑变量与逻辑函数	(77)
3·1·2	基本逻辑运算	(78)
§ 3·2	公理、定理及常用公式	(79)
3·2·1	逻辑代数公理	(79)
3·2·2	逻辑代数的基本定理	(80)
3·2·3	逻辑代数中三个运算规则	(81)
3·2·4	逻辑运算中的常用公式	(82)
3·2·5	关于“异或”运算的一些公式	(84)
§ 3·3	逻辑函数公式化简法	(86)
3·3·1	逻辑函数化简的意义	(86)

3·3·2	逻辑表达式的公式化简法·····	(88)
§ 3·4	逻辑函数的标准型式·····	(89)
3·4·1	最小项和最大项·····	(89)
3·4·2	从真值表求标准型表达式·····	(92)
3·4·3	两种标准表达式的转换·····	(93)
§ 3·5	逻辑函数的卡诺图化简·····	(94)
3·5·1	卡诺图·····	(94)
3·5·2	逻辑函数的卡诺图化简·····	(100)
3·5·3	具有随意状态函数的化简·····	(107)
3·5·4	引入变量卡诺图 (VEM)·····	(108)
§ 3·6	逻辑函数的Q-M化简法·····	(114)
§ 3·7	正负逻辑·····	(118)
§ 3·8	逻辑函数的实现·····	(120)
3·8·1	两级“与或”电路·····	(120)
3·8·2	两级“与非”电路·····	(121)
3·8·3	两级“或非”电路·····	(123)
3·8·4	“与或非”电路·····	(123)
§ 3·9	竞争冒险及冒险复盖·····	(125)
3·9·1	竞争冒险现象·····	(125)
3·9·2	冒险复盖·····	(127)
习题	·····	(130)
第四章	组合逻辑网络·····	(136)
§ 4·1	组合电路的分析方法与设计方法·····	(136)
4·1·1	组合电路的特点·····	(136)
4·1·2	组合电路分析方法·····	(137)
4·1·3	组合电路设计方法·····	(139)
§ 4·2	集成化标准组合逻辑电路·····	(140)
4·2·1	编码器·····	(140)

4·2·2	译码器	(144)
4·2·3	比较器	(156)
4·2·4	奇偶检测 / 产生器	(162)
§ 4·3	算术电路	(166)
4·3·1	加法器	(166)
4·3·2	多功能算术电路	(173)
§ 4·4	中大规模集成电路的组合逻辑设计	(178)
4·4·1	多路选择器 (MUX)	(178)
4·4·2	用译码器实现组合逻辑网络	(186)
4·4·3	只读存储器 (ROM)	(189)
4·4·4	可编程逻辑阵列 (PLA)	(196)
习题		(201)
第五章 触发器和多谐振荡器		(206)
§ 5·1	基本RS触发器	(207)
5·1·1	“与非”门构成的基本RS触发器	(207)
5·1·2	“或非”门构成的基本RS触发器	(211)
5·1·3	基本 RS 触发器的应用举例	(212)
§ 5·2	时钟触发器	(214)
5·2·1	时钟 RS 触发器	(214)
5·2·2	D触发器	(217)
5·2·3	J K 触发器	(218)
5·2·4	T触发器	(220)
§ 5·3	主从触发器与边沿触发器	(221)
5·3·1	主从 RS 触发器	(223)
5·3·2	主从 J K 触发器	(224)
5·3·3	主从 JK 触发器的一次变化问题	(225)
5·3·4	维持阻塞 D 触发器	(227)
5·3·5	边沿触发器	(229)

5.3.6	触发器的异步输入端.....	(231)
§ 5.4	触发器激励表.....	(233)
§ 5.5	不同类型触发器之间的转换.....	(239)
5.5.1	D触发器转换成其它类型触发器...	(239)
5.5.2	JK型触发器转换成其它类型触发器.....	(242)
§ 5.6	触发器应用举例.....	(244)
5.6.1	移位寄存器.....	(244)
5.6.2	二进制计数器.....	(245)
5.6.3	单脉冲发生器.....	(246)
§ 5.7	单稳态触发器.....	(248)
5.7.1	TTL “与非” 门组成微分型单稳电路.....	(250)
5.7.2	TTL “与非” 门组成积分型单稳电路.....	(253)
5.7.3	集成单稳态触发器.....	(255)
§ 5.8	多谐振荡器.....	(257)
5.8.1	TTL “与非” 门组成多谐振荡器.....	(257)
5.8.2	“与非”门组成环形振荡器.....	(261)
5.8.3	带有RC电路的环形振荡器.....	(261)
5.8.4	石英晶体多谐振荡器.....	(263)
§ 5.9	555定时器及其应用.....	(265)
5.9.1	555定时器构成多谐振荡器.....	(266)
5.9.2	用555定时器构成单稳态触发器...	(268)
§ 5.10	施密特触发器.....	(269)
5.10.1	“与非”门组成的施密特触发器...	(270)
5.10.2	滞后电压可调的施密特触发器...	(271)
5.10.3	集成施密特触发器.....	(273)

习题.....	(274)
第六章 时序逻辑网络	(283)
§ 6·1 组合逻辑网络与时序逻辑网络的区别...	(283)
§ 6·2 同步时序网络分析.....	(288)
6·2·1 状态图.....	(288)
6·2·2 状态表.....	(291)
6·2·3 同步时序电路分析举例.....	(292)
6·2·4 同步时序电路的分析过程.....	(293)
6·2·5 状态方程.....	(297)
§ 6·3 同步时序电路设计.....	(299)
6·3·1 同步时序电路设计步骤.....	(299)
6·3·2 状态化简.....	(302)
6·3·3 确定触发器数目.....	(305)
6·3·4 状态分配.....	(305)
6·3·5 继续设计过程.....	(307)
6·3·6 触发器选型.....	(313)
6·3·7 设计输出形成逻辑.....	(316)
6·3·8 设计举例.....	(317)
§ 6·4 计数器.....	(321)
6·4·1 单一工作方式计数器的设计.....	(323)
6·4·2 可逆计数器的设计.....	(329)
6·4·3 集成计数器.....	(332)
6·4·4 异步计数器.....	(333)
6·4·5 环形计数器.....	(343)
6·4·6 频率计数器.....	(349)
§ 6·5 寄存器.....	(354)
6·5·1 并入—并出寄存器.....	(354)
6·5·2 串入—串出寄存器.....	(355)

6·5·3	多功能移位寄存器·····	(356)
6·5·4	串行加法器·····	(360)
§ 6·6	随机存贮器·····	(362)
6·6·1	存贮器的技术术语·····	(362)
6·6·2	简单的随机存贮器·····	(364)
6·6·3	三态门构成双向总线·····	(366)
6·6·4	存贮芯片的连接·····	(368)
习题	·····	(371)
第七章	算法状态机·····	(382)
§ 7·1	引言·····	(382)
§ 7·2	ASM图表·····	(384)
7·2·1	ASM图表符号·····	(384)
7·2·2	ASM块·····	(386)
7·2·3	寄存器操作·····	(387)
§ 7·3	定时·····	(388)
7·3·1	各种逻辑框间的时间关系·····	(388)
7·3·2	设计举例·····	(389)
§ 7·4	实现控制逻辑·····	(394)
7·4·1	用D触发器和译码器实现控制 逻辑·····	(394)
7·4·2	用每态一个触发器法实现控制 逻辑·····	(396)
§ 7·5	用数据选择器实现控制逻辑·····	(398)
7·5·1	设计方法·····	(398)
7·5·2	设计举例·····	(401)
§ 7·6	PLA控制器·····	(405)
7·6·1	算法与数据处理器·····	(405)
7·6·2	ASM图表·····	(407)

7·6·3 PLA控制器的实现·····	(408)
§7·7 数字系统设计举例·····	(410)
7·7·1 数据处理器·····	(410)
7·7·2 ASM图表·····	(413)
7·7·3 实现控制器·····	(414)
习题·····	(415)
第八章 数模及模数转换·····	(418)
§8·1 概述·····	(418)
8·1·1 转换关系及数字编码·····	(419)
8·1·2 主要技术术语·····	(421)
§8·2 数字-模拟转换器·····	(423)
8·2·1 二进制加“权”电阻DAC·····	(423)
8·2·2 R-2R梯形及倒梯形DAC·····	(425)
8·2·3 电流激励DAC·····	(427)
§8·3 集成单元DAC举例·····	(428)
8·3·1 DAC-08·····	(429)
8·3·2 DAC-08的双极性使用·····	(431)
8·3·3 AD7520·····	(432)
§8·4 模拟-数字转换器·····	(434)
8·4·1 概述·····	(434)
8·4·2 反馈式ADC·····	(436)
8·4·3 积分式ADC·····	(441)
8·4·4 并行比较式ADC·····	(445)
§8·5 集成单元ADC举例(AD572)·····	(447)
习题·····	(448)
参考文献·····	(451)
附录·····	(452)

第一章 数制与代码

本章介绍各种进位计数制。从人们熟悉的十进制计数制开始，然后把基本概念扩展到二进制、八进制、十六进制，并进一步导出任意（ r ）进制的计数规则。在了解各种数制计数规则的基础上，进一步学习各种数制之间的转换方法。

数字系统中广泛使用的数制是二进制。因此，本章着重介绍二进制以及二进制的补码运算。本章最后介绍数字系统中常用的二进制代码。

§ 1.1 数 制

1.1.1 十进制

十进制是人们经常使用的一种数制。组成十进制数的数字符号有 0、1、2、…、9，我们称这些数字符号为数码。

一种数制的基本特征是它们的基数，基数是指数制中表示数值的数码的个数。十进制数制有 0~9 十个数码，所以它的基数为十。十进制的计数规则是“逢十进一”。

数的表示法一般采用位置记数法。在一个数中，每一个数码和数码所在的位置决定了该数的大小，即每一个数码的位置载有该数大小的一个特定的数值，这个数值称为“权”。每个位置的“权”可以用基数的乘方表示。对十进制数来说，基数为十，所以位权就是 10^0 （个）， 10^1 （十）， 10^2 （百），……。例如 7392 这个十进制数用位置记数法可以表示为

$$\begin{aligned} & 7 \times 10^3 + 3 \times 10^2 + 9 \times 10^1 + 2 \times 10^0 \\ & = 7000 + 300 + 90 + 2 \end{aligned}$$

一般简写为 $(7392)_{10}$ ，下标“10”可省略。任意一个十进制数用位置记数法表示为

$$N_{10} = a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \times 10^0 \quad (1-1)$$

它的简写形式是将每一位系数按顺序排列起来。式(1-1)可写为 $N_{10} = a_{n-1} a_{n-2} \cdots a_1 a_0$ 。

十进制分数的位权是以10的负次方幂表示的，如 $10^{-1} = \frac{1}{10} = 0.1$ 表示十分位的“权”， $10^{-2} = 0.01$ 表示百分位的“权”等等。

例如，十进制数278.94用位置记数法可以写成：

$$2 \times 10^2 + 7 \times 10^1 + 8 \times 10^0 + 9 \times 10^{-1} + 4 \times 10^{-2}$$

有 n 位整数和 m 位小数的十进制数用位置记数法表示为

$$\begin{aligned} N_{10} &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + \\ &\quad a_0 \times 10^0 + a_{-1} \times 10^{-1} + \cdots + a_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times 10^i \quad (1-2) \end{aligned}$$

它的简写形式为

$$N_{10} = a_{n-1} a_{n-2} \cdots a_1 a_0 . a_{-1} \cdots a_{-m}$$

系数 a_i 的取值范围是 $0 \sim 9$ ，角标 i 给出该系数的位置，由它所在位置就可推算出“权”的值。总之，一个十进制数的值，可以由数中每个系数乘以它所在位置的“权”，然后再将这些乘积加起来得到。

1.1.2 二进制

数字系统通常采用的数制是二进制。因为数字电路的基本器件都具有开关特性，它只有两个状态，“开”或“关”。二进制数有两个数码“0”和“1”，基数是2。二进制数的每一位也具有特定的“权”值，二进制整数的位权是基数2的乘方，即 $2^0, 2^1, 2^2, \cdots$ ；二进制小数的位权是2的负

次方，即 2^{-1} ， 2^{-2} ...。部分二进制数的“权”示于表 1.1 中。
二进制计数规则为“逢二进一”。

表 1.1 二进制数的“权”

2^n	n	2^{-n}
1	0	1.0
2	1	0.5
4	2	0.25
8	3	0.125
16	4	0.0625
32	5	0.03125
64	6	0.015625
128	7	0.0078125
256	8	0.00390625
512	9	0.001953125
1024	10	0.0009765625
2048	11	0.00048828125
4096	12	0.000244140625
8192	13	0.0001220703125
16384	14	0.00006103515625
32768	15	0.000030517578125
65536	16	0.0000152587890625
131072	17	0.0000076293945125
262144	18	0.000003814697265625
524288	19	0.0000019073486328125
1048576	20	0.00000095367431640625

同十进制数表示法一样，二进制数也用位置记数法表示。

例如，可将二进制数 101 表示成

$$1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = (5)_{10}$$

5 是二进制数 101 所对应的十进制数值。用位置记数法可将二进制数 0.1101 表示成

$$1 \times 2^{-1} + 1 \times 2^{-2} + 0 \times 2^{-3} + 1 \times 2^{-4}$$

0.1101所对应的十进制数值是

$$1 \times \frac{1}{2} + 1 \times \frac{1}{4} + 0 \times \frac{1}{8} + 1 \times \frac{1}{16} \\ = 0.5 + 0.25 + 0 + 0.0625 = (0.8125)_{10}$$

再看二进制数11010.11可以用位置记数法表示为

$$1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 \\ + 1 \times 2^{-1} + 1 \times 2^{-2}$$

它的十进制数值为 $(26.75)_{10}$ 。

综合上述三个例子，把任意一个具有 n 位整数和 m 位小数的二进制数表示为

$$N_2 = b_{n-1} \times 2^{n-1} + b_{n-2} \times 2^{n-2} + \dots + b_1 \times 2^1 + b_0 \times 2^0 \\ + b_{-1} \times 2^{-1} + b_{-2} \times 2^{-2} + \dots + b_{-m} \times 2^{-m} \\ = \sum_{i=-m}^{n-1} b_i \times 2^i \quad (1-3)$$

这是二进制数的位置记数法表达式，或称为“权”展开式。系数 b_i 的取值是 0 或 1，角标 i 表示系数 b_i 的位置。二进制数的简写形式为

$$N_2 = b_{n-1} b_{n-2} \dots b_1 b_0 \cdot b_{-1} \dots b_{-m}$$

如 110101、0.1101、1101.11 等等。

1.1.3 八进制和十六进制

八进制和十六进制是计算机常用的数制。由于用二进制表示一个大数位数太多，因此采用八进制和十六进制作为二进制数的缩写形式。因有 $2^3 = 8$ ，所以每一位八进制数对应三位二进制数；又有 $2^4 = 16$ ，所以每一位十六进制数对应四位二进制数。因此二进制与八进制、十六进制之间的转换非常容易实现。使用八进制或十六进制数可以将对应二进制数的字长缩短为原来的三分之一或四分之一。

一、八进制