

# Computer Organization and Architecture

## 计算机组成与系统结构

李亚民 著

处理机

存储器

计算机

计算机系统

I/O 接口

键盘 鼠标 显示器

I/O 设备

计算机软件

打印机 硬盘 软盘 网络



清华大学出版社

<http://www.tup.tsinghua.edu.cn>



# 计算机组成与系统结构

## Computer Organization and Architecture

李亚民 著

清华大学出版社

(京)新登字 158 号

内 容 提 要

JS187/04

计算机的组织与体系结构相结合是计算机科学与技术发展的趋势。本书作者长期在国内外从事计算机教学和研究工作,积累了丰富的经验。而且,还对国际多所著名大学相应的教学大纲、讲义和最新的教科书进行了深入的研究。在这些基础上精心地撰写了这本与国际接轨的教材。

本书系统地论述计算机组成和系统结构。全书共 13 章,内容包括逻辑电路设计基础、计算机算法和电路实现、计算机指令系统构成和寻址方式、处理机和流水线处理机设计、存储器、CACHE 和虚拟存储器设计、输入输出系统、浮点处理机设计、指令级的并行性和超标量处理机、并行系统的互连网络以及多处理机系统。

本书在阐述基本原理的基础上,力图给出设计方法和实例,以帮助读者更好地理解一些比较抽象的概念。每章都附有习题,读者可以有选择地加以练习。

本书可作为理工科大学本科生学习计算机组成和计算机系统结构的教科书。后 4 章的内容可供研究生阅读。另外,本书也可供从事计算机技术研究、设计、开发和应用的科技人员学习和参考。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

书 名: 计算机组成与系统结构

作 者: 李亚民

出版者: 清华大学出版社(北京清华大学学研楼,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

印刷者: 北京密云胶印厂

发行者: 新华书店总店北京发行所

开 本: 787×1092 1/16 印张: 28 字数: 677 千字

版 次: 2000 年 4 月第 1 版 2000 年 5 月第 2 次印刷

书 号: ISBN 7-302-03812-0/TP·2236

印 数: 5001~11000

定 价: 32.00 元

# 序

计算机技术的发展是推动信息社会前进的重要驱动力。它和国家的经济、科技以至国防事业的进步是息息相关的。

近年来,计算机技术发展速度之快,令人应接不暇。然而,仔细分析,带动计算机技术发展的火车头还是处理机的实现技术。例如,它促进了多媒体技术的普及,改变了超级计算机实施的途径;它推动了因特网上三维动画图形的传输技术。另外,它也催促了“后 PC”(三 C 产品)时代的到来。

处理机的实现技术离不开计算机组成和系统结构。随着微电子 VLSI 工艺的迅速发展,处理机的系统结构在近十年来发生了深刻的变化。

传统的大型计算机系统结构的内容已经在现代处理机芯片上实现了,如流水线的实现,多个处理单元(PE,现在有时称为功能部件)并发地执行指令操作、指令动态调度以及转移预测,等等。因此,我认为在计算机教学方面可能要考虑以下两个问题:

(1) 计算机原理课程的内容要大幅度地更新;

(2) 在学习计算机组成的内容时,同时要有计算机系统结构方面的知识,如流水线设计、多功能部件资源争用的仲裁部件设计,等等。

李亚民教授撰写的《计算机组成与系统结构》一书,是一本内容新颖,结构严谨、合理的教材。它吸收了近十年来计算机组成与系统结构方面的大量新材料,一部分是从国外新的有关著作和国外著名大学设在因特网上的教材内容吸收的,另一部分是他自己在国外的科研和教学经验的总结。这本书的内容和国内现有教科书相比,有一系列的特点:

(1) 作者在全书关于计算机组成这一部分的论述中,引进的很多现代处理机的设计概念已经和很多计算机系统结构的思想相融合。

(2) 作者参考了很多国外大学中采用的习题,并结合本书的实际,在每一章的后面都列出了丰富的、水平较高的习题。

(3) 作者在处理机体系结构方面的著述是比较精彩的,材料比较新颖,叙述条理分明,这在国内同类书中不太多见。

(4) 全书理论和实践的结合较好,读者学完以后,不仅能够得到很多原理方面的知识,还能学到很多工程设计基础的知识。

李亚民教授撰写的这本书由浅入深、循序渐进。前面 4 章是计算机组成的基础,但已经引入了现代处理机 Pentium 和 SPARC 的数据类型、指令类型、寻址方式和指令格式。从第 5,6 章起,在处理机设计方面,已经采用了当前面向寄存器体系结构的概念,从处理机的数据路径着手,充分考虑了流水线处理机(现代处理机是离不开流水线结构的)的设计技术,包括结构相关、数据相关和转移相关三项影响现代处理机性能的关键因素。第 7,8 两章是存储器和输入输出系统,其中处理机和存储器模块的连接技术,也是影响现代计算机单机峰值性能的重要因素。第 9 章是存储器的层次设计,这是传统大型计算机系统所采用的结构,而目

前在 PC 机上也已广泛采用。第 10 章的浮点处理机,其中很多内容是作者自己研究的心得。第 11 章到 13 章是国际上体系结构研究的热点,即指令级/线程级的并行性、并行系统的互连网络以及多处理机系统,它可以引导学习本书的高年级本科生和研究生进入一个重要的研究领域。

李亚民教授花费了四五年功夫,在自己教学实践的基础上,不断完善和充实本书的内容,奉献给我国计算机界的读者。本书可以作为主修计算机科学和技术的本科生的《计算机系统结构》课程,也可用于《计算机原理》课程,部分内容还可以作为研究生《计算机系统结构》课程的参考;也可以作为《微电子设计》课程的参考书。当然,这本书也可以作为计算机领域广大技术人员更新学识的参考书。

希望读者在看完本书以后,提出宝贵的意见,使此书不断地得以完善和提高。

清华大学教授 李三立  
1999 年 6 月

# 前 言

欢迎阅读这本《计算机组成与系统结构》教科书！最近几年来，计算机组织和体系结构发生了很大的变化，其明显标志体现在计算机中的处理机的实现技术上。一些典型的高性能处理机在每个时钟周期能发出 4 条指令。如果采用 5 级流水线的话，则可能有多至 20 条指令同时在执行。为使多条指令能顺利执行，一些实现技术，诸如动态转移预测、指令的推测（冒险）执行以及指令的无序（或乱序）执行等，已应用到处理机的设计中了。这些技术的实现，需要为处理机开发有效的指令调度算法及设计与此相关的硬件电路，比如指令调度窗口、操作数预约站、重命名寄存器和重排序缓冲区，等等。

考虑到初学者的需要和本书内容的完整性，笔者将从最基本的原理及处理机和计算机设计讲起，由浅入深，逐步过渡到动态指令调度处理机、存储器层次、多处理机系统、多计算机系统以及互连网络的设计。

计算机组成和计算机系统结构是两个不同的概念。计算机组成涉及硬件部件的构造以及如何把这些硬件部件连接在一起，组成一个计算机系统。计算机组成的概念具有层次性：一个硬件部件又可以由多个子部件构成。粗略地讲，计算机组成是硬件设计人员所关心的问题。计算机系统结构则是从程序员（特别是系统程序员）的角度观察计算机系统具有哪些特征，如指令系统（包括特权指令）及格式、程序可以访问的所有寄存器、数据类型及格式，等等。这些内容都是系统程序员编写系统程序（如高级语言编译器）时所必须知道的。可以说，计算机系统结构是计算机硬件和软件之间的接口。同样一个计算机系统结构可以用不同的计算机组成来实现。例如，一个系统结构可以用简单的流水线技术实现，不同的处理机的流水线级数可以是不同的；也可以用超标量技术实现，不同的处理机同时发出的指令数目也可以是不同的。然而，这些使用不同实现技术的处理机具有相同的系统结构，同一个软件在这些处理机上都能运行。

因此可以说，一个系统程序员只要了解计算机系统结构就能开发系统程序了。对系统程序员来讲，了解计算机系统结构是开发系统软件的最基本的要求。但要开发出高质量的系统软件，还必须了解特定计算机，尤其是处理机的硬件组成。例如，目前的高性能处理机具有多执行部件、多指令发出、无序执行及推测执行等功能。为了充分发挥处理机的性能，需要对指令进行编译时的静态调度以及执行时的动态调度。而编译时的静态调度在做与目标机器有关的编译优化时，编译器必须有硬件组成的充分配合。另外的例子是有关设计多层次存储器系统，其中包括处理机片内的 CACHE（高速缓存）和处理机片外的太容量 CACHE、虚拟存储器及其管理，等等。这些都是需要从计算机组成与系统结构两方面一起考虑的。

本书试图系统地、全面地论述计算机组成与系统结构的基本概念、原理以及最新的技术。全书共有 13 章。其中第 1 章到第 9 章讲述计算机组成与系统结构的基本内容，适合高

等院校计算机专业本科生阅读。这部分内容包括逻辑设计基础、计算机算法和算法的电路实现、计算机指令构成和寻址方式、处理机数据路径和控制部件设计、流水线处理机设计、存储器及其设计、输入输出设备与控制方法、存储器层次——CACHE、主存、虚拟存储器和 TLB 设计。第 10 章到第 13 章讲述先进计算机组成与系统结构的内容，适合研究生阅读。这部分内容包括浮点处理机设计、指令级并行性(ILP)和超标量处理机的指令调度算法、并行多线程处理机、多处理机系统、多计算机及互连网络等。

作者在清华大学及日本会津大学多年从事计算机组成与系统结构的研究与教学工作，先后研究设计过流水线处理机、高性能浮点处理机(包括浮点加法器、乘法器、除法器、开平方、整数与浮点数的相互转换等)、超标量处理机、并行多线程处理机以及并行系统的互连网络等。同时，作者为本科生开设了计算机系统概述、逻辑电路设计、计算机组成与设计、计算机系统结构，并为研究生开设了高等计算机系统结构、并行和分布处理等课程。除了讲课之外，作者还开发了多个实验项目配合教学工作，比如可视化的流水线处理机仿真程序和各级别的硬件设计及实现(使用 Cadence 做电路输入，使用 Verilog XL 做功能模拟，使用 Xilinx XACT 和 FPGA 芯片和逻辑分析仪做电路实现和测试)。本书是作者在以上研究和教学的基础上编写的，同时也参阅了国外最新计算机与系统结构的教科书以及发表在国际杂志和会议录的有关文章。本书的特点是：

- (1) 既有基本概念与原理的讲解，又有实际处理机设计的例子。
- (2) 既包括经典内容，又涉及最新研究成果。
- (3) 每章最后附有习题，读者可以有选择地加以练习，以加深对本书内容的理解。
- (4) 本书尽量给出关键词汇的英文原文，以使读者在阅读英文文献时易于理解。

本书力图以循序渐进的写法，使初次接触计算机组成与系统结构的读者能够很容易掌握其基本内容。与此同时，本书也对计算机组成与系统结构的深层次问题作进一步的探讨，并讲述国外新型计算机的组成与系统结构，以满足各个不同层次读者的需要。

本书可以作为高等院校计算机专业本科生及研究生的有关《计算机组成》、《计算机原理》、《计算机系统结构》和《先进计算机系统结构》等课程的教科书和研究工作的参考书，也可供从事计算机技术研究、设计和应用的科技专业人员学习和参考。

作者感谢清华大学李三立教授。李教授在日本会津大学任客座教授期间就本书内容与作者进行了有益的探讨，并将本书推荐给清华大学出版社。本书得以最后出版，作者也感谢清华大学出版社，特别是责任编辑刘明华教授。

希望读者阅读完本书之后，能掌握目前计算机组成与系统结构的基本内容，对以后的学习和研究工作有所帮助。如果读者喜欢这本书的话，还希望对书中错误的地方加以指正并提出改进意见。

李亚民

1999年9月

# 目 录

<b>1 计算机组成与系统结构综述</b> .....	1
1.1 概述 .....	1
1.1.1 计算机的基本组成 .....	1
1.1.2 计算机语言和编译器 .....	2
1.1.3 计算机组成和系统结构 .....	5
1.1.4 处理机构成和工作过程 .....	7
1.2 一些基本术语的定义 .....	8
1.3 计算机发展简史 .....	9
1.3.1 早期的机械计算机 .....	9
1.3.2 20 世纪 30 年代的机电计算机 .....	10
1.3.3 电子计算机时代 .....	10
1.4 计算机的性能评价 .....	16
1.5 本书各章内容简介 .....	17
1.6 习题 .....	20
<b>2 逻辑电路设计基础</b> .....	22
2.1 组合电路 .....	22
2.1.1 逻辑门 .....	22
2.1.2 布尔代数 .....	24
2.1.3 卡诺图化简 .....	26
2.1.4 Quine-McCluskey 化简方法 .....	29
2.2 组合电路应用实例 .....	32
2.2.1 一位加法器设计 .....	32
2.2.2 译码器设计 .....	33
2.2.3 编码器设计 .....	34
2.2.4 多路选择器设计 .....	35
2.2.5 移位器设计 .....	36
2.3 时序电路 .....	38
2.3.1 D 锁存器 .....	38
2.3.2 D 触发器 .....	39
2.3.3 J-K 触发器 .....	40
2.3.4 寄存器 .....	40
2.3.5 移位寄存器 .....	43
2.4 时序电路设计 .....	44



2.4.1	有限状态机理论	45
2.4.2	七段显示十进制数双向计数器设计	46
2.5	习题	50
<b>3</b>	<b>计算机算法和算法电路实现</b>	<b>54</b>
3.1	各种数据类型的二进制表示	54
3.1.1	无符号整数	54
3.1.2	小数	55
3.1.3	负数	56
3.1.4	浮点数	58
3.2	加减运算和快速加法器设计	60
3.2.1	补码的加减运算	60
3.2.2	快速加法运算	63
3.3	乘法和高速乘法算法及电路	66
3.3.1	无符号整数乘法及电路	66
3.3.2	高速乘法算法及电路	67
3.4	除法和快速除法电路	72
3.4.1	一般的迭代算法及其电路	72
3.4.2	SRT 除法算法	76
3.4.3	Newton-Raphson 除法算法	79
3.5	开方算法及电路实现	80
3.5.1	手算开方算法	80
3.5.2	Newton-Raphson 开方算法	82
3.5.3	SRT 冗余开方算法	83
3.5.4	非冗余开平方算法及电路实现	83
3.6	习题	89
<b>4</b>	<b>计算机指令构成和寻址方式</b>	<b>91</b>
4.1	指令系统概述	91
4.2	操作数类型	95
4.2.1	数字	95
4.2.2	字符	96
4.2.3	数据在存储器中的存放	98
4.2.4	Pentium 数据类型	98
4.2.5	SPARC 数据类型	100
4.3	指令类型	100
4.3.1	算术运算类型	101
4.3.2	移位操作类型	103
4.3.3	存储器访问类型	103

4.3.4	转移控制类型 .....	104
4.3.5	浮点运算类型 .....	105
4.3.6	Pentium 指令类型 .....	105
4.3.7	SPARC 指令类型 .....	105
4.4	寻址方式 .....	111
4.4.1	立即数寻址方式 .....	112
4.4.2	直接寻址方式 .....	112
4.4.3	间接寻址方式 .....	112
4.4.4	寄存器寻址方式 .....	112
4.4.5	寄存器间接寻址方式 .....	113
4.4.6	偏移量寻址方式 .....	113
4.4.7	自动增量/减量寻址方式 .....	113
4.4.8	Pentium 寻址方式 .....	114
4.4.9	SPARC 寻址方式 .....	115
4.5	指令格式 .....	116
4.5.1	指令格式的选择 .....	116
4.5.2	Pentium 指令格式 .....	118
4.5.3	SPARC 指令格式 .....	120
4.6	习题 .....	123
<b>5</b>	<b>处理机设计——数据路径和控制部件 .....</b>	<b>126</b>
5.1	处理机的基本构成 .....	126
5.2	ALU 的设计 .....	128
5.2.1	算术逻辑运算电路 .....	128
5.2.2	运算标志位的产生 .....	129
5.3	寄存器堆的设计 .....	130
5.4	处理机的数据路径 .....	132
5.4.1	取指令电路 .....	132
5.4.2	算术逻辑操作电路 .....	133
5.4.3	存储器访问电路 .....	135
5.4.4	转移控制电路 .....	138
5.4.5	总体数据路径 .....	139
5.5	单周期处理机的控制部件设计 .....	140
5.5.1	控制信号定义 .....	141
5.5.2	处理机执行指令的步骤 .....	142
5.5.3	控制信号的产生 .....	144
5.5.4	单周期处理机的缺点 .....	147
5.6	多周期处理机的控制部件设计 .....	149
5.6.1	多周期处理机总体电路 .....	149

5.6.2	处理机执行指令的 5 个周期 .....	150
5.6.3	状态转移图及状态转移表 .....	156
5.6.4	输出控制表 .....	160
5.6.5	多周期处理机的性能 .....	164
5.7	微程序控制 .....	164
5.7.1	微程序控制电路结构 .....	165
5.7.2	微指令字段定义 .....	165
5.7.3	微程序设计 .....	167
5.8	异常事件处理 .....	173
5.8.1	异常、陷阱和中断 .....	173
5.8.2	异常事件处理 .....	173
5.9	习题 .....	177
<b>6</b>	<b>流水线处理机及其设计 .....</b>	<b>181</b>
6.1	引言 .....	181
6.2	流水线处理机的数据路径 .....	184
6.2.1	流水线级 .....	184
6.2.2	流水线各级的操作 .....	187
6.3	流水线处理机的控制 .....	191
6.3.1	算术操作和存储器访问控制 .....	192
6.3.2	流水线转移指令控制 .....	200
6.3.3	流水线各级信号的产生 .....	204
6.4	结构相关及解决方法 .....	205
6.5	数据相关及解决方法 .....	208
6.5.1	数据相关问题 .....	208
6.5.2	暂停数据相关流水线 .....	209
6.5.3	提高流水线处理机的性能——内部前推 .....	213
6.5.4	处理 load 指令——暂停与内部前推相结合 .....	217
6.6	转移相关及解决方法 .....	219
6.6.1	转移相关问题 .....	219
6.6.2	暂停流水线 .....	220
6.6.3	假定转移不发生 .....	221
6.6.4	延迟转移 .....	222
6.7	异常事件处理 .....	223
6.8	习题 .....	225
<b>7</b>	<b>存储器及其设计 .....</b>	<b>229</b>
7.1	存储器概述 .....	229
7.1.1	存储器外部特性 .....	229

---

7.1.2	存储器性能参数 .....	230
7.1.3	存储器类型 .....	231
7.1.4	计算机存储层次 .....	231
7.2	静态存储器 SRAM 结构设计 .....	232
7.2.1	一位存储单元结构和一维存储阵列 .....	232
7.2.2	二维存储阵列 .....	234
7.2.3	静态存储器时序 .....	236
7.3	多端口 SRAM 结构设计 .....	237
7.4	动态存储器 DRAM 结构设计 .....	238
7.4.1	单管动态存储单元 .....	238
7.4.2	行地址选择和列地址选择 .....	240
7.4.3	动态存储器读写时序 .....	241
7.4.4	动态存储器刷新时序 .....	242
7.4.5	特殊访问方式的动态存储器 .....	244
7.5	只读存储器 .....	245
7.5.1	MROM .....	245
7.5.2	PROM .....	246
7.5.3	EPROM .....	246
7.5.4	EEPROM .....	247
7.5.5	FLASH EPROM .....	247
7.6	存储器扩展 .....	248
7.6.1	存储器位扩展 .....	248
7.6.2	存储器字扩展 .....	248
7.6.3	存储器位/字扩展 .....	250
7.7	处理机与存储器模块的连接 .....	251
7.7.1	存储器模块接口 .....	251
7.7.2	多存储器模块的地址映象 .....	252
7.7.3	多存储器模块的交叉访问 .....	253
7.8	习题 .....	254
8	输入输出系统 .....	256
8.1	外部设备 .....	256
8.1.1	显示器 .....	256
8.1.2	键盘和鼠标 .....	258
8.1.3	打印机 .....	259
8.1.4	硬盘 .....	261
8.2	输入输出接口 .....	261
8.2.1	I/O 总线和 I/O 接口 .....	262
8.2.2	分开的 I/O 空间和存储器映象的 I/O 空间 .....	262

8.2.3	I/O 接口举例 .....	263
8.3	异步数据传输 .....	263
8.3.1	单向选通控制 .....	264
8.3.2	双向握手信号 .....	265
8.3.3	异步串行数据传输 .....	266
8.3.4	异步通信接口 .....	266
8.3.5	先进先出队列 .....	268
8.4	I/O 传输控制方式 .....	270
8.4.1	I/O 程序查询 .....	271
8.4.2	I/O 中断 .....	272
8.4.3	直接存储器访问 DMA .....	272
8.5	优先级中断 .....	272
8.5.1	Daisy-chain 优先级 .....	273
8.5.2	并行优先级中断 .....	274
8.6	直接存储器访问 DMA .....	275
8.6.1	DMA 控制器 .....	276
8.6.2	DMA 传输 .....	277
8.7	出错检测和纠正 .....	278
8.7.1	奇偶校验 .....	278
8.7.2	海明码 .....	279
8.7.3	循环冗余校验 .....	282
8.8	习题 .....	283
<b>9</b>	<b>存储器层次设计——CACHE 和虚拟存储器 .....</b>	<b>285</b>
9.1	存储器层次概述 .....	285
9.1.1	三级存储层次 .....	285
9.1.2	CACHE 和虚拟存储器的性能 .....	288
9.2	CACHE 结构设计 .....	289
9.2.1	直接映象 CACHE 结构 .....	289
9.2.2	全相联映象 CACHE 结构 .....	292
9.2.3	组相联映象 CACHE 结构 .....	294
9.2.4	扇区映象 CACHE 结构 .....	296
9.2.5	CACHE 块替换策略 .....	298
9.2.6	CACHE 写策略 .....	299
9.3	虚拟存储器及其管理 .....	300
9.3.1	虚拟存储器分段管理 .....	301
9.3.2	虚拟存储器分页管理 .....	303
9.3.3	逆向页式存储管理 .....	306
9.3.4	段页式存储管理 .....	306

9.3.5	快速地址转换 TLB .....	307
9.3.6	页替换算法 .....	308
9.3.7	存储保护 .....	308
9.4	CACHE 与 TLB 的结合 .....	309
9.4.1	实地址 CACHE 与 TLB .....	309
9.4.2	虚地址 CACHE 与 TLB .....	311
9.4.3	用虚地址 CACHE 取代 TLB .....	312
9.5	习题 .....	314
<b>10</b>	<b>浮点处理机设计</b> .....	<b>316</b>
10.1	浮点数表示 .....	316
10.1.1	规格化浮点数和特殊浮点数 .....	316
10.1.2	表数范围和表数精度 .....	317
10.1.3	特殊浮点数运算规则 .....	319
10.1.4	IEEE 浮点数格式 .....	320
10.2	浮点乘法运算 .....	321
10.2.1	浮点乘法运算规则 .....	321
10.2.2	浮点乘法硬件电路 .....	322
10.3	浮点加减法运算 .....	323
10.3.1	浮点加减运算规则 .....	323
10.3.2	浮点加减硬件电路 .....	325
10.4	浮点除法运算 .....	327
10.4.1	浮点除法运算规则 .....	327
10.4.2	浮点除法硬件电路 .....	328
10.5	浮点开方运算 .....	328
10.5.1	浮点开方运算规则 .....	328
10.5.2	浮点开方硬件电路 .....	329
10.6	浮点运算精度问题 .....	330
10.6.1	警戒位 .....	330
10.6.2	舍入 .....	331
10.6.3	非规格化数 .....	332
10.7	习题 .....	332
<b>11</b>	<b>指令级并行度和超标量处理机</b> .....	<b>334</b>
11.1	指令级并行度 ILP .....	334
11.2	编译器支持的 ILP .....	335
11.2.1	指令次序重组 .....	335
11.2.2	循环体展开 .....	337
11.2.3	静态寄存器重命名 .....	338

11.2.4	软件流水线	338
11.3	动态指令调度	339
11.3.1	SCOREBOARD 调度算法	340
11.3.2	TOMASULO 调度算法	343
11.4	减少转移损失	346
11.4.1	动态转移预测和转移预测缓冲区	346
11.4.2	转移目标缓冲区	348
11.4.3	推测执行	350
11.5	ILP 处理机结构	353
11.5.1	超标量处理机	353
11.5.2	超长指令字(VLIW)处理机	356
11.6	并行多线程处理机体系结构——PMA	357
11.6.1	PMA 的工作原理	358
11.6.2	PMA 处理机模型	359
11.7	超标量处理机举例	361
11.7.1	PowerPC 620	361
11.7.2	MIPS R10000	362
11.8	习题	366
<b>12</b>	<b>并行系统的互连网络</b>	<b>367</b>
12.1	互连网络概述	367
12.2	静态网络	369
12.2.1	共享总线	369
12.2.2	线形阵列	370
12.2.3	环	370
12.2.4	二叉树	370
12.2.5	二维网格	371
12.2.6	超立方体	373
12.2.7	$n$ 维网格	374
12.2.8	$k$ 枝 $n$ 维立方体	375
12.3	动态网络	376
12.3.1	开关元件和动态网络的分类	376
12.3.2	交叉开关网络	377
12.3.3	阻塞型多级立方体网络	378
12.3.4	阻塞型多级 OMEGA 网络	380
12.3.5	非阻塞型多级 CLOS 网络	381
12.3.6	重构型多级 BENES 网络	381
12.4	静态网络的通信延迟时间	383
12.4.1	存储转发	383

12.4.2	切通	384
12.4.3	死锁和虚拟通道	385
12.5	基本的通信操作	387
12.5.1	一到多广播传送	388
12.5.2	多到多广播传送	389
12.5.3	一到多单独传送	390
12.5.4	多到多单独传送	390
12.6	习题	395
<b>13</b>	<b>多处理机系统</b>	<b>396</b>
13.1	概述	396
13.2	多处理机分类	397
13.2.1	集中共享存储器	397
13.2.2	分布共享存储器	397
13.2.3	CACHE-ONLY 存储器	398
13.3	多处理机互连网络	399
13.3.1	总线	399
13.3.2	交叉开关	400
13.3.3	多端口存储器	400
13.3.4	网络性能分析	401
13.4	多处理机 CACHE 一致性	402
13.4.1	监听 CACHE 协议	403
13.4.2	目录协议	406
13.5	多处理机举例	410
13.5.1	总线网络 SGI Challenge 多处理机	410
13.5.2	总线网络 SUN Enterprise 多处理机	412
13.5.3	超立方体网络 SGI Origin 2000 多处理机	414
13.6	习题	418
	<b>参考文献</b>	<b>420</b>
	<b>中文名词索引</b>	<b>423</b>
	<b>英文名词索引</b>	<b>427</b>



# 1 计算机组成与系统结构综述

本章介绍计算机组成和系统结构的基本概念、一些常用的术语、计算机的历史和发展趋势、计算机的性能评价以及本书各章的内容。

## 1.1 概 述

### 1.1.1 计算机的基本组成

计算机是什么？这是一个既简单又复杂的问题。说简单，是因为有一个简单的答案：计算机是一种能够执行程序，进行复杂计算的工具。每天，全世界不知有多少人在使用它，又不知有多少人在制造它，也不知有多少人在研究它，更不知有多少人过去没有接触过计算机，现在想要加入到这个队伍中来。说复杂，是因为不容易给计算机下一个确切的定义。比如从用户的角度、从系统程序员的角度和从硬件设计者的角度看计算机，可能会有不同的定义。下面的定义可供参考。

计算机是这样的一种设备：它能接收信息，根据事先编好的程序，对信息进行处理，并给出处理结果。

早期的计算机是机械式的，使用齿轮和拉杆传动装置。后来的计算机是机电式的，使用继电器和开关。现在的计算机是电子式的，就是人们所说的电子计算机。最初的电子计算机使用电子管；后来使用晶体管；现代的计算机使用集成电路。集成电路计算机又经历了小规模 SSI (small scale integration)、中规模 MSI (medium scale integration)、大规模 LSI (large scale integration)、超大规模 VLSI (very large scale integration)、甚大规模 ULSI (ultra large scale integration) 几个阶段。集成电路计算机在不久的将来将进入极大规模 ELSI (extremely large scale integration) 阶段。

一种观点认为，构成一个计算机的基本组件有以下 4 部分：中央处理部件 (CPU)、输入设备、存储设备和输出设备。输入输出设备统称为 I/O 设备 (input/output devices)。

CPU (central processing unit) 是计算机的核心。它负责执行程序 (program) 中的每一条指令 (instruction)，并能从输入设备接收信息，向输出设备发送信息。CPU 的功能越来越强。现在人们经常使用“处理机” (processor) 这个词来代替 CPU，本书以后的叙述中便如此使用。

常见的输入设备 (input devices) 有键盘、鼠标 (mouse)、扫描仪和麦克风。用户可以使用这些设备把信息输入到计算机。

存储设备 (storage devices) 用来保存信息或结果以备后用。存储设备包括硬盘驱动器、软盘驱动器、CD-ROM/RAM 驱动器、DVD-ROM/RAM 驱动器和磁带机等。计算机在工作时，也使用另外一种存储设备——存储器 (memory)。存储器主要有只读存储器 ROM