

PCI局部总线

开发者指南

李贵山 戚德虎



西安电子科技大学出版社

PCI 局部总线

开发者指南

李贵山 戚德虎 编

西安电子科技大学出版社

1997

(陕)新登字 010 号

JS/85/08

内 容 简 介

PCI 局部总线不仅是目前最新的计算机总线,而且是一种兼容性最强、功能最全的计算机总线。

本书共组织了七章,介绍了 PCI 局部总线的基本概念、功能、操作规则和使用方法,并通过大量的时序波形和相应实例进行了说明。本书详细介绍了 PCI 局部总线的电气要求及机械规范,并对 PCI 局部总线的产品组件和产品开发作了简要说明。

编者根据以往的使用经验,针对初学者的特点,对书的内容作了周密的安排。本书体系合理、概念清晰、逻辑性强、通俗易懂。

凡具有一定计算机基础的读者都能通过学习本书掌握 PCI 局部总线的基本内容。本书是一本学习 PCI 局部总线的好参考书,可供计算机技术和工业控制方面的技术人员使用。

PCI 局部总线开发者指南

李贵山 戚德虎 编

责任编辑 马乐惠

西安电子科技大学出版社出版发行

陕西省富平县印刷厂印刷

各地新华书店发行 新华书店经销

开本 850×1168 1/32 印张 7 字数 169 千字

1997 年 1 月第 1 版 1997 年 1 月第 1 次印刷 印数 1-6 000

ISBN 7-5606-0486-2/TP·0225 定价: 8.50 元

前 言

在当今信息社会的时代，计算机技术已渗透进了各行各业。随着此技术的广泛应用和不断发展，无论是办公室自动化还是工业应用，对计算机性能的要求都越来越高。在 CPU 从 80286 发展到目前的 386、486 及 Pentium 水平的情况下，其数据宽度及工作频率也在不断提高，可是，传统的 XT 及 AT 总线严格地限制了新型芯片水平的发挥和利用，这就促使计算机总线技术也要日趋完善，不断推出新标准。而 PCI 局部总线因其众多的功能、强大的兼容性，在计算机市场上独领风骚。

近几年来，为了改善计算机 I/O 传输功能，先后提出了 EISA、VESA 及最新的 PCI 新型总线标准。根据计算机专家的分析，最终在计算机市场上将是 VESA 及 PCI 总线的天下，而目前国内有关这两种总线的技术规范说明还知之甚少，这在一定程度上限制了国内计算机水平的提高，同时对计算机在工业控制方面的应用也有一定的影响。因此，本书对 PCI 总线的规范及使用作了较为详细的说明，供同行参考，以推动我国计算机事业的发展，也欢迎同行共同探讨，以促进这一总线的进一步普及。

由于 PCI 总线牵涉到的概念比较复杂，规则繁多，要求严格，具体使用中容易出错，初学者可能会感到难以掌握，希望能有一本合适的学习资料。本书就是为了适应这部分读者需要而编写的。在具体编写过程中，力求做到解释清楚了，通俗易懂。

本书以 PCI 局部总线 2.0 版本为核心介绍了 PCI 总线的功能及使用方法。具体安排大致如下：

第一章 PCI 总线概述。主要介绍了 PCI 总线的发展状况、

PCI 总线的特点及目前几种较为流行的总线的性能比较。

第二章 PCI 局部总线信号定义。详细介绍了 PCI 总线所有信号的定义及其功能。

第三章 PCI 总线的操作。详细介绍了 PCI 总线所具有的各种操作功能和使用方法,并对 PCI 总线所有信号的时序关系和使用要求也做了详细说明。

第四章 PCI 总线的电气规范。详细介绍了 PCI 总线各种接插卡和连接器在电气方面的要求和规定。

第五章 PCI 总线的机械特性。主要介绍了 PCI 总线各种接插卡及连接器的物理尺寸及制作要求。

第六章 配置空间。主要讨论了 PCI 总线中配置空间的编程模式和使用规则。

第七章 PCI 总线开发。简要介绍了 PCI 总线的现有组件和产品情况,并对进行 PCI 总线产品开发应具备的工具做了较为详细的说明。

本书的第一~四章,第六、七章由李贵山同志编写,第五章及附录由戚德虎同志编写。

总之,本书对各类计算机及工业应用的用户或读者都是一本非常全面、实用的参考书。

由于作者水平有限,时间仓促,疏漏之处在所难免,恳请读者指正。

编者

1996. 7

目 录

第一章 PCI 总线概述	1
1.1 总线的基本概念	1
1.2 PCI 总线的发展	2
1.2.1 PCI 总线的孕育	2
1.2.2 PCI 总线发展的动力	3
1.2.3 总线的性能指标	4
1.3 PCI 总线的特点	5
1.4 PCI 总线的系统结构	9
1.5 PCI 总线的应用	10
第二章 PCI 总线信号定义	13
2.1 信号类型说明	14
2.2 PCI 总线信号定义	14
2.2.1 系统信号定义	14
2.2.2 地址和数据信号	15
2.2.3 接口控制信号	16
2.2.4 仲裁信号	17
2.2.5 错误报告信号	17
2.2.6 中断信号	18
2.2.7 其它可选信号	19
第三章 PCI 总线的操作	21
3.1 总线命令	21
3.1.1 总线命令编码	21
3.1.2 命令使用规则	27
3.2 PCI 总线协议	28
3.2.1 PCI 总线的传输控制	30

3.2.2	PCI 的编址	31
3.2.3	字节校正	33
3.2.4	总线的驱动与过渡	34
3.3	总线上的数据传输过程	35
3.3.1	总线上的读操作	35
3.3.2	总线上的写操作	37
3.3.3	传输的终止过程	38
3.4	PCI 总线的仲裁机制	43
3.4.1	仲裁协议	44
3.4.2	仲裁的停靠	47
3.5	PCI 总线的访问延迟	48
3.5.1	PCI 总线上访问延迟的概念	48
3.5.2	访问延迟的确定	50
3.5.3	访问延迟的处理原则	52
3.6	PCI 总线的互斥操作	54
3.6.1	一个互斥访问的开始	56
3.6.2	一个互斥访问的延续	57
3.6.3	锁定状态下非互斥访问的进行	58
3.6.4	互斥访问完成	59
3.6.5	总线的完全锁定	59
3.7	PCI 总线的其它操作	60
3.7.1	设备选择	60
3.7.2	特殊周期命令	62
3.7.3	数据/地址的渐进	64
3.7.4	配置周期	65
3.7.5	快速的背对背传输	77
3.8	纠错功能	80
3.8.1	奇偶校验	80
3.8.2	错误的报告	82
3.9	对 Cache 的支持	87
3.9.1	Cache 状态的定义	89

3.9.2	支持的状态转变序列	91
3.9.3	时序关系	92
3.9.4	对写穿式 Cache 的支持	96
3.9.5	支持 Cache 时的仲裁注意事项	97
3.10	扩充为 64 位总线	97
第四章	PCI 总线的电气规范	104
4.1	概述	104
4.2	PCI 元件指标	105
4.2.1	5 V 信号环境下的指标	106
4.2.2	3.3 V 信号环境下的指标	111
4.2.3	时间指标	116
4.3	系统(母板)技术指标	123
4.3.1	时钟相位偏移	123
4.3.2	复位信号	123
4.3.3	上拉电阻	124
4.3.4	电源	126
4.3.5	系统时标限制	127
4.3.6	系统的物理要求	128
4.3.7	连接器	129
4.4	扩展板技术指标	136
4.4.1	扩展板上的引脚分配	136
4.4.2	电源要求	142
4.4.3	物理要求	143
第五章	PCI 总线的机械特性	146
5.1	简介	146
5.2	PCI 扩展卡的物理尺寸及公差	149
5.3	连接器的物理描述	155
第六章	配置空间	166
6.1	配置空间的组织	166
6.2	配置空间的功能	169
6.2.1	设备识别	169

6.2.2	关于设备的控制	173
6.2.3	关于设备状态寄存器	175
6.2.4	头标区中其它寄存器的功能	177
6.2.5	基址寄存器(Base Addresses)	180
6.3	PCI 扩展 ROM	183
6.3.1	PCI 扩展 ROM 的内容	184
6.3.2	加电时自动检测代码(POST)	187
6.3.3	PC 兼容的扩展 ROM	187
6.3.4	设备驱动程序	190
第七章	PCI 总线开发	192
7.1	PCI 总线的组件及其产品	192
7.1.1	PCI 组件概念	192
7.1.2	PCI 组件产品及供应商	193
7.1.3	外围高速处理芯片	197
7.2	PCI 总线开发工具及用途	202
7.3	PCI 总线产品的开发	205
附录	PCI 总线操作规则	209
参考资料		215

第一章 PCI 总线概述

1.1 总线的基本概念

计算机总线是计算机各部件之间进行信息传输的公共通道。微型计算机系统中广泛采用总线结构，其优点是系统成本低、组态灵活、维修方便。采用总线标准设计、生产的硬件模块兼容性强，并通过系统总线可以方便地组合在一起，以构成满足不同需要的微机系统。

计算机总线技术包括通道控制功能、使用方法、仲裁方法和传输方式等。任何系统的研制和外围模块的开发，都必须服从一定的总线规范。总线的结构不同，性能差别很大。计算机总线的主要职能是负责计算机各模块间的信息传输，因此，对总线性能的衡量，也是围绕着这一职能而定义、测试和比较的。总线的传输率是其性能的主要技术指标。另外，总线的可操作性、兼容性和性能价格比，也是很重要的技术特征。

随着计算机技术的不断发展，微型计算机的体系结构发生了显著的变化。如 CPU 运行速度的提高，多处理器结构的出现，高速缓冲存储器的广泛采用等，都要求有高速的总线来传输数据，从而出现了多总线结构。多总线结构是指 CPU 与存储器、I/O 等设备之间有两种以上的总线，这样可以将慢速的设备和快速的设备挂在不同的总线上，减少总线竞争现象，使系统的效率大大提高。

在多总线结构中，局部总线(Local Bus)的发展最令人瞩目。局部总线是指来自处理器的延伸线路，与处理器同步操作。外部

设备如果直接挂到局部总线上,就能以 CPU 的速度运行。由于局部总线具有极高的数据传输率,因此在 CPU 与高速缓冲存储器 (Cache)、CPU 与高速图形卡等需要高速传输信息的场合得到了广泛的应用。

1.2 PCI 总线的发展

1.2.1 PCI 总线的孕育

PCI 总线的英文全称为: Peripheral Component Interconnect Special Interest Group, 简称 PCISIG。即外设部件互连。PCI 总线虽然是由 Intel 公司提出的,但说到其发展,必须由 IBM 公司说起。由于 IBM PC 机系统的开放性,全世界 PC 机的制造商纷纷向 IBM PC 标准靠拢,从而使 IBM PC 系列产品风靡全球。与此同时,Intel 公司和 Microsoft 公司也迅速发展壮大起来,对 IBM 公司构成了威胁。IBM 公司为保护自身利益,将计算机总线由 ISA 总线升级到 MCA 总线,并于 1987 年 4 月在 PS/2 机上使用。MCA 是 32 位总线,传输率为 40 MB/s,可共享资源,具有多重处理能力。为防止其它厂家的仿制,IBM 公司没有对外公开 MCA 总线的技术标准,从而使其成为专有产品。

鉴于上述原因,Compaq、AST、Epson、HP、Olivetti 和 NEL 等 9 家公司联合于 1988 年 9 月推出了一种兼容性更强的总线,即 EISA 总线。该总线除了具有与 MCA 总线完全相同的功能外,还与 ISA 总线 100%兼容。EISA 是 32 位总线,支持多处理器结构,具有较强的 I/O 扩展能力和负载能力,传输率为 33 MB/s,适用于网络服务器,高速图像处理,多媒体等领域。因 EISA 是兼容商共同推出的,所以其技术标准是公开的。

1991 年下半年,Intel 公司首先提出了 PCI 总线的概念,并与

IBM、Compaq、AST、HP、DEC 等 100 多家公司联合共谋计算机总线的发展大业，于 1993 年推出了 PC 局部总线标准——PCI 总线。

1.2.2 PCI 总线发展的动力

PCI 总线支持 64 位数据传送、多总线主控和线性突发方式 (Burst)，其数据传输率为 132 MB/s。这给其发展提供了有利条件。总的来看，PCI 总线之所以能发展，其动力之一是 GUI(Graph User Interface)的发展。良好的用户接口界面的实现是以高性能的图形界面操作系统为基础的，而图形界面操作系统往往需要大容量存储器，因而，刺激了 RAM 芯片的生产，更重要的是对总线的性能提出了更高的要求。例如：

在多媒体视频图像显示中，若分辨率为 640×480 ，每秒 30 帧，显示彩色深度为 24 位，则

$$\begin{aligned} \text{多媒体显示卡} \\ \text{的数据吞吐量} &= 640 \times 480 \times 30 \times 3 = 27.648 \text{ Mb/s} \end{aligned}$$

对于具有 100 Mb/s 传输率的高速光纤网，需要总线的吞吐量为

$$100 \text{ Mb/s} = 12.5 \text{ MB/s}$$

由此可见，采用 100 Mb/s 光纤传输视频动态图像必须借助于压缩技术。

由于外围设备数据吞吐量与总线传输率之间没有严格的比例关系，一般一条总线可能挂接 3~5 个高速外设，因而总线的最大传输率应为高速外设的 3~5 倍。由此可计算出多媒体视频卡对总线最大传输率的需求为

$$\text{Tran Multimadia} = 27.648 \times (3 \sim 5) = 82.944 \sim 138.24 \text{ MB/s}$$

而 100 MB/s 的高速光纤网络中，对总线最大传输率的需求为

$$\text{Tran FDDI} = 12.5 \times (3 \sim 5) = 37.5 \sim 62.5 \text{ MB/s}$$

但 ISA 总线的最大传输率为 8 MB/s, EISA 总线为 33 MB/s, 无法满足图形操作系统和高速网络的要求。而 PCI 总线的传输率为 132 MB/s, 可满足上述要求。

另一推动 PCI 总线发展的原因是它可以降低系统成本。用大量面向 PCI 总线的处理芯片来构造系统机、工作站、外围设备及板卡, 其性能优越, 处理能力、传输速度都很高。反之, 若不采用面向 PCI 的芯片进行设计, 实现同样的功能, 其成本将升高 10% ~ 15%。

1. 2. 3 总线的性能指标

要评价一个总线的性能好坏, 只有通过相应的指标才能做出。一般采用如下指标来进行评价:

(1) 总线宽度: 数据总线的数量, 用 bit(位)表示, 如 8 位、16 位、32 位、64 位。

(2) 传输率: 每秒钟在总线上传输的最大字节数, 用 MB/s 表示, 即每秒多少兆字节。若总线工作频率为 8 MHz, 总线宽度为 8 位, 则最大传输率为 8 MB/s。若工作频率为 33 MHz, 总线宽度为 32 位, 则最大传输率为 132 MB/s。

(3) 同步方式: 总线上的数据与时钟同步工作的总线, 称为同步总线。反之, 称为异步总线。

(4) 信号线数: 表明总线所需信号线数的多少, 是地址线 AB、数据线 DB、控制线 CB 的总和。信号线数与性能不成正比, 但与复杂程度成正比。

(5) 数据总线/地址总线的多路复用和非多路复用: 地址线传输地址码, 数据总线传输数据命令。为了提高总线性能, 优化设计, 采用了地址线和数据线共用一条物理线路, 即某一时刻该线路上传输的是地址信号, 而另一时刻传输的是数据信号或总线命令。这种一条总线多种用途的技术, 称作多路复用。

(6) 负载能力：通常指“可连接的扩增电路板数”或“可连接的扩充电路板的数量”，尽管大家沿用这一表示方法，其实并不严密，不过它基本上能反映出总线的负载能力。

(7) 总线控制方式：主要指突发传输、并发工作、自动配置、中断方式、仲裁方式等。

(8) 扩充电路板尺寸：表示某一总线扩展电路板的尺寸大小。

(9) 其它指标：如电源电压等级，能否扩展为 64 位宽度等，也是很重要的参数。

表 1.1 简要给出几种总线的有关性能参数。

1.3 PCI 总线的特点

PCI 是先进的高性能局部总线，可同时支持多组外围设备。PCI 局部总线不受制于处理器，为中央处理器及高速外围设备提供一座桥梁，更可作为总线之间的交通指挥员，提高数据吞吐量。PCI 采用高度综合化的局部总线结构。其优化的设计可充分利用今日最先进的微处理器及个人电脑科技。它可确保电脑部件、附加卡及系统之间的运作可靠，并能完全兼容现有的 ISA/EISA/Micro Channel 扩充总线。总之，PCI 局部总线具有如下特点：

1. 高性能

PCI 是一套整体的系统解决方案，较其它只为加速图形或视频操作的局部总线优越。它能提高网络界面卡、硬盘的性能；可以出色地配合全活动影像、图形及各种高速外围设备的要求。PCI 局部总线以 33 MHz 的时钟频率操作，采用 32 位数据总线，可支持多组外围部件及附加卡。数据传送速率可高达 132 MB/s，远远超过标准 ISA 总线 5 MB/s 的速率。即使在 32 位的情况下，

表 1.1 几种计算机总线性能一览表

名称	PC-XT	ISA(PC-AT)	EISA	STD	VESA(VL-BUS)	MCA	PCI	H1
适用机型	8086 个人计算机	80286, 386, 486 系列个人计算机	IBM 系列 386, 486, 586 计算机	Z-80, V20, V40 IBM-PC 系列机	486, PC-AT 兼容个人计算机	IBM 公司个人 机与工作站	PS 个人机, Power PC, Alpha 工作站	日立工作站
最大传输率	4 MB/s	16 MB/s	33 MB/s	2 MB/s	266 MB/s	40 MB/s	133 MB/s	133 MB/s
总线宽度	8 位	16 位	32 位	8 位	32 位	32 位	32 位	32 位
总线工作频率	4 MHz	8 MHz	8, 33 MHz	2 MHz	66 MHz	10 MHz	0~33 MHz	20~33.3 MHz
同步方式			同步			异步	同步	
仲裁方式	集中	集中	集中	集中	集中			
逻辑时序	边缘敏感	边缘敏感		边缘敏感	电平敏感		边缘敏感	电平敏感
地址宽度	20	24	32	20			32/64	
负载能力	8	8	6	无限制	6	无限制	3	7
信号线数			143		90	109	40	137
64 位扩展	不可	不可	无限定	不可	可	可	可	无确定
自动配置	无	无		无	可		可	可
并发工作					可		可	可
突发方式							可	
引脚使用	非多路复用	非多路复用	非多路复用	非多路复用	非多路复用		多路复用	

也能支持奔腾(Pentium)级电脑的图形数据传送速率。

2. 线性突发传输

PCI 能支持一种称为线性突发的数据传输模式,可确保总线不断满载数据。外围设备一般会由内存某个地址顺序接收数据,这种线性或顺序的寻址方式,意味着可以由某一个地址起读写大量数据,然后每次只需将地址自动加 1,便可接收数据流内下一个字节的数据。线性突发传输能够更有效地运用总线的带宽去传送数据,以减少无谓的地址操作。

另外,PCI 最独特之处是可以支持突发读取及突发写入,这对使用高性能图形加速器尤为重要。

3. 极小的存取延误

支持 PCI 的设备,存取延误很小,能够大幅度减少外围设备取得总线控制权所需的时间。例如,连接局部网络的以太网控制器,其缓冲区随时需要由网络接收大型档案,由于要等待使用总线的批准,从而使以太网界面卡往往无法及时在缓冲区溢出之前迅速将数据送给中央处理器,网络界面卡被迫将文件内容存在额外的内存区。对于 PCI 兼容的外围设备,由于它能提供更快速的存取,因此以太网卡可及时将数据传至中央处理器,减少所需的额外内存,从而降低附加卡的整体成本。

4. 采用总线主控和同步操作

PCI 的总线主控和同步操作功能有利于 PCI 性能的改善。总线主控是大多数总线都具有的功能,目的是让任何一个具有处理能力的外围设备暂时接管总线,以加速执行高吞吐量、高优先级的任务。PCI 独特的同步操作功能可保证微处理器能够与这些总线主控同时操作,不必等待后者的完成。

5. 不受处理器限制

PCI 独立于处理器的结构,形成一种独特的中间缓冲器设计方式,将中央处理器子系统与外围设备分开。一般来说,在中央

处理总线上增加更多的设备或部件，只会降低性能和可靠程度。而有了缓冲器的设计方式，用户可随意增添外围设备，以扩展电脑系统而不必担心在不同时钟频率下会导致性能的下降。

独立于处理器的总线设计还可保证处理器技术的变化不会使任何个别系统的设计变得过时，使消费者大为受惠。

6. 适合于各种机型

PCI 局部总线不只是为标准的桌面(台式)电脑提供合理的局部总线设计，同时也适用于便携式电脑和服务器。它可为便携式电脑及笔记本电脑提供台式电脑的图形性能，又可支持 3.3 V 的电源环境，延长电池寿命，为电脑的小型化创造了良好的实现条件。PCI 可缩小零件的尺寸，减少零件的数目，从而节省了宝贵的线路板空间，可使系统设计者在其产品中加入更多功能。

在服务器环境下，PCI 支持分级式外围设备的特性，可使一个 PCI 界面支持一组级联的 PCI 局部总线；也可以使设置为多组 PCI 总线的服务器增添额外的扩展插槽，提供更多的 I/O 接口，并将高带宽与低带宽的数据分隔开来。

7. 兼容性强

由于 PCI 的设计是要辅助现有的扩展总线标准，因此它与 ISA、EISA 及 MCA 总线完全兼容。虽然现有电脑系统的插槽数目有限，但 PCI 局部总线可提供“共用插槽”，以便接插一个 PCI、ISA、EISA 及 MCA 插头。这种兼容能力能保障用户的投资，让用户在继续使用沿用的附加卡之余，又能提供额外的插槽，方便用户选用新的外围设备。

8. 预留了发展空间

PCI 总线在开发时预留了充足的发展空间，这是它的一项重要特性。例如，它支持 64 位地址/数据多路复用。这是考虑到新一代的高性能外围设备最终将需要 64 位宽的数据通道。PCI 的 64 位延伸设计，可将系统的数据传输速率提高到 264 MB/s。同