

微型计算机维修技术丛书

微型计算机系统板 测试及维修

金光惠 编著



人民邮电出版社



7-6
1

TP360.6
JGH/1

微型计算机维修技术丛书

微型计算机系统板测试及维修

金光惠 编著

人民邮电出版社

0029939

内 容 提 要

本书系统讲述了几种常用微型计算机系统板的组成与工作原理,全面介绍了系统板的测试技术和维修方法,并结合大量维修实例讲述了对各种系统板常见故障的测试与维修技巧。书中还详细介绍了 486 和 586 微机的体系结构。书末附有 80386 和 80486 芯片的外形和引脚信号图。本书讲解透彻,所举维修实例典型,适合广大微机维修人员阅读,也可供计算机科技人员和大专院校相关专业师生参考。

微型计算机维修技术丛书 微型计算机系统板测试及维修

金光惠 编著

责任编辑 刘涛 赵桂珍

*

人民邮电出版社出版发行
北京朝内南竹杆胡同 111 号
中国铁道出版社印刷厂印刷
新华书店总店科技发行所经销

*

开本:787×1092 1/16 1995 年 10 月 第一版

印张:10.75 1995 年 10 月 北京第 1 次印刷

字数:261 千字 印数:1—8000 册

ISBN 7-115-05793-1/TP·229

定价:14.00 元

《微型计算机维修技术丛书》 编 委 会

主 编： 黄昌夺

副主编： 任公越 吕晓春

编 委： 杨 俊 谢 建

杨福平 陈世林

李海泉

《微型计算机维修技术丛书》前言

我国目前已拥有近 200 万台微型计算机。保证这些计算机的可靠运行,预防、减少故障的产生,在故障出现后及时排除和修复,使已有计算机更好地发挥作用,更好地为我国社会主义建设服务,是一项极其重要的工作。为此,中国计算机学会维护技术专业委员会和中国电子学会计算机工程与应用学会维护技术学组,联合组织编写了这套《微型计算机维修技术丛书》。本丛书深入浅出地介绍了微型计算机主机及各种外部设备的故障原理和诊断方法,并以大量翔实的故障检修实例,介绍 IBM PC/XT、AT 和 386 及其兼容系列微型计算机的维护、修理技术。它既适合于广大微型计算机的维护、修理人员和应用人员的学习、使用,也适用于各类院校计算机课程教学和师生参考,是微型计算机维修和应用常备参考书。我们希望本丛书的出版能为广大微机用户的维修工作贡献一点绵薄之力。

本丛书是在人民邮电出版社的大力支持下,通过作者和编审、校对人员的共同辛勤努力而面世的。谨此,我们对为本丛书的出版做出贡献的有关人士,表示衷心感谢。

由于本丛书编审仓促,缺点、疏漏和错误在所难免,欢迎各界同仁批评指正。

《微型计算机维修技术丛书》编写组

前 言

从世界上第一台计算机面世至今,计算机的发展经过了 50 多年。计算机被分成五种:微型计算机(简称为微型机或者微机),小型计算机(简称为小型机),中型计算机(简称为中型机),大型计算机(简称为大型机)和巨型计算机(简称为巨型机)。这五种计算机中,发展最快、应用最普及的是微型计算机。

微机的发展史以 Intel 公司研制推出的 CPU 芯片为典型代表。Intel 公司在 1971 年首先研制成功了用于微机的四位 CPU 芯片 Intel 4004,采用该 CPU 芯片的微机虽然没有面市,但 Intel 4004 芯片标志着微机历史的开始,具有划时代意义。随后,Intel 公司陆续推出了 8088、8086、80286、80386、80486 和 PENTIUM 等一系列 CPU 芯片,常被称为 X86 系列 CPU 芯片。这些 CPU 芯片,在微机发展的不同阶段都发挥了重要作用,都曾使微机市场呈现出一派繁荣昌盛的景象。目前市场上流行的 386、486 和 586 微机,采用 80386、80486 和 PENTIUM(常被称为 P5 或者 586)CPU 芯片。人们开始期待 686CPU 芯片和 686 微机的出现。

随着微机性能的成倍提高,微机的价格却在不断的下跌。微机已开始进入千家万户,达到了家喻户晓的程度。人们在谈论微机,计算机与人们生活的关系变得越来越密切。近几年,微机数量急剧增加,使早已困扰微机用户的计算机维修问题日趋严峻。微机出现故障不能得到及时维修,严重地影响了用户的正常工作。正是在这种情况下,作者总结了十几年来的工作经验,编写了本书。全书内容丰富,举例翔实,有比较高的实用价值。愿本书出版之后,能成为广大微机用户的朋友,能为提高微机的实际使用效率尽一份力量。

最后,向所有参加本书出版工作的同志表示衷心的感谢!

作者

1995 年 5 月于北京大学

目 录

第一章 微型计算机系统板概述	1
第一节 系统板的组成.....	2
第二节 CPU 与各支持电路之间的联系	3
一、中央处理器(CPU)	3
二、支持电路的 I/O 地址	25
第三节 中断电路模块	29
一、中断概念.....	29
二、中断电路.....	31
第四节 DMA 电路模块	38
一、DMA 电路原理	39
二、DMA 控制器	40
第五节 定时器模块	48
一、8253 定时器	48
二、8253 定时器在 386 微机中的使用	49
第六节 键盘控制器模块	49
第七节 日历/实时钟和 CMOS RAM 模块.....	51
第八节 82C206 集成外设控制器.....	52
第九节 高速缓存系统	55
一、高速缓存系统简介.....	55
二、高速缓存系统的结构.....	56
第十节 扩展插槽	58
第二章 微机系统板测试技术与维修方法	61
第一节 加电自检测测试	61
第二节 利用诊断工具测试	62
一、在线测试仪.....	63
二、系统板测试卡.....	64
第三节 各种故障维修方法介绍	65
一、拔插替换法.....	65
二、减板/卡法	65
三、表面观察法.....	66
四、阻值测量法.....	66
五、静态测量法.....	66
六、动态测量法.....	66
七、隔离法.....	66
八、背片法.....	66
九、升降温法.....	66
十、程序诊断法.....	67

第三章 系统板故障维修	68
第一节 CPU 局部总线故障分析与排除	68
一、开机无音响、无显示故障修理之一	70
二、开机无音响、无显示故障修理之二	71
三、开机无音响、无显示故障修理之三	72
第二节 系统总线故障分析与排除	72
一、开机无音响、无显示故障修理之四	72
二、开机无音响、无显示故障修理之五	73
第三节 中断电路故障分析与排除	74
一、开机显示 101—System Board Error 之一	75
二、开机显示 101—System Board Error 之二	76
第四节 DMA 电路故障分析与排除	76
一、开机无音响、无显示故障修理之六	77
二、软盘启动系统失败	78
第五节 定时器电路故障分析与排除	79
第六节 键盘控制器模块电路故障分析与排除	79
一、8042 ERROR	80
二、开机工作一段时间后,键盘输入无效	81
第七节 日历/实时钟和 CMOS RAM 模块电路故障分析与排除	81
一、系统设置丢失	85
二、屏幕提示设备类型错	85
三、Backup Battery Low	85
四、日历/时间不变	86
五、CMOS CLock/Calendar Error	86
六、CMOS CRC Error	86
第八节 存储器故障维修	87
第九节 打印口电路原理及故障维修	89
一、打印口电路原理	89
二、打印口故障维修	93
第十节 异步通讯口电路原理与故障维修	94
一、异步通讯口电路原理	94
二、异步通讯口电路故障维修	103
第四章 486 微机体系结构分析	106
第一节 片上 8KB 高速缓存器	107
一、片上 8KB 高速缓存器的行填入	108
二、行无效周期	109
第二节 片上 80387 协处理器	109
第三节 硬件接口	109
第四节 总线操作	114
一、不可超高速缓存的非猝发单周期	116

二、不可超高速缓存的非猝发多周期	117
三、不可超高速缓存的猝发周期	118
四、可超高速缓存的周期	119
五、可超高速缓存期间 $\overline{\text{KEN}}$ 信号的影响	120
六、慢猝发可超高速缓存周期	121
七、超高速缓存行填充的顺序	121
八、被中断的猝发可超高速缓存周期	122
九、8 位和 16 位周期	123
十、锁定周期	123
十一、伪锁定周期	123
十二、典型的行无效周期	125
十三、总线保持周期	126
十四、中断周期	126
十五、浮点出错处理	127
第五节 486 芯片型号	127
第六节 OPTI 486 系统板	128
一、跳接线设置(Jumper Setting)	129
二、内存配置(Memory Configuration)	133
三、系统设置	134
四、故障排除	140
第七节 海洋 486 系统板	141
第五章 586 微机体系结构分析	143
第一节 PENTIUM 芯片的内部结构	143
第二节 PENTIUM 芯片的硬件接口	144
第三节 PENTIUM 总线和 486 总线的差别	148
第六章 中、高档微机系统板常见硬故障	150
一、反复进行冷启动	150
二、PC/AT 主机不启动, 屏幕全黑故障之一	151
三、PC/AT 主机不启动, 屏幕全黑故障之二	151
四、PC/AT 主机不启动, 屏幕全黑故障之三	151
五、PC/AT 设置丢失	152
六、开机屏幕上提示奇偶校验错, 但没有提示出错地址	153
七、开机时间一长便停止工作	153
八、AST 386 微机软驱不能读/写	153
九、Super 286 微机软驱不能读/写	154
十、AST 386 微机屏幕提示设备类型错	154
十一、AST 386 微机系统设置丢失	154
十二、长城 286 微机每次开机只能工作一段时间	154
十三、长城 286 微机开机后屏幕全黑	155
十四、长城 386 微机开机后屏幕全黑	155

十五、IBM XT286 微机屏幕提示重新设置	155
十六、内存出错	155
十七、AST 286 微机打印口故障	156
十八、长城 286B 微机主机系统板被烧毁	156
附录 A 80386 芯片外形及引脚信号	158
附录 B 80486 芯片外形及引脚信号	160

第一章 微型计算机系统板概述

微型计算机(简称微机)广泛应用于科学研究、生产设计、新闻出版、金融财会、企事业管理、办公自动化、邮电通信、自动控制及文化教育等各个领域。微机的发展过程总是与微处理器的发展过程密切相关,一般说来,当一种新型、高性能的微处理器芯片出现之后,预示着一一种新型、高性能的微机即将诞生。在微机发展过程中,以 Intel 公司推出的 X86 系列 CPU 芯片 8088、8086、80286、80386、80486 和 PENTIUM(简称 P5 或 586)为突出代表。为了对微机的发展过程有个系统的了解,我们不妨回顾一下由 Intel 公司研制并先后推出的微处理器芯片。

1971 年,Intel 公司首先推出了 Intel4004 微处理器芯片。Intel4004 为 4 位微处理器,随后诞生了 4 位微机。从此开始了微机发展的历程。

1972 年到 1976 年,Intel 公司先后推出了 Intel8008、Intel8080、Intel8085 等微处理器芯片,微机的发展历程进入了 8 位机时代。

1978 年到 1982 年,Intel 公司又先后推出了 Intel 8086、Intel 8088、Intel 80186、Intel 80286 等微处理器芯片,进入了 16 位机生产时代。

1985 年以后,Intel 公司又先后推出了 Intel80386、Intel 80486 等微处理器芯片,开始了 32 位机的生产时代。但是,16 位机在市场上仍然十分活跃并占据着主要市场。直到进入 90 年代以后,32 位机才逐渐占据了主要市场。

Intel 公司推出的 386 CPU 芯片分为两种类型,一种被命名为 80386DX,另一种被命名为 80386SX。Intel 公司最初推出的 80386 属于 80386DX 类型。80386DX 又被称为全 32 位 CPU 芯片,即它的地址线为 32 位,数据线也为 32 位。80386SX 与 80386DX 的差别是,80386SX 的数据线为 16 位,地址线为 32 位。同样,Intel 公司后来推出的 486CPU 芯片也被分为两种类型:一种为 80486DX,另一种为 80486SX。这两种芯片的差别与 386 芯片不同,无论是 80486DX 或 80486SX,它们的地址线和数据线都是 32 位,内部都有一个指令和数据共同使用的 8KB 超高速缓存器。80486DX 和 80486SX 唯一的差别是,80486DX 内部有数学协处理器 80387,而 80486SX 内部没有数学协处理器 80387(或者说数学协处理器未被激活)。Intel 公司最初推出的 80486 属于 80486DX 类型。

1993 年春,人们期待已久的 80586 微处理器终于面世了,Intel 公司把它命名为 PENTIUM 微处理器,中文译名为“奔腾”,它象征着微机将进入一个新的时代。PENTIUM 微处理器简称为 P5。PENTIUM 芯片保留了 80486 芯片的兼容性。PENTIUM 内部有数学协处理器,有两个 8KB 超高速缓存器:一个只保存指令,另一个只保存数据,有两条流水线,U 流水线和 V 流水线。486 芯片内部只有一条 U 流水线。PENTIUM 的地址线为 32 位,数据线为 64 位。

为了方便起见,人们常把采用 Intel 80286 微处理器的微机简称为 286 微机,采用 Intel 80386 微处理器的微机简称为 386 微机,采用 Intel 80486 微处理器的微机简称为 486 微机,采用 P5 微处理器的微机简称为 586 微机。

不严格地讲,一块 80486 芯片相当于一块 80386、一块 80387 和一个 8KB 高速缓冲存储器的集合;一块 P5 芯片相当于两块 80486 芯片的集合。这可以看出,80386 芯片是所有较高档次微处理器的基础,具有很强的代表性,本书重点讨论 386 微机的原因就在于此。全书以 386 微

机的电路功能为单元进行介绍,主要阐述各部分的工作原理及其故障维修的技术和方法,由浅入深,由表及里。

现在的微机可分为两大类:一类是采用一块微处理器作为中央处理器(CPU,Central Processing Unit 的简称)的微机,称为单 CPU 微机,而且把微处理器芯片改称为 CPU 芯片,如 80386 微处理器改称为 80386CPU;另一类是采用多微处理器的微机,称为多 CPU 微机。对于多 CPU 的微机,其中一块 CPU 为主 CPU,其余为从 CPU。本书只讨论单 CPU 微机。

第一节 系统板的组成

微机的性能主要取决于微机的系统板。系统板也简称为主板,而系统板的性能又主要依赖于 CPU。我们常说一种新型的、高性能的 CPU 芯片的出现,就标志着一种新型的、高性能的微机的诞生,原因就在于此。CPU 是微机的“大脑”,一旦选定了 CPU,那么整个微机的指令系统也随之被确定,同时微机的主要性能也被随之确定。因此,系统板是以 CPU 为核心的,在 CPU 的周围,有 CPU 的支持电路和各种辅助电路。CPU 的支持电路为各种可编程的大规模集成电路芯片,它们扩充和提高了 CPU 的功能。一个典型的 386 微机的系统板如图 1.1 所示。

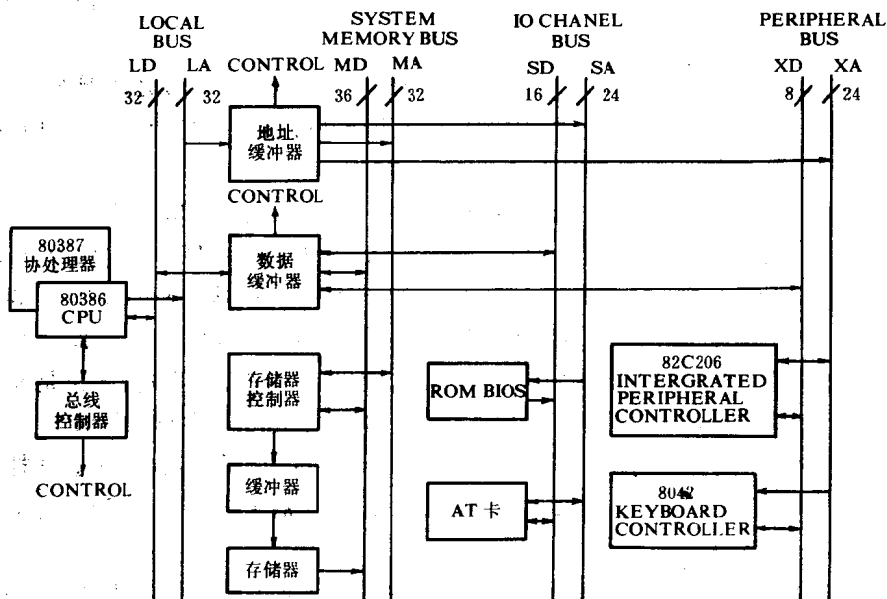


图 1.1 386 系统板模块框图

在图 1.1 中,总线共有四条:LOCAL BUS、SYSTEM MEMORY BUS、IO CHANNEL BUS 和 PERIPHERAL BUS。LOCAL BUS 为局部总线,一般称为 CPU 的局部总线,其中 LD 代表 32 位的局部数据总线,LA 代表 32 位的局部地址总线。SYSTEM MEMORY BUS 为系统存储器总线(简称为系统总线),MD 代表 36 位的系统数据总线,36 位系统数据总线由 32 位数据线和 4 位奇偶校验线所组成;MA 代表 32 位系统地址总线。IO CHANNEL BUS 为 IO 通道总线(也叫做扩展总线),它们和系统板上的总线插槽相连,因此,总线插槽引脚上的信号即为 IO 通道总线信号(这里是针对 AT 总线插槽而言的),SD 代表 16 位数据总线,SA 代表 24 位地址线。PERIPHERAL BUS 为周边接口总线,XD 代表 8 位数据总线,XA 代表 24 位地址线,CPU 的支持电路(如 8259、8255、8237、8253、8042 等芯片)都挂在此总线上。在图 1.1 中,CPU

的支持电路除 8042 芯片外都集成在 82C206 芯片上。82C206 芯片被称为集成周边控制器或者集成外设控制器。

在图 1.1 中,总线控制器(BUS CONTROLLER)把 CPU 发出的状态信号译码后产生总线操作时所需的各种控制信号。地址缓冲器(ADDRESS BUFFERS)把 CPU 发出的地址信号整形、缓冲以提高其驱动能力。数据缓冲器(DATA BUFFERS)将数据信号整形、缓冲以提高其驱动能力。存储器控制器(MEMORY CONTROLLER)产生对存储器读/写操作时所需的各种控制信号。缓冲器(BUFFERS)将存储器控制器产生的信号整形、缓冲以提高其驱动能力。存储器(MEMORY)指随机内存。ROM BIOS 为系统的只读基本输入/输出程序。82C206 为集成周边控制器(INTERGRATED PERIPHERAL CONTROLLER)。8042 为键盘控制器(KEY-BOARD CONTROLLER)。

CPU 的大部分功能都是靠其支持电路来加以扩充和提高的,像 CPU 的中断功能和总线仲裁功能等等。CPU 的支持电路主要由大规模可编程的功能芯片所组成。CPU 的支持电路有:DMA 控制器、中断控制器、键盘控制器、定时器、实时钟/日历和 COMS RAM 电路等等。当 CPU 控制着系统总线(CPU 处于工作状态)时,对 CPU 而言,这些支持电路只相当于一些 I/O 端口,CPU 对这些 I/O 端口可以进行一些读/写操作,以完成对这些支持电路的编程或者取得一些数据和状态。一旦完成编程后,这些支持电路就有相对的独立性,有关这些支持电路的工作情况,在下面各节中将会讲到。

随着科学技术的发展,在现在的高档微机中已出现了两片机,即除 CPU 芯片和键盘控制器芯片之外,整个系统板上只剩下两块主要芯片,一块叫系统控制器,另一块叫周边接口控制器。也可能在今后会出现除 CPU 之外的单片微机。但是,无论微机如何变化和发展,在所有高档微机的用户手册和使用说明中,CPU 的支持电路都是按上述分离模块给出的,并且在这些高档微机的诊断程序中,也是按分离模块进行测试的。所以,不管今后怎么变化,模块概念仍然有效。

第二节 CPU 与各支持电路之间的联系

一、中央处理器(CPU)

中央处理器(CPU)80386 芯片的引脚信号如图 1.2 所示。

在图 1.2 中,信号名上有横线者表示该信号低电平有效。关于低电平有效的信号表示的方法很多,除图 1.2 中的方法之外,还有在信号名前加横线的(如:—ADS)和在信号名后加#号的(如:ADS#)等等,它们均表示该信号低电平有效。

80386 芯片的引脚信号通常也称为局部总线接口,80386 局部总线接口(见图 1.2)可分为数据总线、地址总线、总线控制、总线仲裁、中断、总线周期定义和协处理器几部分。下面简述这些信号的作用。

数据总线:

D0—D31 为双向数据总线,它们可以传输 8 位、16 位、24 位或者 32 位数据。

地址总线:

A2—A31 和 $\overline{BE}0-\overline{BE}3$ 形成 32 位地址总线。 $\overline{BE}0-\overline{BE}3$ 为 4 个字节允许引出线,32 位数据

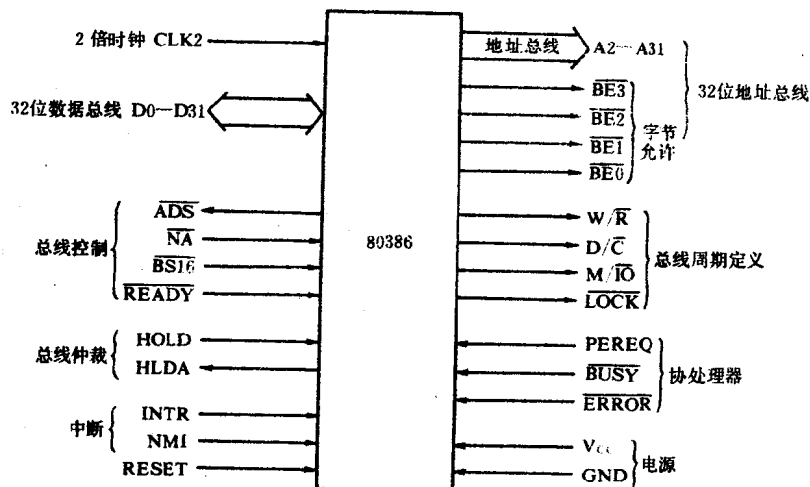


图 1.2 80386 芯片的引脚信号

分为 4 个字节,每个字节为 8 位数据,每个字节允许引出线对应于 32 位数据总线的 4 个字节中的一个字节。地址引出线 A2—A31 识别 4 个字节地址,字节允许引出线选择其中的有效字节。

总线周期定义(也叫总线状态):

它们定义总线周期的类型。

W/R——写/读周期,高电平为写,低电平为读。

M/ $\overline{\text{IO}}$ ——存储器/I/O 访问,高电平访问存储器,低电平访问 I/O 端口。

D/ $\overline{\text{C}}$ ——数据/控制周期,高电平为数据周期,低电平为控制周期。

$\overline{\text{LOCK}}$ ——封锁总线周期,低电平有效。

总线控制:

$\overline{\text{ADS}}$ ——地址状态,低电平有效。当 $\overline{\text{ADS}}$ 有效时,地址总线输出的信号有效。

$\overline{\text{READY}}$ ——准备好信号。它控制总线周期宽度,当 $\overline{\text{READY}}$ 有效时,结束当前周期。

$\overline{\text{NA}}$ ——允许下一地址输出信号。当 $\overline{\text{NA}}$ 有效时,表示流水线作业,即在当前周期期间为下一个总线周期发送地址和状态信号。

$\overline{\text{BS16}}$ ——总线大小信号。当 $\overline{\text{BS16}}$ 有效时,表示 16 位数据总线操作。

总线仲裁:

HOLD——总线请求保持信号。由能够控制系统总线的设备产生,请求 80386 释放总线。

HLDA——总线响应信号。当 80386 接收到了 HOLD 信号后,在当前总线周期结束时发出 HLDA 信号表示 80386 CPU 让出了对局部总线的控制权。HLDA 信号作为对 HOLD 信号的应答。

中断:

INTR——可屏蔽中断请求信号。

NMI——非屏蔽中断请求信号。

协处理器:

$\overline{\text{BUSY}}$ ——协处理器忙信号。

$\overline{\text{ERROR}}$ ——协处理器出错信号。

PEREQ——协处理器请求信号。

其它:

CLK2——时钟。它等于 80386 工作频率的 2 倍。80386 采用二分频工作方式,当 80386 工作频率(即处理器时钟)为 33MHz 时,CLK2 为 66MHz。

RESET——复位信号,迫使 80386 进入复位状态。

V_{cc}——+5V。

GND——地。

80386 信号引出线总结于表 1.1 中。

表 1.1

80386 信号引出线总结

信号名称	信号功能	有效状态	输入/输出	输入与 CLK2 同步/异步	在 HLDA 期间是 否输出高阻抗?
CLK ₂	时钟	—	I	—	—
D ₃₁ ~D ₀	数据总线	高	I/O	同步	是
$\overline{\text{BE}}_0 \sim \overline{\text{BE}}_3$	字节允许	低	O	—	是
A ₃₁ ~A ₂	地址总线	高	O	—	是
W/R	写—读指示	高	O	—	是
D/C	数据—控制指示	高	O	—	是
M/ $\overline{\text{IO}}$	存储器—I/O 指示	高	O	—	是
$\overline{\text{LOCK}}$	总线封锁指示	低	O	—	是
$\overline{\text{ADS}}$	地址状态	低	O	—	是
$\overline{\text{NA}}$	下一地址请求	低	I	同步	—
$\overline{\text{BSI}}_{16}$	总线为 16 位宽	低	I	同步	—
READY	传送认可(准备好)	低	I	同步	—
HOLD	总线占用请求	高	I	同步	—
HLDA	总线占用认可	高	O	—	无
PEREQ	协处理器请求	高	I	异步	—
BUSY	协处理器占用	低	I	异步	—
$\overline{\text{ERROR}}$	协处理器错	低	I	异步	—
INTR	可屏蔽中断请求	高	I	异步	—
NMI	不可屏蔽中断请求	高	I	异步	—
RESET	复位	高	I	同步	—

1. 总线操作

80386 总线操作共有七种类型:存储器读、存储器写、I/O 读、I/O 写、指令提取、中断认可和停机/崩溃(HALT/SHUTDOWN)。

当地址在地址总线上有效时, $\overline{\text{ADS}}$ 变为低电平有效信号,总线状态引出线(即:总线周期定义)被驱动成相应的总线周期状态(简称为状态信号),状态信号所定义的总线周期如表 1.2 所示。

在以后的表格中,低电平用字母 L 表示,高电平用字母 H 表示。

(1) 总线状态

80386 使用 2 倍频率时钟(CLK2)输入,产生其内部的处理器时钟信号(CLK)。如图 1.3 所示。每个 CLK 周期为两个 CLK2 周期宽度。

表 1.2

总线周期

状态信号			总线周期类型	封锁
M/ $\overline{IO}$	D/C	W/R		
低	低	低	中断认可	是
低	低	高	不产生	—
低	高	低	I/O 数据读	无
低	高	高	I/O 数据写	无
高	低	低	存储器代码读	无
高	低	高	停机/崩溃	无
高	高	低	存储器数据读	无
高	高	高	存储器数据写	无

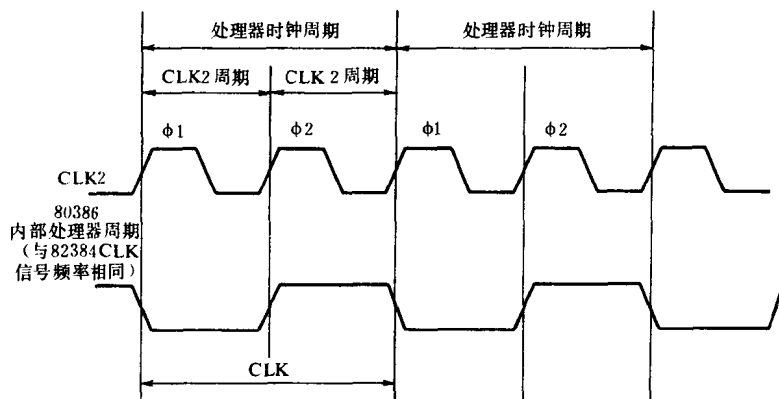


图 1.3 CLK2 和 CLK 关系

注意,内部的 80386CLK 符合外部的 82384(时钟信号发生器)CLK。允许 82384 CLK 比 CLK2 稍为落后一些而绝不允许超前 CLK2。这样 82384 CLK 可以可靠地用作相位状态指示器。所有 80386 输入端均在 CLK2 上升沿进行采样。许多 80386 信号在每隔一个 CLK2 的上升沿进行采样;某些信号当 CLK 为高时在 CLK2 边沿采样,而有些则当 CLK 为低时在 CLK2 边沿采样。由 80386 内部时钟决定的总线最大数据传送速率是每 2 个 CLK 周期 32 位,即每秒 32MB(CLK2 为 32MHz,内部 CLK 为 16MHz)。

每个总线周期至少包括 2 个总线状态:T1 和 T2。每个总线状态顺次由 2 个 CLK2 周期组成,它可以被认为是总线状态的第 1 相和第 2 相。图 1.4 示出某些典型的读、写周期的总线状态。在第一个总线状态(T1)期间,地址和总线状态引出线变为有效。在第二个总线状态(T2)期间,外部逻辑和设备响应。如果在第二个 CLK 周期的末尾采样到 80386 有低的 $\overline{READY}$ 输入,总线周期就终止。若在采样时 $\overline{READY}$ 为高,则总线周期继续一个附加的 T2 状态,称为等待状态,并且要再次对 $\overline{READY}$ 采样,增加等待状态直至采样到 $\overline{READY}$ 为低时才终止。

当没有 80386 所需要的总线周期时(没有挂着的请求),则(80386)维持在空闲总线状态(T_i)。T1、T2 和 T_i 之间的关系示于图 1.5。

(2)地址流水线

80386 中,时序地址和状态输出可以控制,从而使得在前面的总线周期结束前输出就变成有效。允许总线周期进行重叠的这种技术就称为地址流水线。图 1.6 为非流水线地址周期和流水线地址周期的比较。

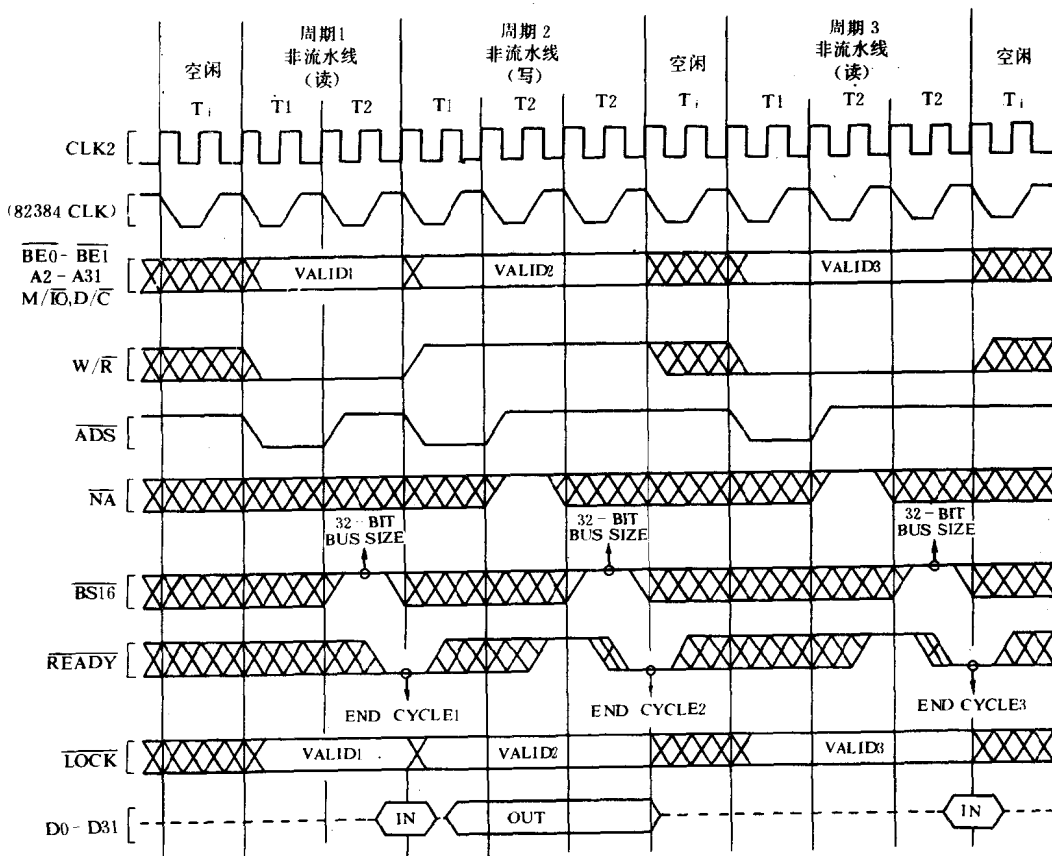
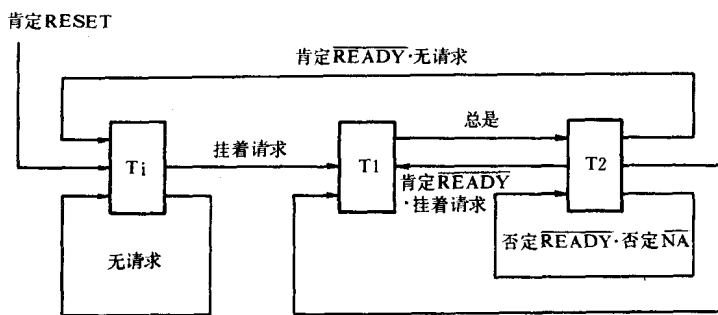


图 1.4 80386 总线状态时序图



总线状态: T1—非流水线的总线周期第一个时钟(80386驱动新的地址,建立ADS)
T2—当NA在当前总线周期中没有被采样肯定时总线周期的后一个时钟
T1—空闲状态
最快的总线周期包括两个状态: T1, T2

图 1.5 总线状态图(不含流水线)

地址流水线提高总线传送速率而急需减小存储器或 I/O 访问时间。因此要求用相对便宜的元器件且允许较大的频带宽度。而且,流水线寻址使用较慢速器件能够和非流水线寻址使用较快速器件产生相同的传送速率。16MHz 的 80386 最大的数据传送速率达到每秒 32MB,同时允许 3 个 CLK 周期(若忽略信号延迟,CLK=16MHz 时为 187.5ns)的地址访问时间。不用地