

大规模可编程逻辑器件与

数字系统设计

杨晖 张凤言 编著

北京航空航天大学出版社



大规模可编程逻辑器件与数字系统设计

北京航空



社

大规模可编程逻辑器件 与数字系统设计

杨 晖 张凤言 编著

北京航空航天大学出版社

内 容 简 介

90年代,大规模可编程逻辑器件和电子设计自动化(EDA)技术已经逐渐成为电子系统设计者的主要设计手段,传统的设计方法逐渐被淘汰。今天,作为电子工程师,学习和掌握 EDA 技术已势在必行。

本书系统地介绍大规模可编程逻辑器件、EDA 设计工具和数字系统设计方法。主要包括三个部分:Lattice 公司的 ispLSI 器件和 Xilinx 公司的 FPGA 器件的结构原理;Synario 软件的使用方法;数字系统的模块设计和系统集成方法。

全书内容详细、图文并茂、由浅入深,并配有几十个设计实例和十八个实验。既可作为高等院校可编程逻辑器件和数字系统设计课程的本科生教材,也可作为电子工程技术人员的技术参考书和 EDA 设计入门读物。

图书在版编目(CIP)数据

大规模可编程逻辑器件与数字系统设计/杨晖等编著.
北京:北京航空航天大学出版社,1998.6

ISBN 7-81012-777-2

I. 人… II. 杨… III. ①可编程序控制器-设计②数字
系统-设计 IV. TP332.3

中国版本图书馆 CIP 数据核字 (98) 第 06266 号

大规模可编程逻辑器件 与数字系统设计

编著者 杨 晖
张凤言

责任编辑 金友泉
责任校对 李宝田

北京航空航天大学出版社出版发行

北京市学院路 37 号(100083) 62015720(发行部电话)

各地书店经销

涿州市新华印刷厂印装

*

开本:787×1092 1/16 印张:13.75 字数:349 千字

1998 年 7 月 第 1 版 1998 年 7 月第 1 次印刷 印数:2000 册

ISBN 7-81012-777-2/TP·281

定价:13.50 元

前 言

进入 90 年代以后,EDA(电子设计自动化)技术的发展和普及给数字系统设计带来了革命性的变化,传统的“固定功能集成块 + 连线”的设计方法正逐步退出历史舞台,而基于芯片的设计方法正在成为电子系统设计方法的主流。今天,有经验的电子系统设计者如果不通晓集成电路设计,就如同在 80 年代不会使用集成块。为了适应电子技术发展的进步和国际竞争对人才需求,在本科生中进行 EDA 教学已成为当务之急。

EDA 技术的两个技术基础是大规模可编程逻辑器件和 EDA 设计工具。当大规模可编程逻辑器件 FPGA 和 CPLD 出现,并且有了相应的 EDA 工具之后,EDA 就走进了普通的实验室,从而实现了所谓基于芯片的设计方法。大规模可编程逻辑器件、EDA 软件工具及基于芯片的设计方法,为数字系统的设计提供了非常方便灵活的工具和手段。利用这几项技术进行设计,不仅能够在规定时间内完成设计任务,而且能够使系统的速度更快、体积更小、重量更轻、功耗更小,满足现代电子系统发展的要求。今天,把从前需要用几个机箱才能实现的遥远设备集成在一块电路板上已非难事,一个有经验的设计者在一天之内完成四千门电路的设计也很平常。

掌握 EDA 或芯片设计方法,首先必须了解大规模可编程集成电路的结构原理,同时掌握 EDA 软件的设计语言和使用方法。作者从 90 年代初开始使用可编程逻辑器件,如 Lattice 的 GAL、Atmel 的 EPLD、Xilinx 的 XC 系列 FPGA 及 Lattice 的 ispLSI 器件;也使用过 ABEL、电路图、Verilog HDL 和 VHDL 等硬件描述语言。从亲身经历中真正体会到使用大规模逻辑器件 CPLD 和 FPGA 及 EDA 设计工具的优越性,同时笔者也认为为了满足现代电子系统迅速发展的要求,有必要在本科生中大力推广 EDA 教学,而这种教学需要循序渐进、分阶段地进行,才能达到良好的教学效果。否则,面对众多器件公司不同型号的可编程器件、各式各样的 EDA 软件和硬件描述语言,会令人无所适从。根据作者的设想,本科生的 EDA 教学可以分为数字电路、可编程器件原理、数字系统设计原理和高级硬件设计语言等几个层次:数字电路先打下逻辑电路的基础;可编程器件和数字系统设计方法,使学生了解器件的原理和数字系统设计,同时建立一些 EDA 的基本概念,如设计输入、设计实现、设计仿真和编程等。

本书按照“可编程器件原理+EDA 设计工具软件 + 数字系统设计方法”的思路组织编写。全书共 10 章,分为四个部分:第一部分“可编程器件原理”,这一部分要求首先了解 CPLD 和 FPGA 器件的结构、原理、工艺以及相关技术,并且熟悉其中的一到两种具有代表性的器件;第二部分“EDA 设计工具软件”,要求掌握一种 EDA 软件(即 Synario 软件),一种硬件描述语言(即 ABLE 语言);第三部分“数字系统设计方法”,讲述数字系统设计过程,以及基本模块电路设计和系统设计的概念、方法和原则;第四部分是实验,本书共给出了 18 个实验,其中“数字电路实验”部分 10 个,“综合数字系统实验”部分 8 个,可供不同层次的教学选用,配合实验还利用 Lattice 的 ISP 器件设计了实验设备。本书在编写过程中参阅了 Lattice、Xilinx、AMD 和 Altera 等公司提供的已公开的有关技术资料,特在此表示感谢。

在本书编写过程中得到北京航空航天大学教务处、电子工程系博士生导师张其善教授、电子工程系教务主任廖苏鹏博士和上海 Lattice 半导体有限公司总经理章开和教授的大力支持。在此表示

衷心感谢。

国防科工委指挥技术学院的秦桂枝副教授审阅了全书,对本书的编写提出了非常宝贵的意见。在此亦表示衷心感谢。

Mrs Vickey 参加了本书的编辑并作了大量的工作,张颐、姜勇、杨凌霄、沈国明和冯文楠等同学一起协助完成了书中例题和实验的调试及插图的绘制工作,Lattice 公司的赵元平工程师和张岚小姐提供了大力帮助,本书的编写还得到本博士点吴少淳博士、李三中博士、黄勇硕士和何云硕士的帮助。谨致鸣谢。

本书经北京航空航天大学教材编审委员会审定,在此表示衷心感谢。

本书难免有疏漏、不妥乃至错误,作者敬请读者批评指正。

作 者

1997 年 10 月于北京航空

航天大学逸夫科学馆

目 录

第一章 绪 论

1.1 引言	(1)
1.2 可编程逻辑器件及 EDA 技术的发展史	(2)
习 题	(5)

第二章 可编程逻辑器件基础

2.1 可编程逻辑器件的分类	(7)
2.1.1 可编程逻辑器件的集成度分类	(7)
2.1.2 可编程逻辑器件的其它分类方法	(10)
2.2 PLD 类器件的基本结构	(11)
2.2.1 与或阵列	(11)
2.2.2 宏单元	(13)
2.3 FPGA 的基本结构	(15)
2.3.1 查找表型 FPGA 的结构	(15)
2.3.2 多路开关型 FPGA 的结构	(16)
2.3.3 多级与非门型 FPGA 的结构	(17)
2.4 可编程元件	(18)
2.4.1 熔丝开关和反熔丝开关	(18)
2.4.2 浮栅编程技术	(19)
2.4.3 SRAM 配置存储器	(20)
2.5 先进的可编程逻辑器件的编程和测试技术	(20)
2.5.1 在系统可编程技术	(20)
2.5.2 边界扫描测试技术	(22)
习 题	(23)

第三章 Lattice 公司的 ispLSI 系列器件

3.1 ispLSI 系统器件概述	(24)
3.1.1 ispLSI 系列器件的介绍	(24)
3.1.2 ispLSI 系列器件的主要技术特性	(25)
3.2 ispLSI 器件的结构原理	(27)
3.2.1 ispLSI 1000/1000E 系列器件	(27)
3.2.2 ispLSI 2000 系列器件	(33)
3.2.3 ispLSI 3000 系列器件	(36)
3.2.4 ispLSI 6000 系列器件	(39)
3.3 ispLSI 1016 芯片介绍	(42)

3.3.1	ispLSI 1016 的结构和特点	(42)
3.3.2	ispLSI 1016 的主要性能指标和封装	(43)
3.3.3	功耗和时延模型	(47)
3.4	isp 器件的编程	(48)
3.4.1	器件编程元件的物理布局	(48)
3.4.2	ISP 编程接口	(50)
3.4.3	多个 ISP 器件编程的配置方式	(51)
3.4.4	ISP 状态机	(53)
3.4.5	编程的定时关系	(54)
习 题		(56)

第四章 Xilinx 公司的 FPGA

4.1	Xilinx 公司的 FPGA 简介	(57)
4.2	FPGA 的结构原理	(59)
4.2.1	XC2000 系列的 LCA 结构	(59)
4.2.2	XC3000 系列的 LCA 结构	(62)
4.2.3	XC4000 系列的 LCA 结构	(64)
4.2.4	内部晶体振荡器	(70)
4.3	FPGA 的配置	(70)
4.3.1	工作模式	(71)
4.3.2	配置流程	(74)
4.4	FPGA 的主要性能参数	(74)
4.4.1	Xilinx 的 FPGA 的产品型号命名及意义	(75)
4.4.2	FPGA 的性能参数	(77)
4.4.3	FPGA 的封装形式及管脚说明	(78)
习 题		(80)

第五章 器件设计

5.1	概述	(81)
5.1.1	大规模可编程逻辑器件的设计流程	(81)
5.1.2	设计软件介绍	(83)
5.2	Synario 设计环境和基本操作	(84)
5.2.1	Synario 软件环境	(85)
5.2.2	基本命令	(87)
5.2.3	设计流程	(92)
5.3	设计输入、设计实现和设计仿真	(94)
5.3.1	创建一个新的项目	(94)
5.3.2	输入电路图	(94)
5.3.3	输入 ABEL 文件	(96)

5.3.4 建立顶层设计文件	(96)
5.3.5 编译和设计实现	(98)
5.3.6 仿真设计	(99)
5.4 编程软件的使用方法	(102)
习 题	(104)

第六章 ABEL 硬件描述语言

6.1 ABEL 语言元素	(105)
6.1.1 字符和数	(105)
6.1.2 运算符、表达式与方程	(107)
6.1.3 其它元素	(109)
6.2 语言结构	(112)
6.2.1 基本结构	(112)
6.2.2 模块语句和标题语句	(112)
6.2.3 DECLARATIONS 定义段	(113)
6.2.4 逻辑描述	(117)
6.2.5 TEST VECTORS 测试向量表	(121)
6.3 DIRECTIVES 指示字	(122)
习 题	(126)

第七章 数字系统设计方法

7.1 设计方法基础	(127)
7.1.1 数字系统设计流程	(127)
7.1.2 基本方法	(128)
7.1.3 设计准则	(131)
7.2 组合逻辑电路设计	(133)
7.2.1 编码器及译码器	(134)
7.2.2 多路数据选择器/多路分配器	(136)
7.2.3 比较器	(138)
7.2.4 加法器	(139)
7.3 寄存器逻辑电路设计	(140)
7.3.1 基本触发器和寄存器	(140)
7.3.2 计数器	(141)
7.3.3 移位寄存器	(143)
7.4 状态机设计	(143)
7.4.1 状态机的基本结构和功能	(143)
7.4.2 状态机的表示方法	(144)
7.4.3 状态机设计	(146)
7.5 输入/输出接口电路	(150)

7.6 测试向量	(152)
7.6.1 测度向量	(152)
7.6.2 编写测试向量的技巧	(153)
7.7 数字系统设计示例:数字跑表	(154)
7.7.1 系统设计和功能分割	(154)
7.7.2 模块设计	(156)
7.7.3 设计实现	(161)
习 题	(162)
思考题	(163)

第八章 大规模可编程逻辑器件的应用

8.1 CPLD 和 FPGA 在微机系统中的应用	(164)
8.1.1 地址译码器	(164)
8.1.2 总线仲裁器	(165)
8.1.3 DRAM 控制器	(167)
8.1.4 多功能模块	(173)
8.2 大规模可编程器件在通信领域内的应用	(175)
8.2.1 高速数字鉴相器	(176)
8.2.2 高速数字相关器	(176)
8.2.3 利用 ISP 器件实现可编程 PCM 采编器	(178)
8.3 在数字信号处理技术(DSP)领域中的应用	(180)
8.3.1 快速加法器设计	(181)
8.3.2 快速乘法器设计	(182)
8.3.3 FIR 有限冲击响应滤波器	(184)
习 题	(186)
思考题	(186)

第九章 数字电路和数字系统实验

9.1 实验一 基本门电路实验	(187)
9.2 实验二 3/8 译码器实验	(189)
9.3 实验三 BCD/七段显示译码器实验	(190)
9.4 实验四 计数器实验	(191)
9.5 实验五 模拟 74LS160 计数器实验	(192)
9.6 实验六 交通灯控制器	(193)
9.7 实验七 乒乓球游戏机	(194)
9.8 实验八 扫描数码显示器	(195)
9.9 实验九 频率计	(196)
9.10 实验十 数字钟	(197)

第十章 综合数字系统设计实验

10.1 实验一 地址译码器	(198)
10.2 实验二 总线仲裁器	(198)
10.3 实验三 接口电路模块	(199)
10.4 实验四 16 位高速相关器	(200)
10.5 实验五 PCM 采编器	(200)
10.6 实验六 加法器	(201)
10.7 实验七 乘法器设计	(202)
10.8 实验八 FIR 有限冲击响应滤波器	(202)
附录 A ISP 数字电路/数字系统实验板介绍	(204)
附录 B Synario 软件使用技巧	(206)
附录 C GDS 器件的开发	(207)
参考文献	(209)

第一章 绪 论

1.1 引 言

今天,人类已进入数字化的时代。从计算机到 GSM 数字电话,从家用娱乐使用的声像设备 CD、VCD、数字电视到军用雷达、医用的 CT 仪器设备,数字技术应用已比比皆是。由于数字技术在处理和传输信息方面的各种优点,使数字技术的使用已渗透到人类生活的各个领域。

从概念上讲,凡是利用数字技术处理和传输信息的系统都可以称为数字系统。在本书中不作解释的地方,均指由数字电路构成的纯硬件数字系统。

数字系统像其他电子系统一样,往往采用积木式的方法进行设计。由器件搭成电路板,由电路板搭成电子系统。数字系统最初的“积木块”是固定功能的标准集成电路,如 74/54 系列(TTL)、4000 和 4500 系列(CMOS)芯片和一些固定功能的大规模集成电路。用户只能根据需

要选择合适的器件,并按照器件推荐的电路搭成系统。在设计时,设计者没有灵活性可言,搭成的系统需要的芯片种类多且数目大。

随着半导体技术和 EDA 技术的发展,传统的系统设计方法有了飞跃性的进步。在半导体技术方面,可编程技术被广泛应用到器件设计上,给数字系统设计带来很大的灵活性。现在构成数字系统仅需要三类“积木块”,即微处理器、存储器和可编程逻辑器件。微处理器和存储器从问世以来就是一种可编程的器件。在电子系统中,以前尽管采用了微处理器和存储器,但是仍然需要大量的中、小规模

的数字集成电路来进行各种逻辑控制,直至最近 10 年,随着可编程逻辑器件的出现,才给逻辑控制提供了可编程的现实性和灵活性。由于器件可以进行编程,则硬件的设计便可以像设计软件那样方便。现在已有越来越多的设计者采用可编程逻辑器件实现逻辑控制,即用所谓“CPU+RAM+CPLD(FPGA)”的模式进行设计。

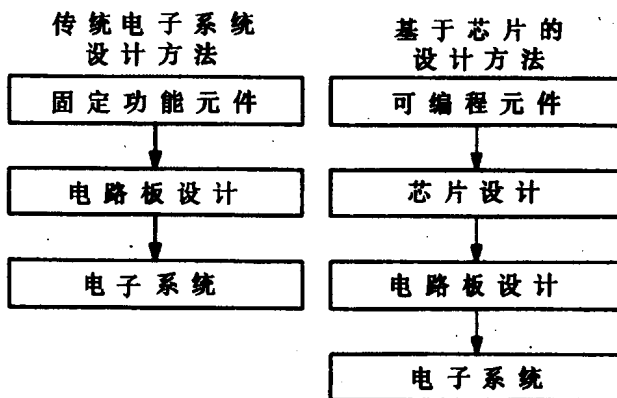


图 1.1 传统电子系统设计方法和基于芯片的设计方法

可编程逻辑器件的出现,改变了传统的数字系统设计方法。传统的数字系统设计只能对电路板进行设计,通过设计电路板来实现系统功能。采用可编程器件则可以对器件进行设计,通过设计芯片来实现系统功能,这种方法称为基于芯片的设计方法。新的设计方法能够由设计者定义器件的内部逻辑和管脚,将原来由电路板设计完成的大部分工作放在芯片设计中进行,这样不仅可通过芯片设计实现多种数字逻辑系统功能,而且由于管脚定义的灵活性,大大减轻了电路图设计和电路板设计的工作量和难度,从而有效地增强了设计的灵活性,提高了工作效率;同时,基于芯片的设计可以减少芯片数量,缩小系统体积,降低能源消耗,提高系统的性能指标和可靠性。

在现代电子系统设计领域,EDA (Electronic Design Automation)已经逐渐成为电子系统的重要设计手段。无论是设计逻辑芯片还是数字系统,其设计作业的复杂程度都在不断增加,现今仅仅依靠手工进行数字系统设计已经不能满足要求,所有的设计工作都需要在计算机上借助 EDA 工具进行。

EDA 即电子设计自动化。所谓自动化是指利用计算机完成电子系统设计。EDA 技术以计算机为工具,代替人完成数字系统的逻辑综合、布局布线和设计仿真等工作。设计者只需要完成对系统功能的描述,就可以由计算机软件进行处理,得到设计结果,修改设计如同修改软件一样方便。利用 EDA 工具进行设计,可以极大地提高设计的效率。

EDA 技术方法中,设计仿真是进行设计验证的主要手段。逻辑仿真工具能够验证设计的功能,时延仿真工具可以估计系统时延。高级的仿真工具还可以对系统的时延、驱动能力、电磁兼容特性、机械特性和热特性进行仿真。利用设计仿真工具,设计者可以预知设计结果,减少设计的盲目性。

可编程逻辑器件和 EDA 技术给今天的硬件系统设计者提供了强有力的工具。现在,只要拥有一台计算机、一套相应的 EDA 软件和空白的可编程逻辑器件芯片,在实验室就可以完成数字系统的设计与生产。可以说,当今的数字系统设计离不开可编程逻辑器件和 EDA 设计工具。

1.2 可编程逻辑器件及 EDA 技术的发展史

历史上,可编程逻辑器件经历了从 PROM,PLA,PAL,GAL,EPLD 到 CPLD 和 FPGA 的发展过程,在结构、工艺、集成度、功能、速度和灵活性方面都有很大的改进和提高。

可编程逻辑器件大致的演变过程如下:

1. 70 年代,熔丝编程的 PROM 和 PLA 器件是最早的可编程逻辑器件。
2. 70 年代末,AMD 公司开始推出 PAL 器件。
3. 80 年代初,Lattice 公司发明可电擦写的、比 PAL 使用更灵活的 GAL 器件。
4. 80 年代中期,Xilinx 公司提出现场可编程概念,同时生产了世界上第一片 FPGA 器件。同一时期,Altera 公司推出 EPLD 器件,较 GAL 器件有更高的集成度,可以用紫外线或电擦除。
5. 80 年代末,Lattice 公司又提出在系统可编程技术,并且推出了一系列具备在系统可编程能力的 CPLD 器件。

进入 90 年代后,可编程逻辑集成电路技术进入飞速发展时期。

在生产工艺方面,可编程逻辑集成电路的线宽从1990年的 $1\mu\text{m}$ 发展到1997年的 $0.35\mu\text{m}$,甚至已经达到深亚微米级,在一块硅片上最多可以集成20万个逻辑门。与此同时,器件速度指标也在飞速提高,到1996年为止,FPGA的门延时已小于 3ns ,CPLD器件的系统工作速度已达 180MHz (Lattice的ispLIS2032芯片),如图1.2所示。CMOS工艺在速度上超过双极型工艺(Bipolar),成为可编程逻辑集成主要的工艺手段,在便携计算机和移动电话等产品上使用的(低电压)3.3V器件的市场份额越来越大,如图1.3所示。

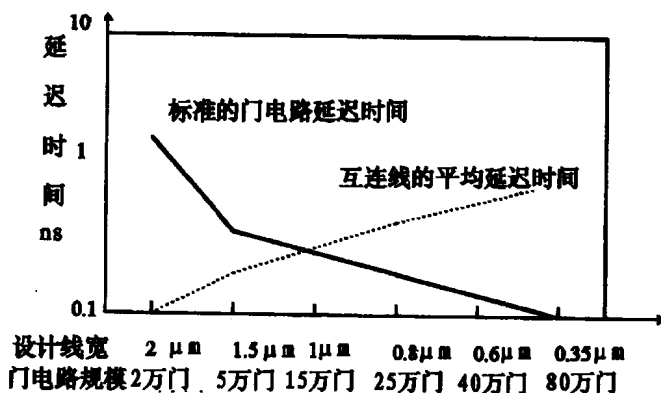


图 1.2 生产工艺、集成密度和器件门延时

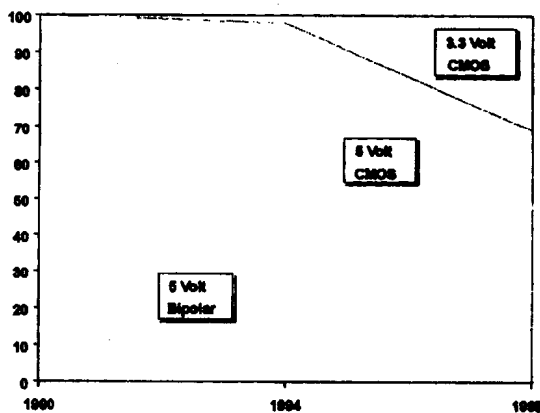


图 1.3 5V 和 3.3V 器件

在器件的编程和测试技术方面,除传统的熔丝(Fuse)和紫外线工艺(UVEPROM)外,出现性能更佳的反熔丝(Antifuse)和电擦写(EEPROM)工艺,EEPROM有完全取代UVEPROM的趋势,见图1.4所示。FPGA器件的现场可编程技术和CPLD器件的在系统可编程技术使可编程器件在使用上更为方便,边界扫描测试技术大大加强了芯片、电路板和系统的可测试性。

可编程逻辑器件技术未来发展的动力仍来自于实际应用的要求和芯片制造商之间的竞争。可以断定,可编程逻辑器件在结构、密度、功能、速度和灵活性方面将得到进一步发展,各制造商受商业利益驱使会继续推出一些新的技术来提高器件的性能以提高竞争力。在最近几年内,可编程逻辑器件技术的发展热点可能体现在以下两个方面:

1. 从互连延时入手解决系统速度问题。过去,由于门延时较大,所以系统的速度主要取决

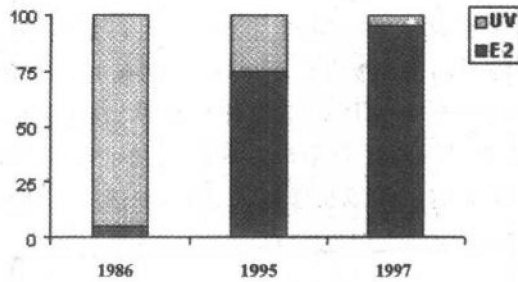


图 1.4 UVEPROM 和 EEPROM(E2PROM)编程工艺

于门延时,然而随着技术的发展,门延时已从过去的几百 ns 降低到不足 2ns,由于硅片几何尺寸的限制,继续减少门延时越来越困难。与此同时,和门延时相比互连延时却越来越大,成了系统延迟时间的关键因素。

2. 可再配置技术。在系统可编程技术和现场可编程技术都能够对器件功能重新配置,可以称为初级的可再配置技术。随着技术的发展,缩短配置时间,会出现能够在极短时间内重新配置的器件,这会使硬件的概念发生革命性改变,则系统硬件的功能不再固定,而是像软件一样可以灵活地加载配置。可再配置技术是继续提高计算机运算速度最有潜力的技术之一,对于复杂的数学运算,例如 DSP(数字信号处理)等,硬件的处理速度大大高于软件,用可再配置的硬件代替软件能够显著地提高计算机的运算速度。

历史上,EDA 经历了几次大的进步:

1. 70 年代,EDA 工具供应商只有几家,产品几乎全部面向 LSI 或 PCB 布线设计。例如,现在常用的 TANGO 软件就属于 PCB 布线软件。这个时期的 EDA 一般称为电路 CAD(计算机辅助设计)。

2. 80 年代,情况发生了变化,当时 Mentor 公司、Daisy Systems 及 Logic System 公司进入市场,开始供应带电路图编辑工具和逻辑模拟工具的 EDA 软件,这个时期的 EDA 是以数字电路分析工具为代表,主要解决电路设计没有完成之前的功能检验问题。

3. 进入 90 年代,乃至目前使用的 EDA 软件是第三代 EDA 软件。这时,EDA 以逻辑综合、硬件行为仿真、参数分析和测试为重点。设计工具门类齐全,能够提供系统设计需要的全部工具,如描述设计意图的设计输入工具、具有逻辑综合和设计优化能力的设计工具以及验证设计和评估性能的仿真工具,能够在系统级、电路级和 RTL 及门级进行设计描述、综合和仿真。图 1.5 反映了 EDA 技术发展的趋势。

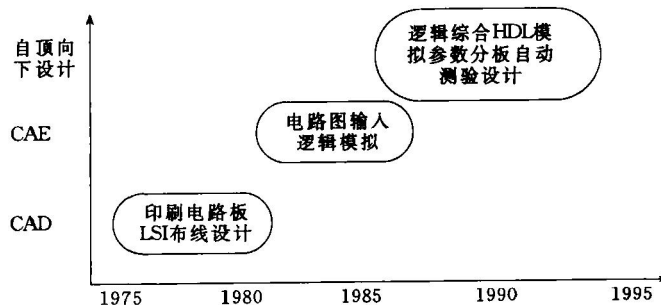


图 1.5 EDA 技术的发展趋势

未来的 EDA 技术向广度和深度两个方向发展。

1. 在广度上,EDA 会日益普及,成为每一个电子工程师主要的设计工具。在过去,由于 EDA 软件价格昂贵,对硬件环境要求高,其运行平台是工作站和 UNIX 操作系统,只有在少数的实验室和学校中有条件使用 EDA 工具。最近几年,EDA 软件的 PC 平台化进展迅速,普通的设计师也可以得到价廉的、在 Windows 或 Windows NT 上运行的 EDA 软件,这些 PC 平台上的 EDA 软件具有整套的逻辑设计、仿真和综合工具,随着 PC 机性能的提高,PC 平台上的软件功能将会更加完善。EDA 软件的 PC 平台化是 EDA 普及的前提,也是技术发展的必然趋势。

2. 在深度上,EDA 技术发展的下一步是 ESDA (Electronic System Design Automation 电子系统设计自动化)和 CE (Concurrent Engineering 并行设计工程)。目前的各种 EDA 工具,如系统仿真、PCB 布线、逻辑综合、DSP 设计工具等彼此是独立的,随着技术的发展及缩短电子系统设计周期的竞争,要求所有的系统工具在统一的数据库及管理框架环境下工作,由此提出了 ESDA 和 CE 的概念。

ESDA 和现在的 EDA 不同,它强调建立从系统到电路的统一描述语言,同时考虑仿真、综合与测试,将定时、驱动能力、电磁兼容性、机械和散热等约束条件都加到设计综合中,统一进行设计描述和优化,提高设计的一次成功率。ESDA 要求系统级设计者改变优先考虑具体的物理实现方式的传统思路,用抽象的概念确定系统的设计目标,将精力集中于系统的设计构思、综合比较方案和寻找优化的设计,以便实现用户对复杂性产品的功能和性能的要求。简单地说,就是设计者应优先考虑设计什么样的产品,而不是一开始就想设计怎么干。

CE 要求从管理层次上把工艺、工具、任务、智力和时间的安排协调好;使用统一的集成化设计环境,由若干个相关的设计小组共享数据库和知识库,同步地进行设计。CE 改变了在传统的电子集成系统设计研制过程中,过分依赖专业分工和设计人员过分强调所学专业知识的状况。

在图 1.6 中,给出了一个 ESDA 软件集成系统的构成和设计、仿真过程。

本书后面章节中将分别介绍大规模可编程逻辑器件、EDA 设计工具和数字系统设计方法。由于可编程逻辑器件和 EDA 技术的发展非常迅速,器件和软件几乎每两三年更新一次,因此在学习本课程时,掌握基本概念和方法十分重要。对器件和软件的学习,我们选取具有代表性的 Lattice 公司的 ispLSI 系列 CPLD 器件和 Xilinx 公司的 XC 系列 FPGA 器件加以介绍,同时讲解容易掌握的 DATA IO 公司的 Syanrio 软件和 ABEL—HDL 设计语言,大家可以通过“了解一种器件,掌握一门设计语言,熟悉一种设计工具”,进而掌握更多的先进的设计方法和工具。

习 题

1. 举出几个数字系统的例子。
2. 什么是基于电路板的设计方法?什么是基于芯片的设计方法?
3. 简述 EDA 技术。

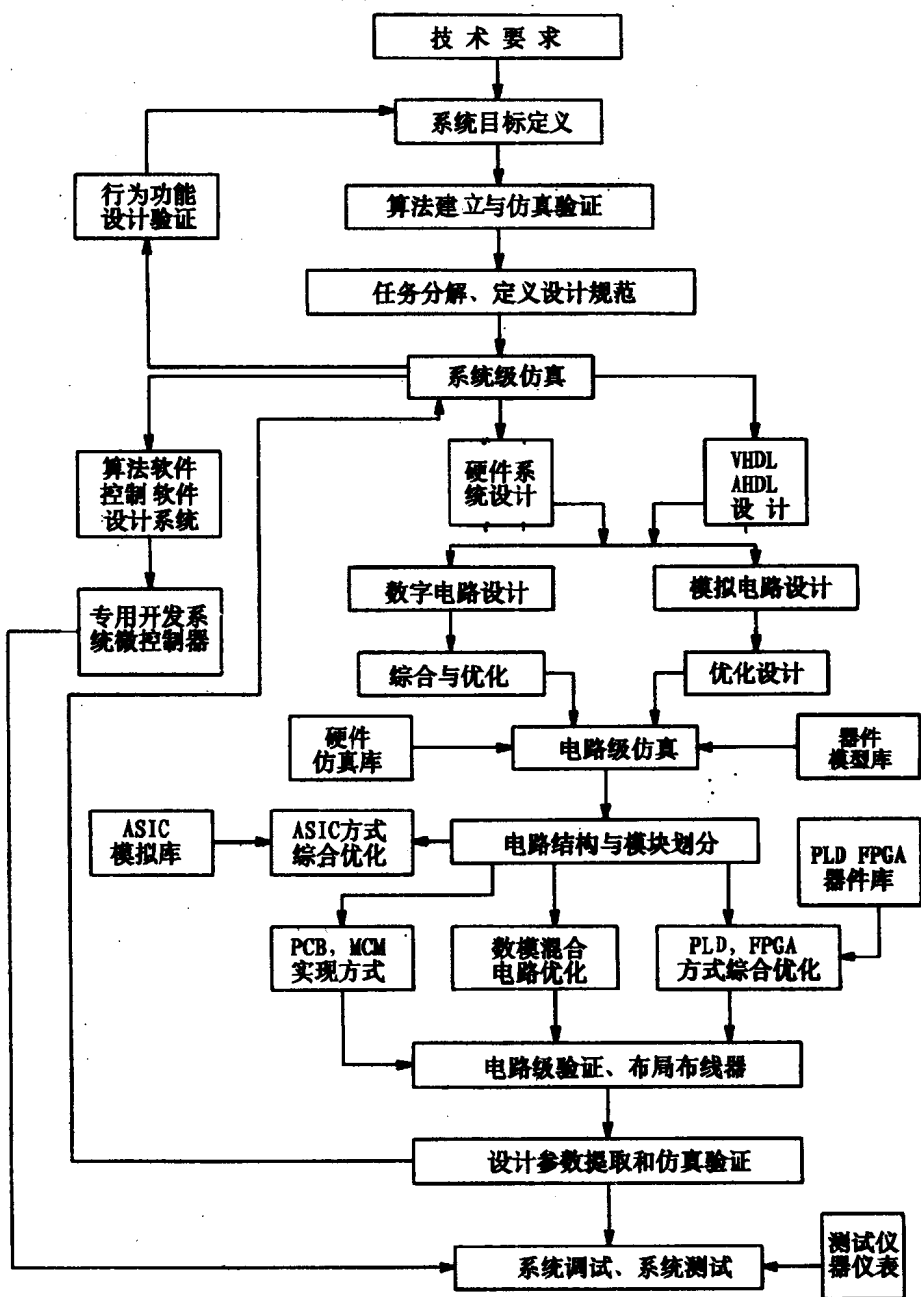


图 1.6 ESDA 软件集成系统的构成和设计、仿真过程

第二章 可编程逻辑器件基础

大规模可编程器件是数字系统设计的基础之一。本章介绍目前常用的几类具有代表性的可编程逻辑器件的结构和原理,以及相关的工艺、编程和测试技术。可编程逻辑器件的发展变化迅速,在学习这些内容时,应注意掌握基本的概念、结构和分析方法。

2.1 可编程逻辑器件的分类

常见的可编程逻辑器件有 FPGA,CPLD,EPLD,GAL,PAL,PLA 和 PROM 等。由于历史的原因,对可编程逻辑器件的命名不很规范,一种器件往往具备几种器件的特征,并不能够严格地分类,所以可编程逻辑器件有多种分类方法,没有统一的分类标准。本节介绍其中几种比较通行的分类方法。

2.1.1 可编程逻辑器件的集成度分类

集成度是集成电路一项很重要的指标,如果从集成密度上分类,可分为低密度可编程逻辑器件(LDPLD)和高密度可编程逻辑器件(HDPLD)。历史上,GAL22V10 是简单 PLD 和复杂 PLD 的分水岭,一般也按照 GAL22V10 芯片的容量区分为 LDPLD 和 HDPLD。GAL22V10 的集成密度根据制造商的不同,大致在 500 门~750 门之间。如果按照这个标准,PROM,PLA,PAL 和 GAL 器件属于低密度可编程逻辑器件(LDPLD),而 EPLD,CPLD 和 FPGA 属于高密度可编程逻辑器件(HDPLD),如图 2.1 所示。

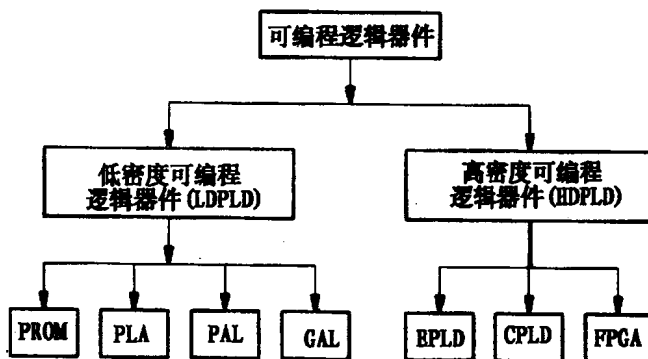


图 2.1 可编程逻辑器件的密度分类

1. 低密度可编程逻辑器件(LDPLD)

低密度可编程逻辑器件包括 PROM,PLA,PAL 和 GAL 四种器件。

PROM,即可编程只读存储器。它的基本结构是:与阵列固定和或阵列可编程的与或阵列。PROM 采用熔丝工艺编程,只能写一次,不可以擦除或重写。随着技术的发展和应用要求,又出现了 EPROM(紫外线擦除可编程只读存储器)和 EEPROM(电擦写可编程只读存储器)。由