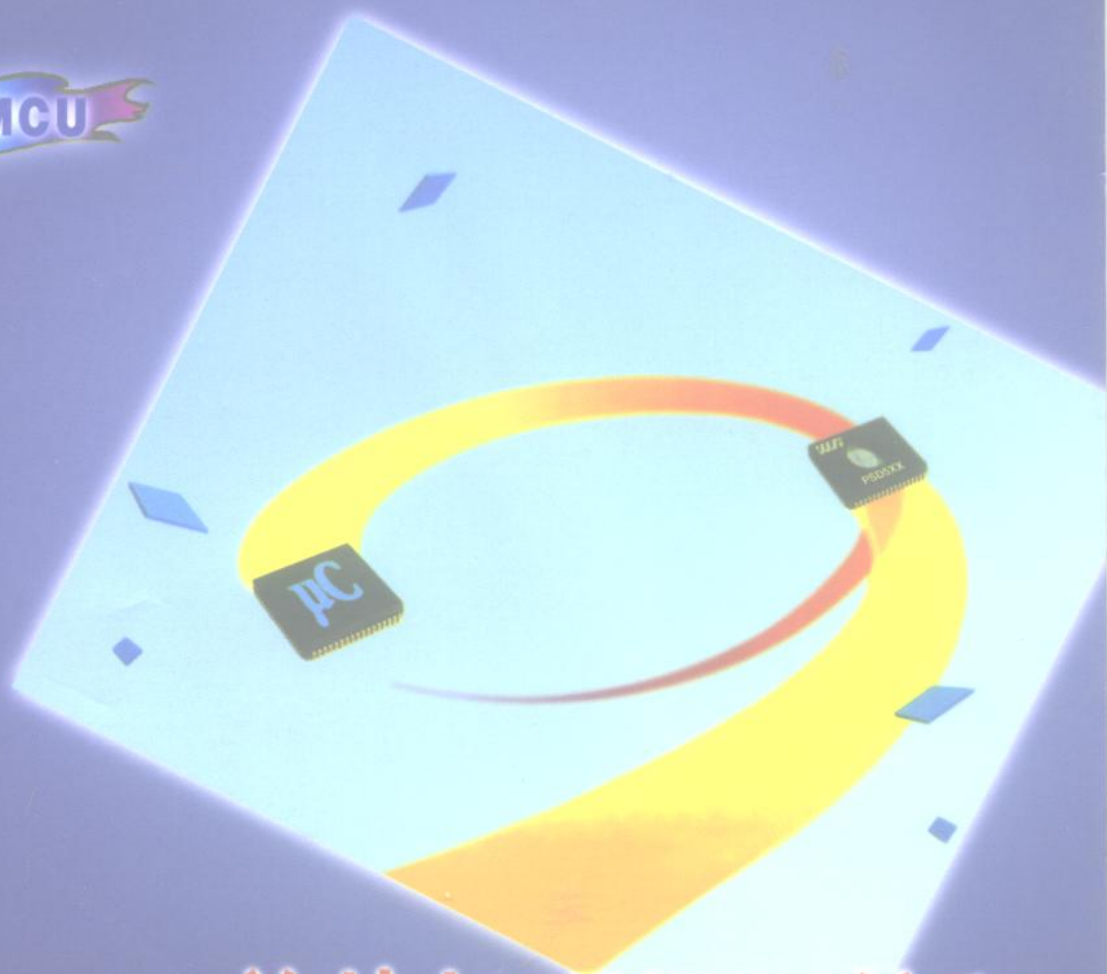




单片机现场可编程 外围芯片PSD的原理及应用

孙涵芳 主编



北京航空航天大学出版社

单 片 机

现 场 可 编 程 外 围 芯 片

PSD 的原理及应用

孙涵芳 主编

北京航空航天大学出版社

JS156/09
内 容 简 介

现场可编程外围芯片(PSD)是一种特别适用于单片机系统的器件,它集成了 EPROM、SRAM、通用 I/O 口和多种可编程逻辑器件:译码 PLD、通用 PLD、外设 PLD,还集成了电源管理、中断控制、定时器等功能部件。它能与当今流行的多种 8 位和 16 位单片机、微处理器总线直接接口。采用 PSD 组成系统会大大简化硬件电路,使系统的设计、修改和扩展都变得十分灵活方便。

本书分上下两篇,上篇详细介绍了美国 WSI 公司 3 个系列的 PSD 器件的结构原理,下篇介绍了 22 个应用实例,包括设计思想、电路和程序文件。结合实例还介绍了 PSD 开发工具的使用方法,使读者在本书的指导下能迅速掌握 PSD 的开发应用方法。

本书可作为大专院校有关专业本科生、研究生和教师的教学参考书;对于广大从事单片机应用的科技工作者,它是一本很有参考价值的介绍新技术、新产品、新方法的书籍。

图书在版编目(CIP)数据

单片机现场可编程外围芯片 PSD 的原理及应用/孙涵芳

主编, -北京:北京航空航天大学出版社,1998. 7

ISBN 7-81012-707-1

I. 单… II. 孙… III. 单片微型计算机-芯片 IV. TP36

8.1

中国版本图书馆 CIP 数据核字(98)第 06268 号

单片机现场可编程外围芯片 PSD 的原理及应用

主 编 孙涵芳

责任编辑 杨昌竹

责任校对 李宝田

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083),发行部电话:62015720

北京科普印刷厂印装 各地书店经售

*

开本:787×1092 1/16 印张:31 字数:793 千字

1998 年 7 月第 1 版 1998 年 7 月第 1 次印刷 印数:5 000 册

ISBN 7-81012-707-1/TP·246 定价:39.50 元

前 言

美国 Wafer Scale Integration Inc. (WSI 公司)生产的现场可编程外围芯片 PSDXXX 是特别适用于各类单片机(微控制器)系统的新型器件,也适用于大多数流行的 8 位和 16 位微处理器。

为推广 PSD 器件的应用,提高单片机的开发应用水平,晓龙国际有限公司代表 WSI 公司授权北京信息工程学院和北京航空航天大学出版社编译出版《PSD Programmable Peripherals Design and Applications Handbook》一书。

PSD3XX 是 PSD 家族中价格最低廉的一员,它把 32 KB~128 KB EPROM、2 KB RAM、3 个配置灵活的 I/O 口(共 19 根口线)和 2 个可编程逻辑阵列全部集成在一个单片上,能与大多数 8 位和 16 位单片机直接接口,构成一个完善的 2 片嵌入式系统。这种系统集成度高、可靠性好、体积小、功耗低,还具有可随机(通过软件编程)改变系统结构配置的独特优点;当系统要求稍有变化时,依靠这种灵活的可配置性,可以避免重新设计硬件,加速产品推向市场的过程。PSD 器件还具有加密功能,防止非法复制代码。

PSD4XX 系列较之 PSD3XX 有更多的 I/O 端口(总共 40 个)。有 2 个零功耗 PLD(ZPLD),它由译码 PLD 和通用 PLD 组成,可完成内部 I/O 端口、EPROM、SRAM 的地址译码;提供 59 个输入、126 个乘积项输出,并有 24 个的宏单元(包括记忆宏单元和组合宏单元)。

PSD5XX 系列比 PSD4XX 又增加一种 PLD,即外设 PLD 芯片内还集成进 4 个 16 位定时器(可实现脉冲发生器、PWM、计时、事件计数及监视定时器的功能),8 个优先权可编码的中断控制器,电源管理单元可自动使系统进入备用和睡眠模式。

显然,用 PSD4XX 和 PSD5XX 设计系统,用户会有更多可利用的外围资源,能满足较大和复杂系统的要求。

本书上篇详细介绍 PSD3XX、4XX 和 5XX 的结构及原理,下篇介绍了 22 个应用实例,为用户正确灵活地应用 PSD 器件提供了丰富的思路和具体的指导。

本书由北京信息工程学院的教师合作完成,他们是:

张永君 完成上篇第 1、2 章和下篇第 2、4、9、17、19、20、22 章;

南利平 完成下篇第 5、6、8、10、12 章;

吕仁礼 完成下篇第 3、13、14 章;

袁孝林 完成下篇第 7、15 章；

张 玲 完成下篇第 11 章；

胡景凡 完成下篇第 18 章；

牛大岗 完成上篇第 3 章；

孙涵芳,徐爱卿 完成上篇第 4 章,下篇第 1、16、21 章。

由于主编孙涵芳不幸早逝,使本书后期的编写工作遇到困难,其间张永君老师付出了极大的辛劳,才使本书得以问世。

WSI 和晓龙国际有限公司对本书的出版给予了大力的支持和帮助。

书中不妥和错误之处,恳请读者谅解和批评指正。来信请寄:

北京信息工程学院通信系(100101)

联系人:张永君,电话:64872255 转通信系

徐爱卿,电话:64873692

编者

1997 年 1 月

目 录

上篇 PSD3XX、4XX、5XX 结构原理和性能

第 1 章 PSD3XX 系列现场可编程微控制器外围芯片	2
1.1 概述	2
1.1.1 主要特征	2
1.1.2 可支持的部分微控制器	3
1.1.3 应用	3
1.2 引言	3
1.3 产品简要说明及引脚功能描述	4
1.4 操作模式	7
1.4.1 多路复用的 8 位地址/数据总线	7
1.4.2 多路复用的 16 位地址/数据总线	9
1.4.3 非多路复用的地址/数据, 8 位数据总线	9
1.4.4 非多路复用的地址/数据, 16 位数据总线	9
1.5 可编程地址译码器(PAD)	10
1.6 配置位	12
1.7 端口功能	14
1.7.1 多路复用地址/数据模式中的端口 A	15
1.7.2 非多路复用地址/数据模式中的端口 A	16
1.7.3 多路复用地址/数据以及 8 位非多路复用模式中的端口 B	16
1.7.4 16 位非多路复用地址/数据模式中的端口 B(PSD 30X)	17
1.7.5 访问 I/O 端口寄存器	18
1.7.6 所有模式中的端口 C	18
1.8 非多路复用模式中的 ALE/AS 和 AD0/A0~AD15/A15	18
1.9 A16~A19 输入	19
1.10 EPROM	19
1.11 SRAM	19
1.12 存储器分页(PSD3X2/3X3)	19
1.13 控制信号	20
1.13.1 $\overline{WR}/V_{PP}$ 或 R/W	20
1.13.2 $\overline{RD}/E/\overline{DS}$ (或 PSD3X1 中的 $\overline{RD}/E$)	20
1.13.3 ALE 或 AS	20
1.13.4 $\overline{BHE}/\overline{PSEN}$	20
1.13.5 $\overline{RESET}$	21
1.13.6 A19/ $\overline{CSI}$	22
1.14 系统应用	23

1.15	加密方式	26
1.16	CMiser 位	26
1.17	PSD3XX 的技术规范	27
1.18	擦除和编程	28
1.19	系统开发工具	29
1.19.1	硬件	29
1.19.2	软件	29
1.20	技术支持	29
1.21	PSD301 现场可编程微控制器外围芯片	30
1.21.1	主要特征	30
1.21.2	引脚命名及封装形式	31
1.22	PSD311 现场可编程微控制器外围芯片	33
1.22.1	主要特征	33
1.22.2	引脚命名及封装形式	34
1.23	PSD302 现场可编程微控制器外围芯片	37
1.23.1	主要特征	37
1.23.2	引脚命名及封装形式	38
1.24	PSD312 现场可编程微控制器外围芯片	41
1.24.1	主要特征	41
1.24.2	引脚命名及封装形式	42
1.25	PSD303 现场可编程微控制器外围芯片	45
1.25.1	主要特征	45
1.25.2	引脚命名及封装形式	46
1.26	PSD313 现场可编程微控制器外围芯片	48
1.26.1	主要特征	48
1.26.2	引脚命名及封装形式	49
第 2 章	PSD3XXL 系列和 PSD3XXC1 系列简介	51
2.1	3V 单片微控制器外围芯片 PSD3XXL 系列	51
2.1.1	主要特征	51
2.1.2	可支持的部分微控制器	52
2.1.3	产品简要说明	52
2.1.4	EPROM 和 SRAM	54
2.1.5	PSD3XXL 的技术规范	55
2.1.6	PSD301L/311L/302L/312L/303L/313L 的主要特征	55
2.2	现场可编程(无 SRAM)微控制器外围芯片 PSD3XXC1 系列	56
2.2.1	主要特征	56
2.2.2	可支持的部分微控制器	57
2.2.3	产品简要说明	57
2.2.4	EPROM	59

2.2.5 PSD3XXC1 的技术规范	60
2.2.6 PSD301C1/311C1/302C1/312C1/303C1/313C1 的主要特征	60
第3章 PSD4XX 系列现场可编程微控制器外围芯片	62
3.1 主要特征	62
3.2 一般说明	63
3.3 PSD4XX 系列	65
3.3.1 PSD4XX 引脚功能描述	65
3.3.2 PSD4XX 的结构	67
3.4 ZPLD 块	67
3.4.1 PSD4XXA1 ZPLD 块	67
3.4.2 PSD4XXA2 ZPLD 块	73
3.5 总线接口	80
3.5.1 总线接口的配置	81
3.5.2 PSD4XX 与多路复用总线的接口	81
3.5.3 PSD4XX 与非多路复用总线的接口	82
3.5.4 数据字节选通	83
3.5.5 可选特性	83
3.5.6 总线接口举例	84
3.6 I/O 端口	86
3.6.1 标准 MCU I/O	86
3.6.2 PLD I/O	87
3.6.3 地址输出	87
3.6.4 地址输入	87
3.6.5 数据端口	87
3.6.6 替换功能输入	87
3.6.7 外设 I/O	87
3.6.8 开漏输出	88
3.6.9 端口寄存器	88
3.6.10 端口 A —— 功能和结构	89
3.6.11 端口 B —— 功能和结构	90
3.6.12 端口 C 和端口 D —— 功能和结构	90
3.6.13 端口 E —— 功能和结构	91
3.7 存储器块	93
3.7.1 EPROM	93
3.7.2 SRAM	93
3.7.3 存储器映像	93
3.7.4 8031 应用中的存储器映像	94
3.7.5 外设 I/O	95
3.7.6 页面寄存器	96

3.7.7 安全保护	96
3.8 电源管理单元	96
3.8.1 备用方式	97
3.8.2 睡眠方式	98
3.8.3 其他节电选择	98
3.9 系统配置	99
3.9.1 复位输入	101
3.9.2 复位时和复位后的寄存器值	101
3.9.3 ZPLD 宏单元的初始化	101
3.10 PSD4XX 的技术规范	102
3.11 擦除和编程	104
3.12 引脚命名及封装形式	105
第4章 PSD5XX 系列现场可编程微控制器外围芯片	107
4.1 主要特征	107
4.2 概述	108
4.3 PSD5XX 系列	111
4.3.1 PSD5XX 引脚功能描述	111
4.3.2 PSD5XX 的结构	113
4.4 ZPLD 块	113
4.4.1 主要特征	113
4.4.2 一般描述	113
4.4.3 ZPLD 电源管理	121
4.5 总线接口	122
4.5.1 总线接口的配置	122
4.5.2 PSD5XX 与复用总线接口	122
4.5.3 PSD5XX 与非复用总线接口	124
4.5.4 数据字节选通	124
4.5.5 可选特性	124
4.5.6 总线接口示例	125
4.6 I/O 端口	127
4.6.1 标准 MCU I/O	127
4.6.2 PLD I/O	128
4.6.3 地址输出	128
4.6.4 地址输入	128
4.6.5 数据端口	128
4.6.6 特殊功能输出	128
4.6.7 替换功能输入	128
4.6.8 外设 I/O	129
4.6.9 开漏输出	129

4.6.10 端口寄存器	129
4.6.11 端口 A 的功能与结构	130
4.6.12 端口 B 的功能与结构	131
4.6.13 端口 C 和 D 的功能与结构	131
4.6.14 端口 E 的功能与结构	132
4.7 存储器块	134
4.7.1 EPROM	135
4.7.2 SRAM	135
4.7.3 存储器映像的选择	135
4.7.4 应用在 8031 的存储器映像选择	135
4.7.5 外设 I/O	137
4.7.6 页面寄存器	137
4.7.7 安全保护	138
4.8 电源管理单元	138
4.8.1 备用方式	139
4.8.2 睡眠方式	140
4.8.3 其他节电功能	140
4.9 PSD5XX 计数器/定时器	141
4.9.1 概述	141
4.9.2 主要特征	141
4.9.3 计数器/定时器的工作方式	144
4.9.4 波形方式	144
4.9.5 脉冲方式	145
4.9.6 事件计数器方式	146
4.9.7 时间捕获方式	147
4.9.8 监视定时器(看门狗)方式	148
4.9.9 计数器/定时器的时钟输入	148
4.9.10 命令寄存器	150
4.9.11 脉冲方式下计数器/定时器 0 初始化实例	157
4.10 中断控制器	158
4.10.1 概述	158
4.10.2 主要特征	160
4.10.3 中断操作	160
4.10.4 命令寄存器	160
4.10.5 PPLD 宏单元	162
4.10.6 中断流程图	162
4.11 系统配置	163
4.11.1 复位输入	166
4.11.2 复位期间及复位之后的寄存器值	166

4.11.3 ZPLD 宏单元初始化	167
4.12 PSD5XX 的技术规范	167
4.13 擦除和编程	170
4.14 引脚命名及封装形式	170

下篇 PSD3XX、4XX、5XX 应用指南

第1章 PSD3XX 器件描述和应用	174
1.1 PSD3XX 器件描述	174
1.1.1 引言	174
1.1.2 支持 PSD 系列的 WSI 软件	175
1.1.3 PSD3XX 结构和引脚名称	175
1.1.4 性能参数	176
1.1.5 PSD3XX 中端口的系统配置	178
1.1.6 地址输入	178
1.1.7 PSD3XX 可编程阵列译码器(PAD)	179
1.1.8 微控制器/微处理器控制输入	180
1.1.9 输入和输出端口	181
1.1.10 PSD3XX 通用系统配置	183
1.1.11 用于端口重构的 PSD3XX 配置	184
1.2 应用	185
1.2.1 8 位微处理器与 PSD3XX 的接口	185
1.2.2 两片 PSD3XX 以字节宽度与 Intel 80C31 相连	186
1.2.3 PSD3XX 和 M68HC11 以字节宽度接口	187
1.2.4 8 位非多路复用 PSD3XX 与 M68008 接口	189
1.2.5 16 位非多路复用 PSD3XX 与 M68000 接口	190
1.2.6 M68000 与 2 片 PSD3XX 的应用系统	191
1.2.7 16 位地址/数据复用的 PSD3XX 与 Intel 80186 接口	192
1.2.8 16 位地址/数据复用的 PSD3XX 与 Intel 80C196 接口	193
1.2.9 PSD3XX 与 8 位微处理器 Z80 和 M6809 接口	194
1.2.10 PSD3XX 与 Intel 80286 接口	196
1.2.11 在 PSD3XX/M68HC11 系统中配置外部设备	197
1.2.12 扩展附加外部 SRAM (一)	198
1.2.13 扩展附加外部 SRAM (二)	199
1.2.14 PSD3XX 用于跟踪方式	200
1.3 软件支持	201
1.3.1 MAPLE 软件主菜单	201
1.3.2 ALIASES 菜单	203
1.3.3 CONFIGURATION 菜单	203
1.3.4 端口 C 配置菜单	203

1.3.5 端口 A 配置菜单	204
1.3.6 端口 B 配置菜单	205
1.3.7 地址映像菜单	206
1.3.8 编译和编程	207
1.3.9 结论	207
第 2 章 PSD301 使基于微控制器的灵巧发送器的设计精简化	208
2.1 摘要	208
2.2 引言	208
2.3 设计应用	208
2.4 设计考虑	208
2.5 “灵巧”发送器的设计	209
2.6 PSD301 的其他优点	212
2.7 结论	212
附录 1 PSD301 的配置	213
第 3 章 应用 PSD 可编程地址译码器作系统逻辑置换	215
3.1 引言	215
3.2 PAD 结构	215
3.3 PAD A	216
3.4 示例:用 PAD A 进行地址映像	217
3.5 PAD B	218
3.6 示例:用 PAD B 生成一个逻辑等式	219
3.7 应用举例	220
3.7.1 基本片选的生成	220
3.7.2 等待状态的生成	223
3.8 结论	227
第 4 章 使用 PSD3XX 的存储器分页功能	228
4.1 引言	228
4.2 什么是分页	228
4.3 PSD3XX 的实现方案	229
4.4 一个简单的分页实例	230
4.5 软件考虑	234
4.6 编译程序	235
4.7 结论	237
第 5 章 PSD3XX 的功率考虑	238
5.1 引言	238
5.2 PSD3XX 中的功率使用	238
5.3 CMOS 功率特点	239
5.4 PSD3XX 中的功率管理技术	239
5.4.1 掉电方式	240

5.4.2	PAD 编程技术	244
5.4.3	EPROM 编程技术	245
5.5	总消耗电流估算	246
5.6	典型电流与最大电流的比较	247
5.7	结论	248
第 6 章	PSD3XX 跟踪方式的实现	249
6.1	引言	249
6.2	总线共享	249
6.3	与跟踪工作方式有关的 PSD3XX 结构	249
6.4	在主从结构中使用 Intel 80C31 时的 PSD3XX 跟踪方式	250
6.5	结论	256
第 7 章	PSD3XX 的保密性设计	257
7.1	引言	257
7.2	保密位的使用	257
7.3	设置保密位	258
7.4	保密位文件单元	258
7.5	结论	259
第 8 章	PSD311 简化了 8 线电缆测试仪的设计并增加了处理灵活性	260
8.1	摘要	260
8.2	引言	260
8.3	电缆测试器系统设计	260
8.4	与 PSD311 接口	262
8.5	在系统中使用 PSD3XX 的好处	263
8.6	对 PSD311 进行配置和编程	264
8.7	68HC11/PSD311 系统软件	264
8.8	使系统工作	265
8.9	结论	265
附录	在扩展名为 SV1 的文件中所列的 PSD311 部分配置	265
第 9 章	用 PSD3XX 实现 16 位设计的益处	267
9.1	引言	267
9.2	典型的 16 位微控制器系统体系结构	267
9.3	16 位的性能优点	269
9.4	PSD3XX 在 16 位微控制器中的解决方案	270
9.5	PSD3XX 在具有非多路复用总线的 16 位处理器中的解决方案	272
9.6	结论	275
第 10 章	PSD3XX 与 MC68HC16 和 MC68300 系列控制器的连接	276
10.1	引言	276
10.2	典型的 MC68311 设计	276
10.3	MC68311 总线接口	277

10.3.1 地址总线	277
10.3.2 数据总线	277
10.3.3 片选逻辑	277
10.4 一种使用 PSD3XX 的典型 MC68311 设计	278
10.4.1 双片 PSD3XX 设计	278
10.4.2 单片 PSD3XX 设计	280
10.5 结论	282
第 11 章 在 80C31/80C51 微控制器系统中使用 WSI 的 PSD3XX 可编程微控制器外围芯片系列	283
11.1 引言	283
11.2 80C31 系列芯片	284
11.3 PSD3XX 的结构	286
11.4 简单的 80C31 设计	287
11.5 增加存储容量	288
11.6 有关复位电路的考虑	290
11.7 结论	290
第 12 章 PSD3XX 系列可编程微控制器外围芯片设计指导	292
12.1 引言	292
12.2 第一部分 在标准 8031 系统中使用 PSD312	292
12.2.1 物理连接	292
12.2.2 配置数据输入	293
12.2.3 对 PSD3XX 编程	297
12.3 第二部分 改进的 PSD3XX 系列设计	297
12.4 结论	301
第 13 章 在一个高速 ADSP-2105 DSP 系统中使用 PSD311	302
13.1 引言	302
13.2 DSP 处理器	302
13.3 外围器件	302
13.4 ADSP 存储器组织	303
13.4.1 程序存储器	303
13.4.2 数据存储器	304
13.5 逻辑功能	304
13.6 配置 PSD311	304
附录 A 配置工作图	305
13.7 存储器空间	305
13.8 ADSP-2105 时序	307
13.9 结论	307
附录 B .SV1 文件	308
第 14 章 如何将 PSD3XX 连接到 NEURON3150 CHIP	310
14.1 引言	310

14.2 一个典型的 NEURON 3150 CHIP 设计	310
14.3 NEURON 3150 CHIP 和外部存储器接口	311
14.3.1 估计存储器需要	311
14.3.2 存储器接口逻辑描述	312
14.4 特殊时序考虑	313
14.5 开发过程	314
第 15 章 PSD3XX 芯片在笔记本型个人计算机中的应用——键盘、电源管理和辅助外围设备的控制	
.....	319
15.1 引言	319
15.2 概述	319
第 16 章 利用德·摩根定理在 PSD3XX PAD 中简化逻辑网络	323
16.1 引言	323
16.2 德·摩根定理	323
16.3 PAD 结构	324
16.4 逻辑网络最小化	324
16.5 结论	325
附录 PSD312 配置	326
第 17 章 PSD5XX 计数器/定时器的操作	329
17.1 概述	329
17.1.1 PPLD	329
17.1.2 计数器/定时器的操作	330
17.2 PSD5XX 计数器/定时器的输入/时钟定标	332
17.3 不同工作方式	333
17.3.1 波形方式	333
17.3.2 脉冲方式	338
17.3.3 事件计数器方式	341
17.3.4 时间捕捉方式	344
17.3.5 监视定时器方式	349
附录 1 带有计数器/定时器逻辑方程的 Abel 文件(波形方式)	352
附录 2 PSD — 全局配置报告文件 .crp (波形方式配置)	353
附录 3 在 PSD5XX 中实现 4 个 PWM 定时器	353
第 18 章 PSD4XX/5XX 与微控制器的接口	359
18.1 提要	359
18.1.1 PSD4XX/5XX 的结构	359
18.2 PSD4XX/5XX 的总线接口	360
18.2.1 PSD4XX/5XX 与多路复用总线的接口	361
18.2.2 PSD4XX/5XX 与非多路复用总线的接口	361
18.2.3 可选择的功能	362
18.3 总线时序考虑	362

18.3.1	访问时间计算	362
18.3.2	EPROM CMiser 选项	362
18.3.3	复位时序	362
18.3.4	RST-OUT 信号(任选)	362
18.4	可支持的微控制器	363
18.5	如何配置 PSD 的总线接口	364
18.6	在 PSDconfiguration 中选择总线接口	364
18.7	在 ABEL 文件中确定 DPLD 方程	365
18.8	总线接口举例	366
18.9	与微控制器 80C31 系列的接口	367
18.9.1	80C31 的总线	367
18.9.2	存储器存取的两种方式	367
18.9.3	80C31 与 PSD4XX/5XX 的接口电路图	367
18.9.4	推荐的复位电路	368
18.9.5	在 PSDconfiguration 中规定 80C31 的总线接口	369
18.9.6	在 ABEL 文件中确定 DPLD/译码功能	369
18.9.7	组合方式中重叠的 EPROM 空间	370
18.9.8	用 PSD4XX/5XX 仿真 80C31 的总线周期	371
18.9.9	带 PSD4XX/5XX 和外部存储器的 80C31	371
18.10	与微控制器 68HC11 系列的接口	371
18.10.1	68HC11 的总线	371
18.10.2	68HC11 与 PSD4XX/5XX 的接口	371
18.10.3	在 PSDconfiguration 中规定 68HC11 的多路复用接口	372
18.10.4	在 ABEL 文件中确定 DPLD/译码功能	372
18.10.5	用 PSD4XX/5XX 仿真 68HC11 的总线周期	373
18.10.6	带 PSD4XX/5XX 和外部存储器的 68HC11	375
18.10.7	在 ABEL 文件中确定外部 SRAM DPLD/译码功能	376
18.10.8	68HC11K4 的总线	377
18.10.9	68HC11K4 与 PSD4XX/5XX 的接口	377
18.10.10	在 PSDconfiguration 中规定 68HC11K4 的非多路复用总线接口	377
18.10.11	在 ABEL 文件中确定 DPLD/译码功能	378
18.10.12	用 PSD4XX/5XX 仿真 68HC11K4 的总线周期	379
18.11	与微控制器 80C196 系列的接口	380
18.11.1	80C196 的总线	380
18.11.2	80C196 与 PSD4XX/5XX 的接口电路图	380
18.11.3	在 PSDconfiguration 中规定 80C196 的总线接口	380
18.11.4	在 ABEL 文件中确定 DPLD/译码功能	381
18.11.5	用 PSD4XX/5XX 仿真 80C196 的总线周期	382
18.12	PSD4XX/5XX 与 68302 的接口	382

18.12.1	68302 的总线	382
18.12.2	68302 与 PSD4XX/5XX 的接口电路图	382
18.12.3	在 PSDconfiguration 中规定 68302 的总线接口	383
18.12.4	在 ABEL 文件中确定 DPLD/译码功能	385
18.12.5	用 PSD4XX/5XX 仿真 68302 的总线周期	386
18.13	PSD4XX/5XX 与 68HC16/68330/331/332/340 的接口	386
18.13.1	683XX 的总线	386
18.13.2	68332 与 PSD4XX/5XX 的接口电路图	387
18.13.3	在 PSDconfiguration 中规定 68332 的总线接口	387
18.13.4	在 ABEL 文件中确定 DPLD/译码功能	388
18.13.5	用 PSD4XX/5XX 仿真 68332 的总线周期	388
18.14	PSD4XX/5XX 与 Z8 的接口	389
18.14.1	Z8 的总线	389
18.14.2	Z8 与 PSD4XX/5XX 的接口电路图	389
18.14.3	在 PSDconfiguration 中规定 Z8 的总线接口	391
18.14.4	在 ABEL 文件中确定 DPLD/译码功能	391
18.14.5	用 PSD4XX/5XX 仿真 Z8 的总线周期	392
18.15	PSD4XX/5XX 与 Z80 的接口	392
18.15.1	Z80 的总线	392
18.15.2	Z80 与 PSD3XX/5XX 的接口电路图	393
18.15.3	在 PSDconfiguration 中规定 Z80 的总线接口	394
18.15.4	在 ABEL 文件中确定 DPLD/译码功能	394
18.15.5	用 PSD4XX/5XX 仿真 Z80 的总线周期	395
18.16	PSD4XX/5XX 与 ST90R26 的接口	396
18.16.1	ST90R26 的总线	396
18.16.2	ST90R26 与 PSD4XX/5XX 的接口电路图	396
18.16.3	在 PSDconfiguration 中规定 ST90R26 的总线接口	396
18.16.4	在 ABEL 文件中确定 DPLD/译码功能	397
18.16.5	用 PSD4XX/5XX 仿真 ST90R26 的总线周期	399
18.17	PSD4XX/5XX 与 80C166 的接口	399
18.17.1	80C166 的总线	399
18.17.2	80C166 与 PSD4XX/5XX 的接口电路图	400
18.17.3	在 PSDconfiguration 中规定 80C166 的总线接口	400
18.17.4	在 ABEL 文件中确定 DPLD/译码功能	400
18.17.5	用 PSD4XX/5XX 仿真 80C166 的总线周期	402
18.18	PSD4XX/5XX 与 Echclon 的 NEURON 3150 芯片的接口	402
18.18.1	3150 的总线	402
18.18.2	3150 与 PSD4XX/5XX 的接口电路图	403
18.18.3	在 PSDconfiguration 中规定 3150 的总线接口	403