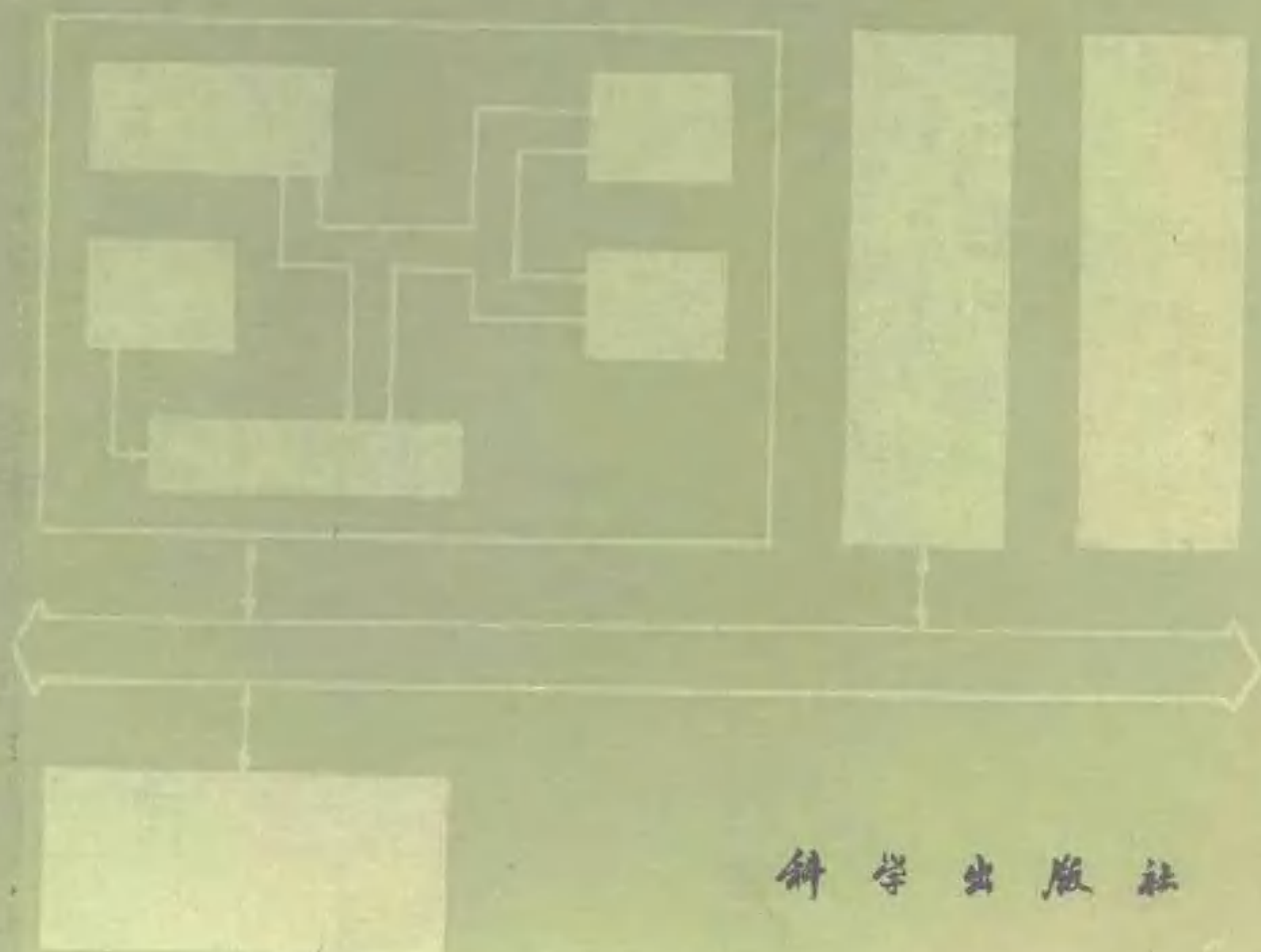


# 多总线设计手册

结构、总体设计与应用

〔美〕 J. B. 约翰逊 S. 卡塞尔 著



TP336  
YHA/1

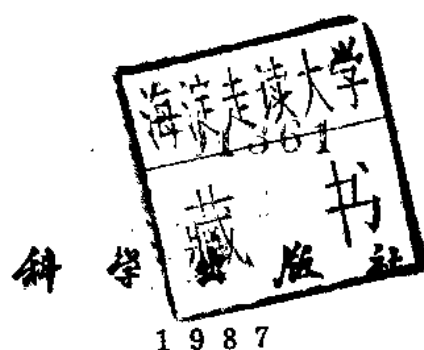
# 多总线设计手册

结构、总体设计与应用

[美] J.B.约翰逊 S.卡塞尔 著

张玉轩 梁适 钟仲凯 译

阎玉铭 校



## 内 容 简 介

本书系统且全面地介绍了国际标准IEEE-796总线的结构、总体设计和应用。内容包括Multibus系统总线、多通道总线、iSBX输入输出总线、iLBX总线、单板计算机、多微处理机技术、多重计算技术和多总线的应用等。

本书是一部详细阐述IEEE-796/多总线的各种模块结构、体系结构、接口和硬件设计的手册,其特点是概念清晰,内容翔实,深入浅出,实用性强;在叙述中给出大量插图和实例,以便于读者理解并掌握Multibus的原理、结构与设计,提高利用Multibus及其扩充总线构成各种多机系统或分布式系统的能力,解决在微型计算机系统设计和应用中遇到的各种技术问题。

本书适于科研、设计和工矿企业等部门中从事微型计算机系统设计与应用的广大工程技术人员阅读,也可作为大专院校计算机专业及其他有关专业的教学参考书。

James B. Johnson Steve Kassel

## THE MULTIBUS DESIGN GUIDEBOOK

*Structures, Architectures, and Applications*

McGraw-Hill Book Company, 1984

## 多总线设计手册

结构、总体设计与应用

(美) J. B. 约翰逊 S. 卡塞尔 著

张玉轩 梁适 钟仲凯 译

阎玉格 校

责任编辑 孙月湘

科学出版社出版

北京朝阳门内大街137号

中国科学院科技印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

1987年12月第一版 开本: 787×1092 1/16

1987年12月第一次印刷 印张: 20 1/2

印数: 精1—1,150 插页: 精2  
1—1,900 字数: 484,000

ISBN 7-03-000030-7/TP·3

统一书号: 19031·893

定价: 布背精装6.40元  
压膜平装5.30元

JS-57 / 1

## 译 者 序

由美国Intel公司提出的Multibus（多总线）被推荐为国际标准IEEE-796总线。它与其他总线相比，具有应用面广、功能齐全、布线合理、适应性强等优点。运用Multibus及其扩充总线（如Multibus II，iSBX和iLBX等），可以极为方便地构成多微计算机系统或多微处理机系统，实现分布式处理、多重处理和并行处理。因此，Multibus受到国内外计算机界的十分关注，它已成为微处理机系统设计中广泛使用的一种工业标准总线。该总线系列具有以下特点：

1. 结构设计合理，引脚定义明确，布局恰当，走线规整，功能较强，适应性好。由于它包含了各种系统部件实现通信所必需的信号，因而获得极广泛的应用。

2. 支持存储器和输入输出设备这两个独立的存储空间。在存储周期内，总线采用20位寻址，直接寻址能力可达1M字节；在输入输出周期内，输入输出端口采用16位寻址，寻址能力可达16K字节。

3. 按主从方式构成。系统的主控器占有总线，并控制译码地址所选中的受控器；受控器根据主控器发出的命令进行动作。采用主从方式可使总线连接速度不同的设备，即能兼容不同速度的存储器和外围设备。

4. 能够连接多个主模块构成多处理机系统或多重处理系统。Multibus接口可按串行菊花链优先权方式或并行方式提供多主模块的控制信号，以便实现多机之间的通信。由于该总线具有很强的多级（8级）中断处理能力，因而便于多个主模块共享总线资源。

5. 与其他系统总线相比，多总线可以支持8位、16位和32位的微处理机，适用于美国Intel和NS等公司生产的各种型号的微处理机。只要增加一些控制变换电路，多总线也可用于美国Motorola公司和Zilog公司生产的微处理机。

本书内容丰富、图文并茂、实用性强，在取材上理论联系实际，在概念上清晰透彻，在内容上系统全面、重点突出，不失为一部论述多总线方面的专著。它对我国广大微型计算机系统设计人员、科技工作者和管理人员有较大的参考价值和实用意义。大专院校师生阅读本书尤有裨益。

由于译者水平有限，书中疏漏欠妥之处在所难免，恳请读者不吝指正。

## 前 言

IEEE-796/多总线是用于微处理器系统中的一种商业级质量的工业标准总线结构。此外，人们又研制出三种不同的总线，用以补充这种多总线结构的不足并扩大其功能。正是这四种结构构成了本书所讨论的多总线结构系列。多总线系列包括：多总线系统总线、iSBX总线、多通道总线和iLBX总线。多总线系统总线是所有多总线系统的核心，iSBX总线是一种廉价的局部（板上）输入输出扩充总线；多通道总线是一种速度非常高的电缆总线，用来在外围设备和智能子系统与多总线系统之间传送数据块；iLBX总线是一种高速存储器执行总线，它可使单板计算机上的微处理器利用多块插件板来扩充其局部存储器。

本书介绍了上述四种总线中所用的各种模块结构、体系结构及硬件的详细设计。概括地描述了各种总线结构，以使读者了解运用各种模块可以构成不同的体系结构。本书是为板级和系统级的硬件设计、评价技术人员和管理人员而编写的。对有志于开发多总线产品的人来说，这是一本基础读物。由于书中详细讨论了总线接口，因此可作为设计多总线系统的参考手册。书中实例丰富，插图很多。

本书包括三篇。第一篇介绍多总线结构，说明多总线系列产品的电气特性和机械特性。第二篇讨论多总线的总体设计，介绍了采用多总线系列的各种体系结构。第三篇介绍多总线系列的应用，讨论了模块与各种多总线系列相连接的硬件设计实例。

结构部分讨论了各种不同的多总线系列结构。首先概括地阐明多总线系列的结构，然后详细介绍其功能、电气特性和机械特性。

多总线结构系列能支持各种系统的总体设计，有简单而廉价的单处理器系统，也有复杂且吞吐量很大的多重处理器系统。体系结构部分详细地讨论了各种不同体系结构的优点及折衷方案。此外，通过几种系统的实例（单处理系统、多重计算系统和多重处理系统），阐明基本的总体设计方法、互连方案以及有关硬件和软件的折衷方案，同时还概述了系统设计和高可靠的计算机。

应用部分举例说明了多总线系列结构使用的各种接口电路。每个例子都有关于该系列结构可能实际实现模块或接口的详细说明，同时还介绍了购买多总线兼容产品的评价准则。

I. B. 约翰逊

S. 卡塞尔

# 目 录

## 第一篇 总线结构的多总线系列

|                                   |        |
|-----------------------------------|--------|
| <b>第一章 绪论</b> .....               | ( 1 )  |
| §1.1 微处理器系统总线的任务与目标.....          | ( 1 )  |
| 1.1.1 推行系统总线的必要性.....             | ( 1 )  |
| §1.2 多总线系列结构的选择.....              | ( 2 )  |
| 1.2.1 支持各种体系结构.....               | ( 3 )  |
| 1.2.2 原理上简单的结构.....               | ( 9 )  |
| 1.2.3 可迅速采用新型超大规模集成电路的结构.....     | ( 11 ) |
| 1.2.4 可靠而经济有效的结构.....             | ( 13 ) |
| 1.2.5 定义明确、文件齐全和便于管理的标准.....      | ( 15 ) |
| §1.3 IEEE-796/多总线及其扩充总线的发展简史..... | ( 16 ) |
| <b>第二章 多总线系统总线</b> .....          | ( 18 ) |
| §2.1 符号说明.....                    | ( 18 ) |
| §2.2 多总线系统总线的逻辑说明.....            | ( 19 ) |
| 2.2.1 总线设备.....                   | ( 19 ) |
| §2.3 总线信号的定义与操作概述.....            | ( 20 ) |
| 2.3.1 地址线、禁止线 and 数据线.....        | ( 22 ) |
| 2.3.2 控制线.....                    | ( 26 ) |
| 2.3.3 数据读操作.....                  | ( 30 ) |
| 2.3.4 数据写操作.....                  | ( 31 ) |
| 2.3.5 中断线.....                    | ( 32 ) |
| 2.3.6 总线判优与总线交换.....              | ( 36 ) |
| 2.3.7 总线交换.....                   | ( 39 ) |
| §2.4 详细的电气说明.....                 | ( 40 ) |
| 2.4.1 逻辑状态与电平关系.....              | ( 40 ) |
| 2.4.2 信号线特性.....                  | ( 41 ) |
| 2.4.3 总线电源规范.....                 | ( 42 ) |
| 2.4.4 环境温度与湿度.....                | ( 42 ) |
| 2.4.5 总线定时.....                   | ( 43 ) |
| 2.4.6 总线控制交换定时.....               | ( 49 ) |
| 2.4.7 接收器、驱动器与信号终端负载.....         | ( 53 ) |
| §2.5 机械特性.....                    | ( 54 ) |
| 2.5.1 电路板间的相互关系.....              | ( 54 ) |
| 2.5.2 引脚排列.....                   | ( 54 ) |
| 2.5.3 连接器命名与引脚编号的标准.....          | ( 54 ) |

• • •

|            |                |        |
|------------|----------------|--------|
| 2.6.4      | 印刷电路板的标准外形     | ( 58 ) |
| §2.6       | 适应性级别          | ( 58 ) |
| 2.6.1      | 各种元件的性能        | ( 58 ) |
| 2.6.2      | 总线主控器与总线受控器    | ( 59 ) |
| 2.6.3      | 适应性级别表示法       | ( 59 ) |
| <b>第三章</b> | <b>多通道总线</b>   | ( 61 ) |
| §3.1       | 推行多通道总线的必要性    | ( 61 ) |
| §3.2       | 多通道总线的逻辑说明     | ( 63 ) |
| 3.2.1      | 总线状态           | ( 63 ) |
| 3.2.2      | 总线设备           | ( 65 ) |
| §3.3       | 总线信号定义         | ( 65 ) |
| 3.3.1      | 地址与数据线         | ( 66 ) |
| 3.3.2      | 控制线            | ( 66 ) |
| 3.3.3      | 总线中断线          | ( 69 ) |
| 3.3.4      | 奇偶信号线          | ( 70 ) |
| 3.3.5      | 复位线            | ( 70 ) |
| §3.4       | 总线传送操作         | ( 70 ) |
| 3.4.1      | 地址周期           | ( 71 ) |
| 3.4.2      | 数据周期           | ( 72 ) |
| 3.4.3      | 传送周期           | ( 74 ) |
| 3.4.4      | 控制判优与交换        | ( 74 ) |
| 3.4.5      | 中断处理           | ( 75 ) |
| §3.5       | 程序设计介绍         | ( 76 ) |
| 3.5.1      | 寄存器寻址          | ( 76 ) |
| 3.5.2      | 多通道寄存器的定义      | ( 76 ) |
| 3.5.3      | 设备查询           | ( 78 ) |
| 3.5.4      | 总线交换的程序设计      | ( 80 ) |
| §3.6       | 电气特性           | ( 80 ) |
| 3.6.1      | 逻辑状态与电平的关系     | ( 80 ) |
| 3.6.2      | 信号线特性          | ( 80 ) |
| 3.6.3      | 总线电源规范         | ( 82 ) |
| 3.6.4      | 环境条件           | ( 82 ) |
| 3.6.5      | 总线定时特性         | ( 82 ) |
| 3.6.6      | 接收器、驱动器与信号终端负载 | ( 90 ) |
| §3.7       | 机械特性           | ( 90 ) |
| 3.7.1      | 电缆规范           | ( 91 ) |
| 3.7.2      | 连接器与插座规范       | ( 92 ) |
| 3.7.3      | 多通道总线的引脚安排     | ( 92 ) |
| 3.7.4      | 总线终端负载         | ( 92 ) |
| §3.8       | 适应性级别          | ( 92 ) |
| 3.8.1      | 各种功能变化         | ( 92 ) |
| 3.8.2      | 适应性级别表示法       | ( 94 ) |

|                          |                |
|--------------------------|----------------|
| § 3.9 本章小结               | ( 95 )         |
| <b>第四章 iSBX输入输出总线</b>    | <b>( 96 )</b>  |
| § 4.1 为什么要用iSBX总线        | ( 96 )         |
| § 4.2 iSBX总线的逻辑描述        | ( 97 )         |
| 4.2.1 总线设备               | ( 99 )         |
| 4.2.2 8位和16位兼容性及其总线设备表示法 | ( 99 )         |
| § 4.3 总线信号定义             | ( 100 )        |
| 4.3.1 地址线与片选线            | ( 100 )        |
| 4.3.2 数据线                | ( 103 )        |
| 4.3.3 控制线                | ( 105 )        |
| 4.3.4 直接存储器存取线           | ( 106 )        |
| 4.3.5 其他信号线              | ( 107 )        |
| § 4.4 总线操作概述             | ( 108 )        |
| 4.4.1 I/O读操作             | ( 108 )        |
| 4.4.2 I/O写操作             | ( 109 )        |
| 4.4.3 直接存储器存取操作          | ( 110 )        |
| 4.4.4 中断操作               | ( 112 )        |
| § 4.5 详细的电气说明            | ( 112 )        |
| 4.5.1 逻辑状态与电平关系          | ( 113 )        |
| 4.5.2 信号线特性              | ( 113 )        |
| 4.5.3 总线电源规范             | ( 113 )        |
| 4.5.4 温度与湿度限制            | ( 114 )        |
| 4.5.5 存放                 | ( 115 )        |
| 4.5.6 总线定时               | ( 115 )        |
| 4.5.7 接收器、驱动器与直流特性       | ( 120 )        |
| § 4.6 基板布局考虑             | ( 120 )        |
| § 4.7 机械特性               | ( 120 )        |
| 4.7.1 iSBX插头座            | ( 123 )        |
| 4.7.2 引脚信号安排             | ( 123 )        |
| 4.7.3 iSBX多模块板的高度要求      | ( 124 )        |
| 4.7.4 iSBX多模块板外形         | ( 126 )        |
| 4.7.5 iSBX多模块板用户I/O插头座外形 | ( 128 )        |
| § 4.8 适应性级别              | ( 128 )        |
| 4.8.1 性能不同的组件            | ( 128 )        |
| 4.8.2 基板与iSBX多模块板        | ( 129 )        |
| 4.8.3 适应性级别表示法           | ( 129 )        |
| <b>第五章 iLBX总线</b>        | <b>( 131 )</b> |
| § 5.1 为什么要用iLBX总线        | ( 131 )        |
| § 5.2 iLBX总线的逻辑描述        | ( 132 )        |
| 5.2.1 总线设备               | ( 133 )        |
| § 5.3 总线信号定义             | ( 135 )        |

|                    |       |
|--------------------|-------|
| 5.3.1 地址线          | (135) |
| 5.3.2 数据线          | (135) |
| 5.3.3 传送奇偶校验线      | (136) |
| 5.3.4 状态控制线        | (136) |
| 5.3.5 命令线          | (137) |
| 5.3.6 总线存取控制线      | (139) |
| § 5.4 总线操作概述       | (141) |
| 5.4.1 写数据操作        | (141) |
| 5.4.2 读数据操作        | (142) |
| 5.4.3 总线超时操作       | (145) |
| 5.4.4 总线交换操作       | (145) |
| § 5.5 详细的电气说明      | (146) |
| 5.5.1 逻辑状态与电平关系    | (146) |
| 5.5.2 信号特性         | (147) |
| 5.5.3 总线电源规范       | (148) |
| 5.5.4 温度与湿度要求      | (148) |
| 5.5.5 总线定时         | (148) |
| 5.5.6 接收器、驱动器与直流规范 | (152) |
| § 5.6 机械特性         | (153) |
| 5.6.1 总线连接器问题      | (153) |
| 5.6.2 形状系数问题       | (154) |
| § 5.7 适应性级别        | (159) |
| 5.7.1 兼容性不同的组件     | (160) |
| 5.7.2 适应性级别表示法     | (160) |
| § 5.8 本章小结         | (161) |

## 第二篇 多总线系列的体系结构

|                            |       |
|----------------------------|-------|
| <b>第六章 单板计算机</b>           | (162) |
| § 6.1 单板计算机的定义             | (162) |
| 6.1.1 使用单板计算机的态势与原因        | (165) |
| 6.1.2 如何选购单板计算机            | (167) |
| § 6.2 单板计算机的体系结构           | (169) |
| 6.2.1 第一代单板计算机的体系结构        | (169) |
| 6.2.2 第二代单板计算机的体系结构——双口存储器 | (170) |
| 6.2.3 输入输出扩展               | (172) |
| 6.2.4 存储器扩展                | (175) |
| § 6.3 利用单板计算机的简单设计实例       | (177) |
| § 6.4 本章小结                 | (180) |
| <b>第七章 采用多个微处理器的多重处理技术</b> | (181) |
| § 7.1 多个处理器系统的定义           | (181) |
| § 7.2 什么是多处理器计算机           | (183) |

|                            |              |
|----------------------------|--------------|
| § 7.3 使用多重处理的原因            | (184)        |
| 7.3.1 吞吐量                  | (184)        |
| 7.3.2 可靠性与可用性              | (186)        |
| 7.3.3 灵活性                  | (187)        |
| 7.3.4 超大规模集成电路的变革          | (187)        |
| 7.3.5 软件问题                 | (187)        |
| § 7.4 采用多总线结构的多处理器体系结构     | (187)        |
| 7.4.1 简单的多处理器体系结构          | (188)        |
| 7.4.2 具有超高速缓冲存储器的体系结构      | (189)        |
| 7.4.3 按功能划分的多处理器体系结构       | (191)        |
| § 7.5 多处理器系统对系统总线的要求       | (193)        |
| 7.5.1 共享系统资源               | (193)        |
| 7.5.2 处理器间的通信机构            | (193)        |
| 7.5.3 有效的总线判优电路            | (194)        |
| § 7.6 多处理器的三种实现方法          | (194)        |
| 7.6.1 单分时总线系统              | (196)        |
| 7.6.2 采用超高速缓冲存储器的单分时总线系统   | (197)        |
| 7.6.3 按功能划分的单分时总线系统        | (199)        |
| § 7.7 本章小结                 | (200)        |
| 参考文献                       | (201)        |
| <b>第八章 采用多个微处理器的多重计算技术</b> | <b>(202)</b> |
| § 8.1 多重计算系统的定义            | (202)        |
| § 8.2 促使多重计算技术发展的原因        | (204)        |
| 8.2.1 增加吞吐量与减少响应时间         | (204)        |
| 8.2.2 模块设计与设计的简单性          | (206)        |
| 8.2.3 灵活性与模块化扩展            | (207)        |
| 8.2.4 标准接口能迅速采用新的VLSI      | (207)        |
| § 8.3 采用多总线系列的多重计算体系结构     | (208)        |
| 8.3.1 多重计算体系结构中如何使用系统总线    | (211)        |
| § 8.4 简易多重计算系统的实例          | (212)        |
| 8.4.1 系统的设计                | (212)        |
| 8.4.2 增加高速I/O设备            | (216)        |
| § 8.5 本章小结                 | (218)        |
| 参考文献                       | (218)        |

### 第三篇 多总线系列的应用

|                   |              |
|-------------------|--------------|
| <b>第九章 系统设计指南</b> | <b>(219)</b> |
| § 9.1 多总线系统总线的构成  | (219)        |
| 9.1.1 总线判优技术      | (219)        |
| 9.1.2 存储器配置与寻址方式  | (225)        |

|                    |         |
|--------------------|---------|
| 9.1.3 中断配置         | ( 229 ) |
| 9.1.4 超时选项         | ( 229 ) |
| 9.1.5 总线时钟         | ( 230 ) |
| 9.1.6 适应性级别        | ( 230 ) |
| 9.1.7 机械特性         | ( 232 ) |
| § 9.2 iSBX多模块系统的构成 | ( 233 ) |
| 9.2.1 寻址方式         | ( 233 ) |
| 9.2.2 中断           | ( 233 ) |
| 9.2.3 直接存储器存取      | ( 234 ) |
| 9.2.4 适应性级别        | ( 234 ) |
| 9.2.5 机械特性         | ( 235 ) |
| § 9.3 多通道总线系统的构成   | ( 238 ) |
| 9.3.1 设备配置         | ( 238 ) |
| 9.3.2 电缆及其端接方法     | ( 238 ) |
| 9.3.3 适应性级别        | ( 240 ) |
| § 9.4 iLBX总线系统的构成  | ( 243 ) |
| 9.4.1 地址空间         | ( 243 ) |
| 9.4.2 辅助主控器        | ( 243 ) |
| 9.4.3 应答定时         | ( 243 ) |
| 9.4.4 适应性级别        | ( 244 ) |
| 9.4.5 机械特性         | ( 245 ) |
| § 9.5 降低多总线系统的噪声   | ( 246 ) |
| 9.5.1 信号间耦合        | ( 246 ) |
| 9.5.2 地电平偏移        | ( 248 ) |
| 9.5.3 信号振铃         | ( 250 ) |
| 9.5.4 降低噪声措施小结     | ( 250 ) |
| § 9.6 系统配置举例       | ( 251 ) |
| § 9.7 系统配置小结       | ( 254 ) |
| <b>第十章 电路板设计原则</b> | ( 255 ) |
| § 10.1 一般设计原则      | ( 255 ) |
| 10.1.1 电气特性        | ( 255 ) |
| 10.1.2 热设计问题       | ( 257 ) |
| 10.1.3 机械特性        | ( 258 ) |
| § 10.2 通用总线接口设计原则  | ( 259 ) |
| 10.2.1 多总线主控器接口    | ( 260 ) |
| 10.2.2 多总线受控器接口    | ( 266 ) |
| 10.2.3 iSBX多模块接口   | ( 273 ) |
| 10.2.4 iLBX主控器接口   | ( 76 )  |
| 10.2.5 iLBX受控器接口   | ( 280 ) |
| 10.2.6 多通道主控器接口    | ( 283 ) |
| 10.2.7 多通道受控器接口    | ( 286 ) |
| § 10.3 专用接口的设计原则   | ( 291 ) |

• x •

|                     |         |
|---------------------|---------|
| 10.3.1 双口存储器接口      | ( 291 ) |
| 10.3.2 处理器间通信端口     | ( 293 ) |
| 10.3.3 16M字节寻址      | ( 297 ) |
| 10.3.4 标准输入输出地址     | ( 298 ) |
| § 10.4 多总线系统总线的底板设计 | ( 299 ) |
| 10.4.1 底板布局的考虑      | ( 299 ) |
| 10.4.2 并行优先级判优举例    | ( 301 ) |
| § 10.5 本章小结         | ( 306 ) |
| 参考文献                | ( 308 ) |
| 附录 略语表              | ( 307 ) |
| 汉英对照索引              | ( 309 ) |

# 第一篇 总线结构的多总线系列

---

## 第一章 绪 论

本章讨论评价微处理器系统总线的基本方法，回顾一些最流行的总线的发展历史。这些总线包括多总线/IEEE-796系统总线及其扩展总线：iSBX总线，iLBX总线及多通道总线<sup>1)</sup>。同时还讨论了多总线/IEEE-796的基本体系结构。

### §1.1 微处理器系统总线的任务与目标

系统总线是构成任何计算机系统的基础，它将影响系统在整个运行期间的灵活性、成本、性能和可靠性。由于超大规模集成电路（VLSI）工艺的发展，系统的复杂性也在不断增加。因此，可以认为系统总线是一种主要的总体资源，而且系统总线往往成为提高性能、可靠性和模块化的限制因素。系统总线的基本部分是总线结构，它定义了一切信号，规定了各系统部件之间相互通信的方式。这些信号由总线底板引出，供给各个接口模块。典型的总线结构规定了字长、数据类型和地址长度，还规定了存储器读、输入输出（I/O）写和直接存储器存取（DMA）等的数据传送协议。另外，总线结构还规定了模块间信号的某种传送方式，例如中断，确定了总线与各种总线模块交换控制信息的协议。

#### 1.1.1 推行系统总线的必要性

并非所有的用户都需要面向总线的系统。这样的系统一般比较灵活，便于提高性能，实现也较为容易；但是，各模块的费用比专用系统昂贵。这是由于为了符合总线接口规范而增加了所用部件数量的缘故。总线规范一般要求对每条信号线进行缓冲。其结果往往会造成驱动负载过载，因为大多数系统设计仅容许少量接收器接收信号。缓冲器还要占用插件板面积，增加功耗。附加的部件还增加了费用，延长了装配时间和测试时间，从而又增加了生产成本。

在使用设备较少的场合，一般认为，利用标准总线设计方法所增加的成本，可通过在较短的开发时间内降低开发成本得到适当的补偿。许多情况下，整个系统都用现成的板级部件构成。在要求某种定制设计的应用中，标准总线设计方法仍然适用。系统设计分为两部分：定制插件板和标准插件板。因为系统总线接口已设计好，所以系统的定制部分所花时间较少，成本较低。由于系统使用了标准部件，因而降低了整个系统的研制成本。此外，因可配用不同的模块生产某一特定的产品或型号，故面向总线的系统，其配置的灵活性很大，所构成的产品很容易满足终端用户的严格要求。

---

1) Multibus, iSBX, iLBX和MultiChannel都是Intel公司的商标。

采用标准总线系统的另一重要方面是,由于超大规模集成电路部件在技术上的迅速变化,使系统设计任务得以缓解.如果系统设计要进一步提高速度,只要插入使用速度较快的微处理器或存储器的总线兼容模块即可.假如插入的模块能满足总线接口的要求,甚至可采用将现有的8位微处理器设计变为16位微处理器设计的新技术.

总之,在大量使用诸如终端或廉价测试设备的场合,可以发现,采用标准总线系统使最终产品增加了不必要的费用.如果系统主要考虑生产成本,而对配置的灵活性要求不高,则应使用专用配置,以免增加不必要的部件和互连费用.另一方面,如果系统主要考虑研制成本,而且要求配置的灵活性较高,则应采用系统总线方案.

## §1.2 多总线系列结构的选择

多总线系统总线是微处理器系统中使用的一种商业级质量的总线.图1-1示出某些多

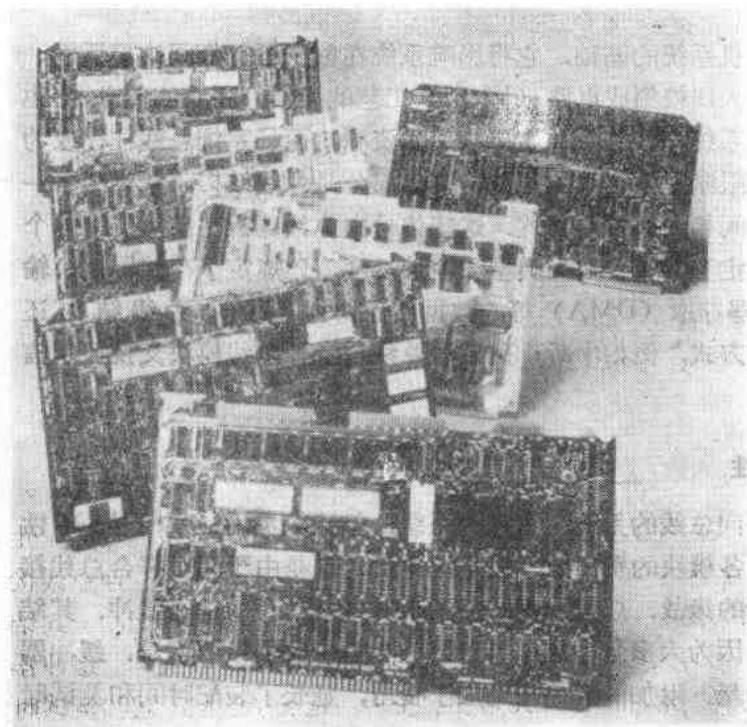


图1-1 多总线兼容电路板

板计算机(SBC)中的微处理器的局部存储器.

所研制的三种扩展总线(iSBX总线、多通道总线和iLBX总线)可用来优化基本多总线系统的特定性能.多总线系统总线连同三个扩展总线构成了多总线系列,如图1-2所示.三个扩展总线用以扩充多总线系统总线,从而使系统设计人员在系统设计过程中取得性能价格最好的折衷方案.多总线系列提供整套的系统标准组件,可供各种体系结构选用.

为一种具体应用选择合适的系统总线是一项十分重要而艰巨的任务.在评价不同的系统总线结构时,必须考虑下列目标:

总线板.为了便于系统用附加的存储器、输入输出设备或微处理器进行扩充,多总线结构提供了所有必要的信号.已经研制出的多总线体系结构可借助三个新的总线结构扩充基本系统总线结构的功能.这三个新的总线结构是,iSBX总线、多通道总线和iLBX总线.iSBX是廉价的局部(板上)输入输出扩充总线;多通道总线是高速通路,用于多总线系统和外围设备或其他远程计算机系统之间的成组数据传送;iLBX是高速存储器专用执行总线,它可利用多个插件板来扩充单

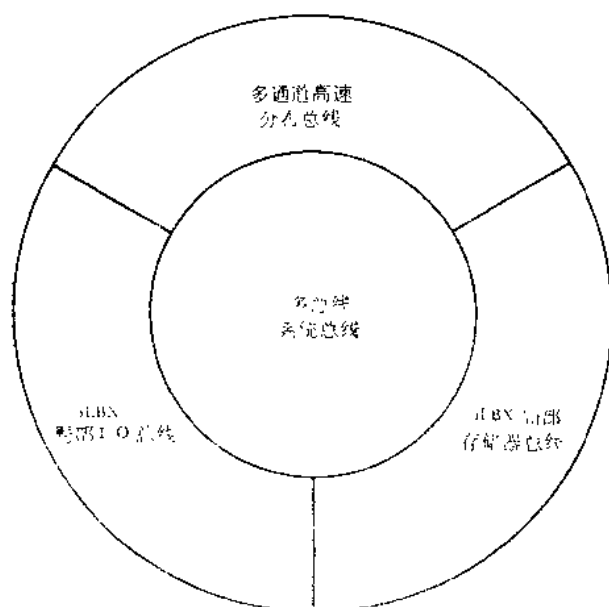


图1-2 多总线系列

- 支持各种体系结构；
- 原理简单的结构；
- 可迅速采用新型VLSI的结构；
- 可靠而经济的结构；
- 定义明确、文件齐全且便于管理的标准。

我们在讨论每一目标时，均介绍该结构对系统设计的影响，然后再综合诸目标讨论多总线系列。

### 1.2.1 支持各种体系结构

总线结构是系统硬件体系结构的基础，必须支持多种不同的体系结构，从简单的单主控单片设计到复杂的多重处理局部分布式设计。下面扼要介绍这些不同的体系结构及其对总线结构的影响（第六、七、八各章还要详细探讨不同的体系结构）。

#### 单处理器体系结构

采用单处理器体系结构的系统仅有一个用户可重新编程的微处理器。虽然这种系统可拥有采用微处理器的其他总线主控器（或称总线主设备），例如外围控制器。但是，这些微处理器专用于执行某些任务，而且无法重新编程。它们只是取代逻辑电路，使之更为经济有效。要讨论两种单微处理器体系结构。第一种是大多数小型计算机系统和微处理器系统使用的传统方法；第二种是由第一种方法发展而来的，它是VLSI工艺发展的结果。

最简单的微处理器系统总线体系结构是分离式总线，即公用总线的体系结构；其中

微处理器和系统两者都同样地存取存储器和其他系统资源。由图1-3可以看出,有4个基本部件: SBC部件、全局存储器、全局输入输出部件和DMA控制器。微处理器完成所有程序的执行,系统通信和大多数低速输入输出任务,可以控制系统总线(总线主控器)。存储器是总线受控器(或称总线从设备),用来保存所有的系统数据和程序执行代码,而且只能响应总线命令。输入输出部件是总线受控器,用来连接系统中所有的低速输入输出设备。它还连接打印机、机器的控制线以及机箱前面板等设备。第四个部件是DMA控制器,它管理所有的高速输入输出设备,如磁盘、图形工作站和电视摄像机,而不必借助微处理器。DMA控制器的主要任务是在系统外围设备和系统存储器之间高速传送数据。DMA控制器是一种总线主控器,因此可以控制系统总线。微处理器为每次数据块传送而初始化DMA控制器,然后, DMA控制器进行独立的操作。微处理器告诉DMA控制器数据传送的方向,指明数据存入存储器或从中取出的存储单元。每传送完一个数据块, DMA控制器就中断一次微处理器。

公用总线系统在小型计算机系统和早期的微处理器系统中十分流行,它已用于第一批基于多总线系统总线的系统,以及诸如APPLE II<sup>1)</sup>和TRS-80<sup>2)</sup>一类的许多个人计算机

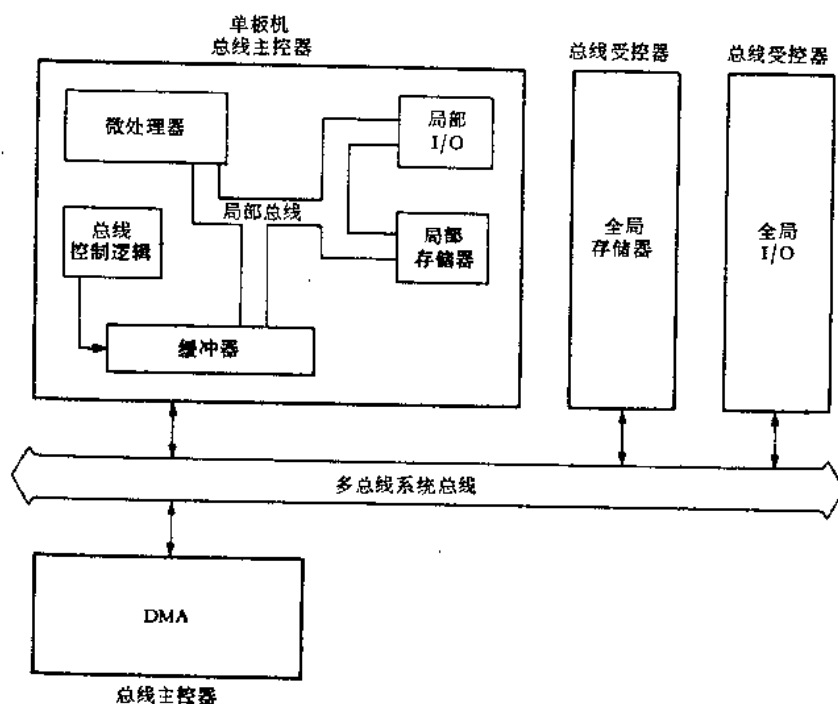


图1-3 公用总线体系结构

中。微处理器利用系统总线存取存储器,执行所有的输入输出操作。公用总线系统具有结构简单和结构兼容性好等优点。这就是说,系统总线可以存取所有的系统资源,即系统资源为系统中的所有设备公用。系统中不存在仅供总线主控器唯一存取的资源。例

- 1) APPLE II是APPLE公司的商标。
- 2) TRS-80是Tandy公司Radio shack分部的商标。

如，微处理器和磁盘控制器可存取整个存储器，即该存储器是公用的。系统容量通过装入新的模块很容易进行扩充。公用总线系统的缺点是：（1）大多数新的微处理器要求系统总线的利用率很高，从而限制了留给其他系统操作如DMA的系统总线宽度。（2）吞吐量低，因为要获得系统总线控制权，需要判优时间；同时获取总线控制和释放总线控制要利用多重缓冲器，这又增加了延迟时间。如果系统总线无法满足所有总线主控器的存储容量的需要，增设另一DMA设备就可能会降低系统的速度。

### 单板计算机

超大规模集成电路（VLSI）自七十年代问世以来，提高了硅器件的性能和效能，同时又降低了实现复杂系统所需要的器件数量和成本。VLSI有可能将公用总线计算机体系结构的所有基本部件装在一块电路板上，从而构成了第一个单板计算机（图1-4示出单板计算机的框图，图1-5是该单板计算机的电路板）。在七十年代，一个典型的单板计算机包括系统时钟，读写存储器（RAM），只读存储器（ROM），输入输出端口和驱动器，串行通信接口以及总线控制逻辑和驱动器。单板计算机是一种真正的独立计算机系统，其价格便宜，便于扩充，确是一种以最少的设计工作实现产品计算机化的好方法。

VLSI工艺的主要进展在于减少了器件数，从而又减少了实现系统功能的印刷电路板

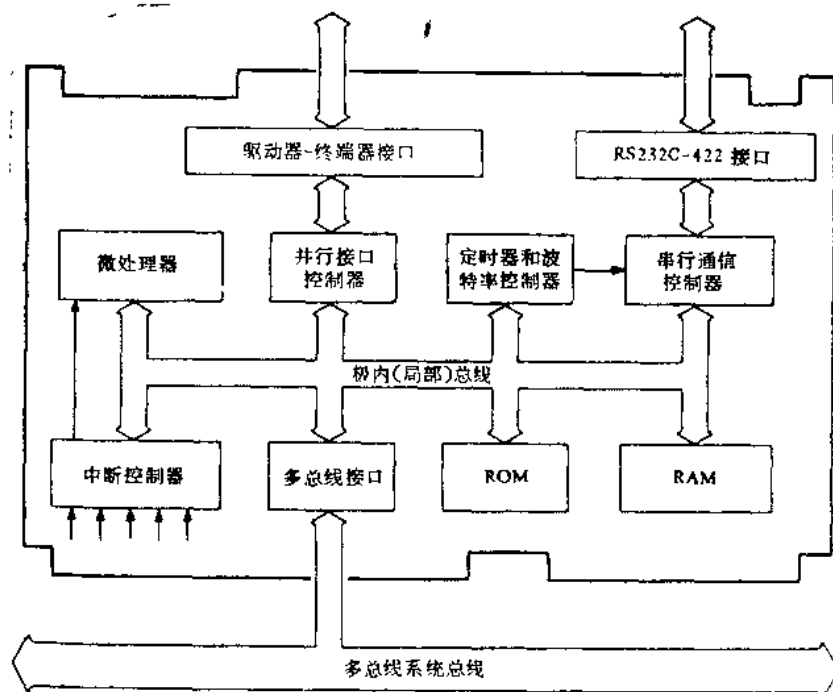


图1-4 单板计算机框图

（PCB）面积。例如，在串行通信方面，采用8251可编程序通信接口芯片，可使串行通信接口逻辑电路的面积从193.56cm<sup>2</sup>减至25.8cm<sup>2</sup>以下。VLSI在实现其他系统功能的器件方面所取得的类似进展，使第一个单板计算机得以实现。多总线兼容的单板计算机的发展动向不仅在于增加新的功能，而且在于改进现有的功能。这种发展动向在Heurikon