

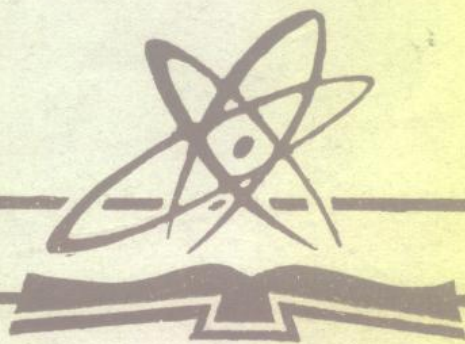
# 电子数字计算机原理

下 册

天 津 大 学

许镇宇 主编

国防工业出版社



# 前言

本书系高等学校工科电子类计算机专业统编教材之一。为了加强基础，把过去计算机原理的传统内容布尔代数、逻辑元件和部件等部分划入《数字逻辑》课程，所以本书从数制、码制和运算方法开始。教学时数为 140~160 学时。

本课程的任务是结合小型机讲清楚计算机的单机工作原理，至于进一步阐明系统间的结构问题则不是本书的目的。书中用 *DJS-130* 机作为模型机，但是为了适合教学目的，具体线路做了某些修改，同时为了免受 130 机符号、缩写等约束，本书称它为假想机——*JX* 机。在基本结构上，两者是完全一致的。

编者认为教材内容既要反映近代科学的新成就，但也不宜脱离我国具体情况过远。所以象磁心存储器等章节在书中仍占据一定篇幅。编者还认为，作为计算机“原理”课程，知识面不宜过窄，不宜把教材写成某一机器的技术说明书，从这点认识出发，本书只是以模型机为例来说明某些具体问题，而力图避免把读者引到琐碎的线路细节上面。

本书经南京工学院计算机教研组的同志审阅，提出不少宝贵意见。编者学识有限，谬误在所难免，欢迎读者指正。

编者

1979年6月

## 本书中使用的符号和缩写字

<i>A</i>	数、寄存器
<i>A<sub>c</sub></i>	数 <i>A</i> 的反码
<i>AC</i>	累加器
<i>ACD</i>	目的累加器
<i>ACDP</i>	存储累加器 (控制台指令)
<i>ACEX</i>	显示累加器 (控制台指令)
<i>ACS</i>	源累加器
<i>ADC</i>	加反 (指令)
<i>ADD</i>	加 (指令)
<i>A<sub>N</sub></i>	数 <i>A</i> 的补码
<i>AND</i>	逻辑乘 (指令)
<i>B</i>	工作触发器、数、寄存器
<i>B<sub>N</sub></i>	数 <i>B</i> 的补码
<i>BS</i>	总线
<i>C</i>	进位、数、寄存器
<i>CM</i>	控制存储器
<i>COM</i>	求反码 (指令)
<i>CONRQ</i>	控制台请求 (信号)
<i>CONT</i>	连续 (控制台操作)
<i>CP</i>	时钟脉冲
<i>CPU</i>	中央处理机
<i>D</i>	完成触发器、数、寄存器、形式地址
<i>DCH</i>	数据通道、数据通道周期
<i>DEFER</i>	间址周期
<i>DP</i>	存储 (控制台指令)
<i>DPN</i>	存储下一个 (控制台指令)
<i>DSZ</i>	减二零跳步 (指令)
<i>END</i>	结束
<i>EX</i>	显示 (控制台指令)

<i>EXE</i>	执行周期
<i>EXN</i>	显示下一个 (控制台指令)
<i>FETCH</i>	取指周期
<i>G</i>	进位产生函数
<i>HALT</i>	停机 (指令)
<i>IC</i>	指令计数器 (= <i>PC</i> )
<i>ID</i>	指令译码器
<i>INC</i>	加 1
<i>INT</i>	中断、中断允许触发器
<i>INTA</i>	中断 (地址) 询问 (取中断地址)
<i>INTDS</i>	关中断 (置 0 中断允许触发器)
<i>INTEN</i>	开中断 (置 1 中断允许触发器)
<i>INTP</i>	中断优先信号
<i>INTP IN</i>	中断优先信号输入
<i>INTP OUT</i>	中断优先信号输出
<i>INTR</i>	中断请求信号、中断请求触发器
<i>I/O</i>	输入输出
<i>IR</i>	指令寄存器
<i>IRD</i>	指令寄存器中的形式地址部分 (= <i>D</i> )
<i>ISTP</i>	指令步进 (控制台操作)
<i>ISZ</i>	加一零跳步 (指令)
<i>JMP</i>	转移、跳 (指令)
<i>KEY</i>	键、键周期
<i>KEYM</i>	键存周期
<i>L</i>	左方, 左移
<i>LDA</i>	输入累加器 (指令)
<i>LDR</i>	输入寄存器 (= <i>LDA</i> )
<i>LOOP (= L)</i>	延长拍
<i>M</i>	模、模数
<i>MAC</i>	访问存储器型指令 (存储器-累加器型指令)
<i>MAR</i>	存储器的地址寄存器
<i>MASK</i>	屏蔽

<i>MBR</i>	存储器的缓冲寄存器
<i>MEM</i>	存储器
<i>MOV</i>	累加器传送 (指令)
<i>MSKO</i>	送屏蔽码 (指令)
<i>MSTP</i>	周期步进 (控制台操作)
<i>NA</i>	下一条指令地址
<i>NEG</i>	求补码 (指令)
<i>ODR</i>	操作译码器
<i>OSG</i>	操作信号发生器
<i>P</i>	脉冲, 进位传递函数。加在寄存器名称之前时表示接收脉冲
<i>PC</i>	程序计数器 (= <i>IC</i> )
<i>PI</i>	程序中断、程序中断周期
<i>R</i>	寄存器、结果、右方或右移
<i>RD</i>	目的寄存器
<i>ROM</i>	只读存储器
<i>RM</i>	寄存器-存储器型指令
<i>RR</i>	寄存器-寄存器型指令
<i>RS</i>	源寄存器
<i>RST</i>	总清 (控制台操作)
<i>RUN</i>	运行、运行触发器
<i>S</i>	正负号、半字长交换
<i>SEL</i>	选中信号
<i>SKP</i>	跳步
<i>STA</i>	存数 (指令)
<i>STOP</i>	停机 (控制台操作)
<i>STR</i>	存储寄存器 (= <i>STA</i> )
<i>STRT</i>	起动 (控制台指令)
<i>SUB</i>	减 (指令)
<i>TSG</i>	时标信号发生器
<i>W</i>	拍

# 目 录

## I. 存储器

9. 存储器总论.....	(1)
9.1 计算机中的存储器 .....	(1)
9.2 存储器发展简史 .....	(4)
10. 磁心存储器.....	(8)
10.1 磁心存储器的组成.....	(8)
10.2 磁心存储二进制数码的原理.....	(9)
10.3 磁心特性及工作参数.....	(13)
10.4 磁心测试与挑选.....	(19)
10.5 磁心存储器的选择系统.....	(20)
10.6 三种选择系统的比较.....	(42)
10.7 译码驱动系统.....	(43)
10.8 位线路.....	(55)
10.9 控制线路.....	(62)
10.10 磁心存储器的检测.....	(63)
11. 其他存储器 .....	(68)
11.1 半导体随机存储器.....	(68)
11.2 CCD 及磁泡存储器 .....	(86)
11.3 只读存储器.....	(97)

## II. 输入输出设备

12. 输入输出设备总论.....	(101)
12.1 概述.....	(101)
12.2 数据结构 .....	(102)
12.3 信息处理交换用的标准编码 .....	(104)
12.4 I/O 中的通用机电部件 .....	(109)
13. 接口.....	(116)
13.1 I/O 接口概述 .....	(116)
13.2 程序中断的一般方法 .....	(120)
13.3 直接存储器存取 DMA .....	(126)

13.4	接口部件及总线 .....	(128)
13.5	JX 机的程序中断, 数据通道及接口 .....	(133)
<b>14.</b>	<b>磁表面存储器</b> .....	<b>(149)</b>
14.1	磁表面存储原理 .....	(146)
14.2	磁表面存储器的校验方法 .....	(157)
14.3	磁 鼓 .....	(169)
14.4	磁盘存储器 .....	(173)
14.5	磁带机 .....	(180)
<b>15.</b>	<b>纸带设备</b> .....	<b>(199)</b>
15.1	概 述 .....	(199)
15.2	键控纸带穿孔机 .....	(201)
15.3	纸带读出机 .....	(203)
15.4	机控纸带穿孔机 .....	(208)
15.5	纸带的输入程序 .....	(210)
<b>16.</b>	<b>卡片设备</b> .....	<b>(216)</b>
16.1	概 述 .....	(216)
16.2	脱机工作的卡片设备 .....	(217)
16.3	卡片读出机 .....	(220)
16.4	卡片穿孔机 .....	(224)
<b>17.</b>	<b>打印设备</b> .....	<b>(227)</b>
17.1	概 述 .....	(227)
17.2	鼓轮式宽行打印机 .....	(233)
17.3	链式宽行打印机 .....	(235)
17.4	控制台打字机 .....	(239)
<b>18.</b>	<b>显示设备</b> .....	<b>(243)</b>
18.1	概 述 .....	(243)
18.2	字符的产生过程 .....	(246)
18.3	定点光栅字符显示器 .....	(253)

## 9. 存储器总论

电子计算机和台式计算器的最主要区别是前者有个庞大的存储器，在计算过程中它提供指令和有关数据以使计算能够自动进行。我们希望存储器的容量很大，速度能够和 CPU 相匹配，而造价不宜过高。现有的存储器还都不能全部地满足这些要求。所以到现在为止，新型存储器的研制和已有存储器的改进以期达到大容量、高速和低造价，仍是计算机工作者的主要奋斗目标之一。

要想提高计算机的性能，存储器是个非常关键的部件。在大型数据处理系统中，存储系统构成了装备的核心。它的造价在全部设备中占据很大的比重，如把外存包括在内，有时可达到 80%。

### 9.1 计算机中的存储器

近代计算机中的很多结构问题都是由存储器引起的，这是因为：

- 计算机每执行一条指令至少要访问一次存储器（取出指令），有时要访问几次存储器（间址、取操作数），所以存储器必须具备和 CPU 相匹配的速度。
- 要想增强计算机的解题能力，存储器的容量必须很大。例如每秒执行一百万条指令的计算机（目前只能称为中速机）如果不配备大的存储器，那么很短时间就能把存储内容处理完毕，于是 CPU 只能等到存储内容更新以后，才能继续工作。频繁的等待就使得提高 CPU 速度的努力在很大程度上失去意义。
- 既然存储器的容量很大，它的造价在计算机全部造价中就占据很大的比重。例如某中型机的磁心存储器为  $128K \times 32$  位，如果每位的造价为 1 角（只为了举例，不代表实际情况）仅存储器就要花费 50 万元，何况对一个中型机说来，如果只有 128K 的存储量是远远不够用的。

由于上述原因，如果在计算机中只用一个存储器，则速度、容量和造价三方面的要求很难同时满足，所以近代计算机不得不采取分级存储的方法以弥补各自的缺点。

#### 9.1.1 存储系统的分级

速度最快的存储器是寄存器型的存储器，因为它用电子线路组成的，所以和 CPU 具有相同的速度。近代的计算机均设有几个到几十个可编址的寄存器，它包括在 CPU 线路之内，叫做通用寄存器。这种类型的存储器的容量一般是很小的，通常不超过 64 个字。它的主要用途是存放运算的中间结果。

存放指令和数据并且 CPU 能通过指令中的地址码直接访问的存储器，叫做主存储器 (Main Memory)。主存储器应有相当大的容量，例如中型计算机的地址码一般为 24 位，这相当于  $2^{24} \approx 1.7 \times 10^7$  个地址空间。如想把这样大的存储器制成与 CPU 相适应的速度，



即使不惜成本，在技术上也是极端困难的。实际的计算机并没有设置这样大的主存储器，因而只能把一部分信息放入主存而把余下的信息放在外围存储器之中，必要时把它调入主存。

外围存储器是容量极大而速度较低的存储器。外围存储器中的数据不能直接供 CPU 使用。它的读出和写入都要通过主存。外围存储器包括磁带、磁鼓、磁盘和卡片等。它们都有一个共同特点，即寻找数据地址是按顺序进行的，所以需要较长的时间。找到地址以后，连续读出或写入数据，速度就快得多。比如在一卷磁带中寻找一个记录块可能需要几十秒的时间，但是找到记录块以后，每秒读出或写入几十万个字节则并不困难。由于这原因，外围存储器的最有效使用方法是每次和主存交换一批数据，而不是一个。

### 9.1.2 存储器访问空隙

CPU 要访问主存必须给出地址并发出读或写命令。从发出读命令起，到读出的数据可被利用为止，这段时间叫做**取出时间** (Access Time)，在安排指令流程的时候应尽量利用这段时间进行那些可以同时进行的工作，免得 CPU 处于等待状态。但是即使能够并行工作，仍然存在着时间差距问题。因为用高速电子线路实现一个操作，一般只需几十毫微秒到一二百毫微秒，而存储器的一个操作周期需时数百毫微秒到一二微秒，所以两者之间存在着空隙 (Gap)。大中型机中的空隙比小型机中的更严重。

此外，当主存内容用尽而要从外存调入数据时仍存在着这种空隙。例如要找出磁盘上的一个记录块，常要等待几十毫秒。等到寻到记录块而连续读出或写入时，磁盘机的每一个读出或写入循环也长于主存的读写循环，所以主机仍有很多的空闲时间可以利用。怎样利用或缩短这些空隙以提高计算机的效率是计算机工作者多年来的奋斗目标，也是使计算机结构复杂化的主要原因之一。

### 9.1.3 提高计算机效率的主要措施

目前利用或减少访问空隙以提高计算速度的主要方法有下述几种。

(1) 程序中中断和简单中断——在本书控制器一章中曾对这两种中断做过简单介绍，在下面的第 13 章中还要对它进行更详细的叙述。这两种方法的中心思想是使 I/O 设备的数据传送可以和主程序的执行同时进行，即改变两者间的顺序工作为并行工作。但是要想有效地利用这种工作方式，必须具备这样一个前提：主程序并不急待这批 I/O 数据。如果 CPU 必须等待这批数据从外围存储器中读出以后才能继续执行主程序，显然，同时工作就不可能。所以要想充分发挥中断的效益，还应配合其他措施，如：

1. 多道程序：在一部计算机中同时有几道程序上机解题。当某一道程序需要访问外围存储器时，主机就暂时把它“挂起”来而转去执行其他道程序，等到数据传送完毕，在适当时间恢复这道程序。这种方法需要一个管理系统，叫做操作系统。

2. 把存于外围存储器中的数据提前取出，当 CPU 要使用它时，它已存入主存。实现这种方法也需要硬件和软件的支持。

(2) 主存的多体交叉存取——可以把一部计算机的主存储器分为能独立存取的几部分，例如分成八个。用单号体存放指令，双号体存放数据，即：1、2、3、4、条指令依次存于 1、3、5、7 体内，而该四条指令所需的操作数存于 2、4、6、8 体内，那么，就可以在一个

存储器周期的时间内依次读出这 8 个存储器而得到 4 条指令和 4 个操作数。把读出的指令送入指令栈，读出的数据送入数据栈，然后源源不断地供给 CPU，形成一条加工流水线。图 9.1.1 是这种流水线的示意图。

这种方法的中心思想是使多个存储器（体）重叠工作，虽然每一个单独存储器的工作周期并未缩短，但是做为一个存储整体，它提供数据的速率却大大地提高了。很明显，指令和数据都必须预先取出来，只有这样才能填补运算周期和存储周期期间的空隙。

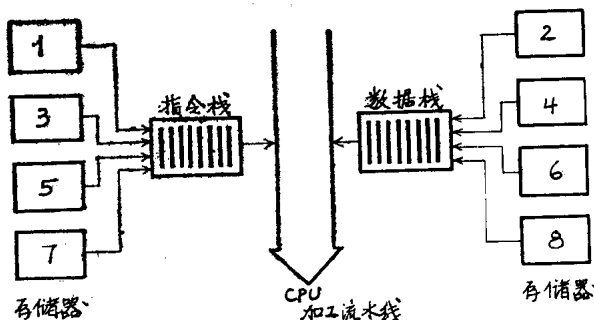


图 9.1.1 多体交叉存取和加工流水线

预先读出指令和读出（或写入）数据并不是一件简单工作。例如遇到条件转移指令，在未执行这条指令之前，判断是否转移的条件可能还未具备，所以难以判断是转移还是不转移。又如当遇到写入指令，要写入的内容可能是上条指令的计算结果，所以在上条指令未执行之前也不可能提前写入。此外，即使我们是把指令和数据按存储器编号依次存放的，但执行时也难免要扰乱这一次序，而形成有的存储器很“忙”，有的很“闲”。对忙的存储器要进行排队。凡此等等，都需要一套复杂的管理机构，其中的硬件部分叫做指令先行（Look Ahead）部件，它的主要任务是对指令进行预处理。

(3) 缓冲存储器——减小访问空隙的有效方法是在主存与外存之间，主存与通用寄存器之间再增加一级存储器。设在主存与外存之间的存储器，叫做缓冲存储器（Buffer Mem），时常用较低速而大容量的磁心存储器构成，有时也用磁鼓。有时把这种存储器叫做后备存储器。主存和 CPU 之间的存储器叫做超高速缓冲存储器（Cache Mem），通常采用半导体集成电路，容量从 4K 到 64K 字节。

讲到此处，读者可能会产生疑问：如果指令和数据最初存于外存储器，最终目的是供给 CPU 使用，那么经历的级数愈多，调动的的时间就愈长，提高计算速度又怎能体现出来呢？答案在于：计算机的解题特点是反复地使用一组指令，形成循环；如果没有这一特点，即使最大的主存也放不下普通计算机几秒钟的指令和数据用量。假设一批指令在计算过程中要使用 100 次，把它从主存调到高速缓存虽然花费一些时间，但是以后却在高速级上 100 次地使用这组指令，所以总的的时间收益还是非常显著的。

采用分级存储又带来许多新的问题，如内容更新问题、覆盖问题、交换批量问题等等。如果这些问题都由操作系统自动解决，那么程序员就可以按指令码给出的地址空间来安排程序而不必考虑实际的主存有多大容量，并且可以按接近高速缓存的速度来享受这个容量。这种技术叫做虚拟存储（Virture Mem）。

### 9.1.4 计算机的存储器

图 9.1.2 给出了计算机存储系统的框图。图中的大部分存储器都已做过说明。

在控制部分中包括了一个变址存储器，它专门存放变址修正值，该值是寻找地址所需要的数据（详见《程序初步》一章）。变址存储器有很高的速度，但容量很小，通常不超过 128 个字。

近代计算机多数都采用微程序控制，所以还需要一个控制存储器。不但主机中需要这种存储器，在外围设备的通道或接口中也常设置这种存储器。

此外，在 I/O 设备中也经常需要各种类型的小型存储器，例如显示设备中要用顺序存储器更新图象，宽行打印机中用随机存储器存放打印数据等等。

以上简单介绍了计算机存储器的概况。不要误解为每一部计算机都具备上述的各种存储器。小型机由于要降低造价，通常只有一个主存储器，最大容量一般为 64K。对于大型机，则常采用分级存储，但也不一定各种存储器都具备。采用什么样的存储系统，要根据速度、容量、造价等各方面的要求来决定。

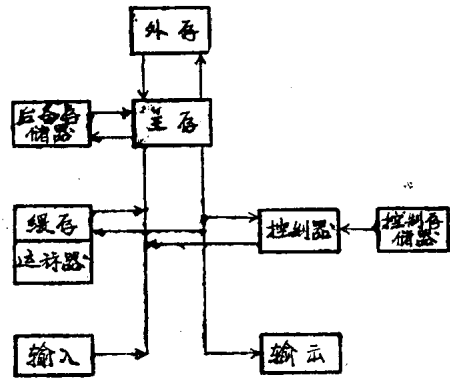


图 9.1.2 存储系统框图

## 9.2 存储器发展简史

从原理上讲，矛盾统一体内的两个对立的物理状态都有可能用来代表二进制的 0 和 1，我们曾指出，可以用磁性材料某方向的磁化代表 0，反方向磁化代表 1；低电位代表 0，高电位代表 1，等等。由此推论，可用做存储的物质，或叫存储媒质，应当是很多的。但是做为一个有使用价值的存储器，除去要有两个显明的物理状态以外，还必须满足一些技术要求：1) 能够方便、经济地相互改变这两个物理状态，也就是说需要时能把数写入，不需要时能把数抹去。不能够抹去重写的存储器叫做固定存储器，因为它只能读出而不能写入，所以也叫做**只读存储器 (ROM)**。这种存储器在计算机中虽然也有广泛应用，但不能用做主存储器。2) 必须能够把这两种物理状态经济、可靠地变成电信号，反过来也能把电数字信号改变成两种不同的物理状态，否则就不能实现信息的交换。3) 必须能以高速度读出和写入数据，以便与运算器的高速工作相匹配。4) 对于某些用途的存储器，要求被存储的信息不因断电或停机而消失。5) 因为存储器要存放大量数据，所以除去速度和可靠性以外，经济性是必须考虑的重要因素。

最简单和最早期的存储元件是普通的继电开关，开关的接通和断开分别代表 1 和 0。当然大量使用这种元件在体积和价格方面都不经济，但是用少量的手动开关组成的开关存储器目前仍在很多机器的控制台中使用。

早期计算机使用超声波水银延迟线和磁鼓做为存储器。这类存储器的存和取都必须按顺序进行，即从始点起，按顺序经过中间介入的单元，才能达到目的单元。例如要访问磁鼓内的 1000 号单元，而给出命令时磁鼓正转到 10 号单元，则必须经过 10、11、12...998、999 各单元才能达到 1000 单元。顺序存取的存储器，读出时间是不定的，它取决于起始位置与信

息位置间的距离。如果一组数据是按地址顺序连接存储的，则达到存储地址以后，这组数据就可以连续读出，这性质导致早期的计算机大多按串行方式工作。

最早出现的并行工作的存储器是静电存储管式的，它没有应用多久，到1953年就为新出现的磁心存储器所代替。磁心存储器的应用是计算机发展中的一个重要阶段，它采用了大量的分立元件（磁心），经济有效地存储大量二进制码，使**随机存取**成为可能。所谓随机存取就是不需经过中间单元而可立即访问任一指定的单元，所以读出时间与信息所存的位置无关。此外，磁心存储器所存信息不会因断电而消失，而静电管和超声延迟线却不能避免这一缺点。使用证明，磁心存储器的可靠性也远远高于以前的各种所谓高速存储器。在过去的二十几年中，磁心存储器的发展很迅速，体积不断缩小，速度不断提高，价格不断降低，在计算机的主存储器中它占据最重要的地位。这种情况一直到70年代初，由于半导体大规模集成电路的问世，它的独占地位才开始动摇。

速度较低而容量极大的**大容量存储器**是计算机存储器发展的另一个方面。早期计算机用穿孔纸带、穿孔卡片做为大容量存储，它们的共同缺点是读出时间长和占用的体积大。磁带机的应用克服了部分缺点，但顺序工作的特性仍然限制着速度的提高。按半随机存取方式工作的磁鼓、磁盘和磁卡片机在这方面有很大改进，尤其是磁盘存储器，它已成为近代计算机的非常重要的存储设备。

下面我们把一些比较重要的存储器按其发明顺序做一简短介绍。我们的目的并不在于介绍历史，而是希望读者对计算机的存储器有个较全面的知识，这对于阅读参考文献将是有裨益的。

最早制出的ENIAC计算机只有很小的机内存储能力，它用了—个用电子管线路组成的20位十进制移位寄存器。为了存储指令和函数表，用了约六千个手动开关。

1944年J.W. Mauchly和J.P. Eckert两人发明了水银延迟线存储器。几个早期计算机曾使用这种存储器，其中包括做为商品的大型计算机UNIVAC。目前这种存储器早已退出了历史舞台，但是它的改进型镍延迟线存储器却还在某些显示装置和数控装置中使用。

EDVAC计算机开始使用一个镍线存储器做为辅助存储器，应用磁记录的原理把信息记录在铜线表面的镀镍膜上。这种存储器就是目前广泛应用的磁带存储器的先驱。

1948年英国曼彻斯特大学曾应用特殊的阴极射线管做为计算机的内存储器，叫做威廉氏管存储器。现在这种存储器早已无人使用。曼彻斯特计算机还首先使用磁鼓。当时的磁鼓直径约10吋，共有256个磁头，能存储1024个40位的字。以后不久，IBM 650型计算机曾使用磁鼓做为存储。今天，磁鼓的技术指标已有很大提高，但只有个别的计算机用它做为存储。它主要用作外存储器。

1950年Harvard III计算机首先用磁带做为输入输出设备。目前磁带机仍是一个重要的外围存储器。在这一时期，Harvard大学还研究了用矩形磁滞回线的金属磁心和二极管组成移位寄存器，这在Harvard IV计算机中曾成功地用做高速存储器。以后对这种存储器进行了大量研究和开拓工作，但是到50年代后期，由于半导体器件的出现，它就完全失去了使用价值，因为不论在速度还是在价格方面都不能和晶体管寄存器相匹敌。

在1950~1951年间还提出了其他两种存储方案：Dekatron管存储器和二极管电容存储器。这两种存储器在个别机器中试用过，然而未获得广泛使用。

1951年 MIT 林肯实验室的 J.W. Forrester 和 W.N. Pacion 二人发表了用磁心存储二进制信息并用电流重合法使其能经济地实现的论文。最早的磁心是用金属带缠成的，不久就改用了铁氧体。

最早使用磁心存储器的计算机是林肯实验室 1953 年建造的 WhirlWind I。由于磁心存储器的优点是如此显著，在短期内几乎所有新生产的计算机都改用了磁心做为主存。此后又提出了不少种新的存储方案，但是以后的 20 年是磁心存储器在主存中占统治地位的时代，没有哪一种存储器能和它竞争。

首先向磁心挑战的是磁膜器件。平面磁膜是在强磁场作用下蒸镀在介质板上的薄的点形磁膜。把磁膜用做存储器的设想是 1955 年提出的。从理论分析，它的速度可能比磁心高得多，而由于它是成批生产，又比单个生产的磁心优越，所以很多人预测它可以取代磁心。但由于工艺性差，虽经科学工作者的多方努力，只制出了少数几个实验性存储装置，并没有付诸实用。

1960 年 Long 又提出了一种新的磁膜存储器——镀线存储器。在强磁场作用下把铜线镀上一层磁膜，然后切成小段以代替难于制造的平面磁膜。这种存储器曾受到很多厂商的重视。1966 年以后 UNIVAC 9000 系列曾大量使用它做为主存。

1956 年 BUCK 提出了利用超导现象制成触发器进行存储，这种器件被命名为冷子管 (Cryotron)。冷子管的性能是这样的富有吸引力，以致到现在为止仍有不少实验室每年付出大量的人力和物力从事这方面的研究，不过迄今为止成效甚微。

1956 年 IBM 公司在它生产的计算机中使用了一种叫做 RAMAC 的磁盘文件存储器。比起磁鼓来，它的存储密度（每立方厘米的二进制字符数）有了很大提高。以后又发明了可换式的活盘，受到用户欢迎。今天，磁盘是最主要的外围存储器，估计在最近几年内这情况仍不会改变。

1957 年贝尔实验室创造出一种叫做扭线 (Twistor) 的存储器。它用窄条的磁性材料贴缠在铜导线上，然后切成小段，形状仿佛是微形的理发店招牌柱。这种存储器件曾用于电话交换专用计算机中，但在一般商品计算机中并未获得广泛应用。

1957 年发明的隧道二极管具有两个稳态和很高的开关速度。从 1960 年起，有不少人研究怎样用它组成存储器。因为存在着构成存储矩阵的实际困难，所以不久就对这种存储元件失去兴趣。

磁心是分立元件，制造和组装都比较费工。所以又有人研究用偏织磁心和磁心板等能够批量生产的存储结构代替组装的磁心，但又是工艺问题未能解决，所以始终也未制出有竞争力的商品。

有关半导体存储器的第一篇论文是 1965 年发表的。四年以后，首批商品半导体存储器用于 IBM 360/85 计算机。该机的一小部分主存用的是半导体存储器，大部分主存仍是使用磁心。第一次全部用半导体做主存的计算机是 1970 年开始生产的 IBM 370/145。从此开始，有愈来愈多的计算机改用了半导体集成电路的存储器以代替磁心。

另外，在存储器的发展过程中还有两种新型的顺序存储器可能对外存储产生深远的影响。第一种是 1967 年 Bobeck 提出的磁泡 (Magnetic bubble) 存储器，它引起广大科学工作者的兴趣，在这方面的研究工作始终以很大的努力在进行。据称，目前它已达到实用

阶段，至于将来是否会遭到磁膜同样的命运，目前尚难以做出判断。另外一种是在1969年由Sangster等人发明的电荷耦合器件（CCD）。制造这种器件的工艺是计算机行业非常熟悉的半导体工艺，所以预期它的发展会比利用磁原理的其他存储器迅速一些。目前CCD存储器在国外已有商品出售。

可以肯定，今后还会有更多的基于新的或已有材料性能上的存储器件相继出现。但是现已盛行的存储器件有着雄厚的生产基础，而新型存储器件要建立优势还要有个成长过程，所以一般认为，在最近几年内半导体器件仍将控制着主存这一阵地，而磁盘则仍控制着外存这一阵地。

# 10. 磁心存储器

## 10.1 磁心存储器的组成

磁心存储器有五个主要组成部分：地址寄存器，译码、驱动线路，读写线路，控制线路和磁心体。图 10.1.1 示出了各部分间的联系。

**地址寄存器** MAR 接收从控制器来的地址码，该地址码就是要写入或读出的存储单元的编号。用地址寄存器的输出去推动地址译码器。地址寄存器通常由触发器构成，具有置位、复位和计数功能，其位数与存储单元数相对应。如地址码为  $n$  位则可编  $2^n$  个地址。一个字要存入存储器或由存储器取出时，必须先给出地址码，这叫做按地址存取。

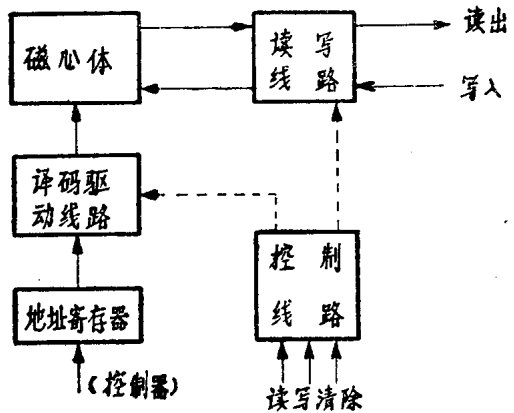


图 10.1.1 存储器组成简图

**地址译码器** ADR 将地址寄存器中的地址码转换成相应的控制电位，用这电位选定一根单元选择线并使电流通过该选择线。图 10.1.2 示出三位地址寄存器及其相应的地址译码器。三个地址触发器的六个输出端分别接到地址译码器 ADR 的输入端。译码器由八个与非门组成，每个与非门有四个输入端一个输出端。四个输入中包括三个地址码和一个读、写控制信号  $C$ 。

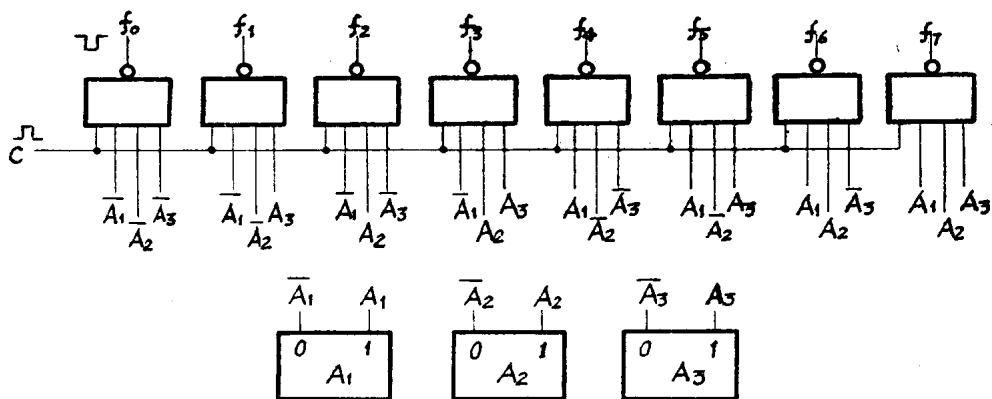


图 10.1.2 三位地址寄存器及译码器

**驱动线路** 根据地址译码器的输出信号和控制器的“命令”产生驱动电流送入被地址码选中的选择线，进行“读出”或“写入”。图 10.1.3(a) 是译码开关的示意图。这个开关所对

应的地址码为  $A_1 \bar{A}_2 A_3$ ，当地址寄存器的  $A_1$ 、 $\bar{A}_2$ 、 $A_3$  都为高电位即地址码是 101 时，两个译码的与非门  $G_R$ 、 $G_W$  都处于准备状态，加上读命令  $READ$ ，则  $G_R$  输出负脉冲，把读电流开关  $S_R$  接通，于是产生读电流  $I_R$  通入该地址码的对应的磁心选择线。读脉冲电流结束， $S_R$  随之关闭。当控制器发出写命令  $WRITE$  时， $G_W$  输出负脉冲把写电流开关  $S_W$  接通，则写电流  $I_W$  通入 101 地址所对应的选择线。图 10.1.3(b) 示出简化逻辑图。它是一个带译码的开关  $DS$ 。有两个读、写命令输入端和  $n$  个地址码电位控制端，一个能输出双向电流的输出端。

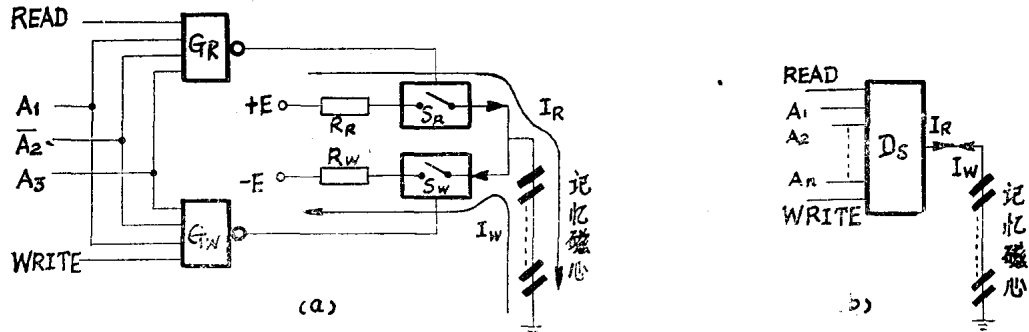


图 10.1.3 译码开关示意图

**读、写线路（位线路）**的功用是将代码信息从磁心体中读出经放大整形送至缓冲寄存器 MBR（读时），或是将缓冲寄存器中代码经位电流开关  $S_i$  写入磁心体，见图 10.1.4。具体读写原理见 10.5.1 节。

**缓冲寄存器**一般有如下功能：

- 接收并暂存由中央处理机传来的要写入存储器的信息。
- 接收并暂存读出放大器的读出信息。
- 存储器自检时进行计数操作。
- 控制写操作。

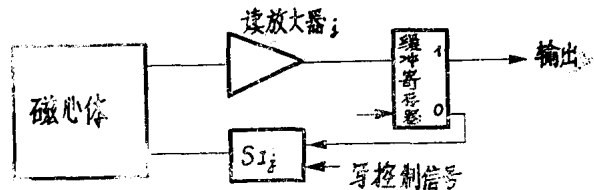


图 10.1.4 位线路简图

存储器的缓冲寄存器，也叫读写寄存器。对于磁心存储器说来，这个寄存器的一个重要任务是保存读出信息以便把它写回去，所以又叫重写寄存器或再生寄存器。

当存储器与主机协同工作时，控制线路接收 CPU 发来的读、写命令，并发出一系列的时序信号，以控制读和写的各种微动作。当存储器自检时，它控制和自检有关的一切动作。

**磁心体**是记忆的主体。它包括很多个存储单元，每个存储单元又由若干个磁心存储元件组成。磁心体的结构型式很多，不过大体上可分为两种，一种是小板叠片式（过去多为这种型式）；另一种是大板平面式（插件式、模块式、积木式等。）后者近年来被广泛采用。

## 10.2 磁心存储二进制数码的原理

磁心是用氧化铁、氧化锰、氧化镁等的混合粉末以一定配方在精密模具中压制成型，然后在严格控制温度下和保护气体中烧结制成的。为获得所需的物理特性，也可用锂、镍的化



合物代替镁、锰。这些铁磁性材料通称为铁氧体或铁淦氧。磁心的几何尺寸用它的外直径  $D$ ，内直径  $d$  和高度  $h$  表示，如  $0.8(D) \times 0.56(d) \times 0.36(h)$ ，单位均为毫米。目前生产的记忆磁心，外径  $D$  从  $0.3\text{mm}$  到  $1.2\text{mm}$ ，内径约为  $0.7D$ ，高为  $0.3 \sim 0.45D$ 。使用最多的是外径  $0.4 \sim 0.8\text{mm}$  范围内的磁心。

### 10.2.1 磁滞回线

从物理学知道，一根导线通以电流它的周围就产生磁场。某一点的磁场强弱用该点的磁场强度  $H$  表示。在相同的磁场强度作用下，不同的磁性物质被磁化的程度并不一样。用通过单位面积的磁通数量表示被磁化的程度，叫做磁感应强度  $B$ 。对于环形的铁磁体，绕以  $N$  匝线圈并通以  $I$  安培的电流，环内的磁场强度可以认为是均匀分布的，其大小与  $IN$  成正比， $IN$  的单位为安培——匝数。如果匝数  $N$  为 1，则  $H$  就表示通过线圈的电流  $I$  的大小。通过环截面的总磁通量  $\Phi$  也应与磁感应强度  $B$  成线性关系，因此， $B$  又可用  $\Phi$  来代替。铁磁类物质的  $B$  值随着  $H$  变化的曲线叫做磁滞回线。为了叙述方便，工程上常用  $\Phi—I$  曲线代替  $B—H$  曲线，即：加电流  $I$ ，产生磁通  $\Phi$ ， $\Phi$  发生变化，产生感应电势  $e$

$$e = - \frac{\Delta\Phi}{\Delta t}$$

图 10.2.1 是个典型铁磁物质的磁滞回线。一个未使用过的铁磁体第一次通以电流，当  $H$  (或  $I$ ) 从 0 逐渐增大时， $B$  (或  $\Phi$ ) 就从 0 起沿着  $oa$  线上升，开始  $B$  增加缓慢，不久速度加快 (曲线变陡)，到接近某一极限值时曲线又逐渐变得平缓。当  $B$  达到  $B_m$ ， $H$  虽继续增大但  $B$  却基本上不再增加，这现象叫做磁饱和。从饱和点起减小  $H$ ， $B$  也随着减小，但不是沿着老路  $ao$  而沿着另一条路  $ab$  下降，当  $H$  等于 0 时， $B$  并不等于 0 而保持在  $+B_r$ 。铁磁体被磁化以后，其磁性并不随着  $H$  的消失而消失，这现象叫做剩磁，剩磁感应强度用  $B_r$  表示。如加以反向电流使  $H$  成为负值，则  $B$  继续沿着  $bc$  曲线下降，到  $C$  点时， $B$  等于 0。所以要使磁性完全消失，必须加以一个负的磁场强度  $-H_c$ ， $H_c$  叫做矫顽力。如  $H$  沿着负方向继续增大，最后达到另一个饱和点  $d$ ，此时  $B = -B_m$ 。

从  $d$  点起逐渐增大电流， $B$  并不沿着原来的曲线  $dcb$  变化，而是沿着另一条曲线  $defa$  变化，当  $H = 0$ ，也出现剩磁  $-B_r$ ，而  $B$  等于 0 时，矫顽力为  $+H_c$ 。以后如果  $H$  在两个饱和点  $\pm H_m$  之间继续变化， $B$  就沿着闭合曲线  $abcdefa$  变化。不难看出，无论电流是加大还是缩小， $B$  的变化总是落后于 (滞后) 电流的变化，所以这种曲线叫做磁滞曲线或磁

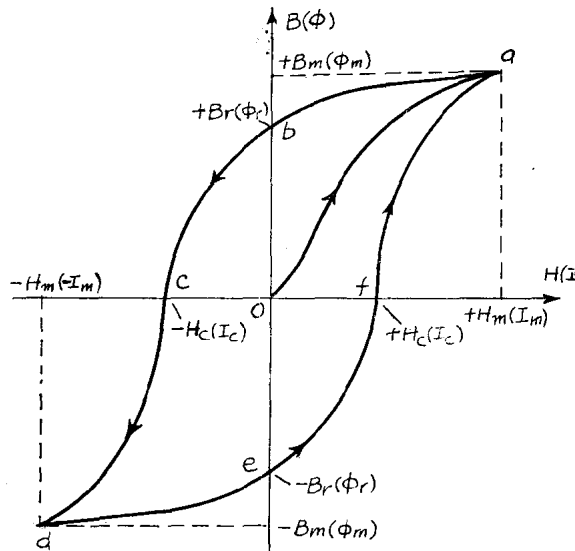


图 101.2. 铁磁物质的磁滞回线