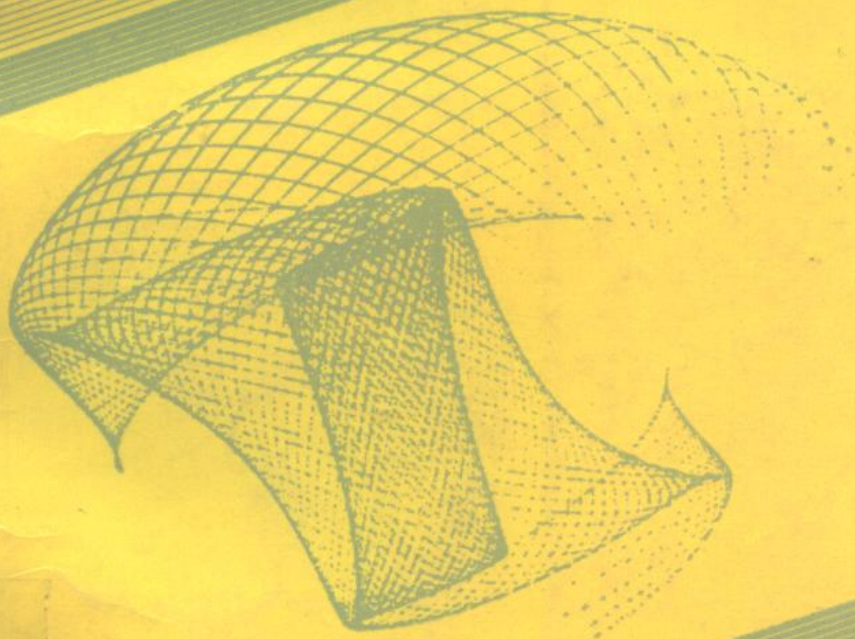


单片微型计算机 习题与解答



● 徐惠民 王 敏 编
● 北京邮电学院出版社

1-44
/1

单片微型计算机 习题与解答

徐惠民 王敏 编

北京邮电学院出版社

(京)新登字162号

单片微型计算机习题与解答

编 者 徐惠民 王 敏

责任编辑 郑 捷

*

北京邮电学院出版社出版

新华书店北京发行所发行 各地新华书店经售

北京通县向阳印刷厂印刷

*

850×1168毫米 1/32 印张 4.5 字数 115千字

1992年5月第一版 1992年5月第一次印刷

印数: 1-6000 册

ISBN 7-5635-0077-4/TN.23 定价: 2.80元

前 言

随着单片微型计算机在各个领域中得到越来越广泛的应用,需要掌握和学习单片机的读者也越来越多。自从《单片微型计算机原理·接口·应用》出版以来,已有一些高等院校用它作为《微型计算机原理》的教材,也有一些读者来信希望出版一本有关的习题集和解答。对于读者的支持和关心我们谨表示深切的谢意。

这本习题集是围绕 MCS-51 系列单片机编写的。MCS-51 单片机是一种 8 位机,它和其它由 8 位微处理器(如 Z80)构成的微型计算机有不少相似之处。因此,以前出版的 8 位微型机习题集也有不少可供参考。但单片微型机终究有不少自己的特点。这本习题集就是针对单片机在硬件结构和软件编程上的特点来编写的:例如在存贮器的配置上 RAM 和 ROM 分开使用的特点;在控制方式上大量使用特殊功能寄存器的特点;在间接寻址时,如何灵活使用各组工作寄存器的特点以及并行接口、串行接口中的一些特点等都给予了足够的重视。从一个侧面为广大读者更好地学习和掌握单片机的原理和应用提供了一些经验和教训。

这本习题集中也包含了不少可供实用的应用程序,但它和已出版的一些《子程序集》是不同的,它的编写着重考虑教学的需要,按照单片机教学的特点来安排的。内容上考虑到由浅入深,题目的类型多样化,同类题目尽量少重复,力求每道题都有一定的特点,解决教学中的一个问题。当然,这仅是我们的初衷,是否完全做到了则要由广大读者来评判。我们期待着同行专家和广大读者的批评指正。

许多题目的答案不是唯一的,特别是编程的题目,更是可以有

许多不同的答案。一般我们只给出了一种参考答案,读者可以不受此约束而写出自己的答案,并通过上机调试来验证其结果是否正确。我们愿意和大家一起交流学习的心得体会。

作 者

1991年10月于北京

目 录

第一部分	MCS-51单片机的结构和原理.....	(1)
第二部分	MCS-51单片机指令系统	(20)
第三部分	MCS-51汇编语言程序设计	(35)
第四部分	MCS-51单片机的并行接口	(71)
第五部分	单片机与D/A及A/D的接口 ...	(100)
第六部分	MCS-51单片机的串行接口.....	(118)

第一部分 MCS-51单片机的结构和原理

1-1 MCS-51单片机由哪几部分组成?

解: MCS-51单片机是个完整的单片微型计算机。具体包括CPU、存储器 and 接口部分。存储器的配置和芯片的型号有关,有三种情况,即片内无ROM,片内有掩模型ROM以及片内有EPROM。而随机存储器RAM则每一种芯片都有。接口部分包括4个8位I/O口,两个16位定时/计数器和一个主要用于异步通信的串行接口。此外,它们还都内含时钟产生电路。

1-2 8051单片机有多少个特殊功能寄存器?它们可以分为几组?各完成什么主要功能?

解: 8051单片机内部有21个特殊功能寄存器,它们可以分成6组:用于CPU控制和运算的有6个,即ACC, B, PSW, SP和DPTR(16位寄存器,算2个8位寄存器);有4个用作并行接口,即P0, P1, P2和P3;有2个用于中断控制,即IE和IP;有6个用于定时/计数器,它们是TMOD, TCON及两个16位寄存器T0和T1;还有3个寄存器用于串行口,即SCON, SBUF和PCON。当然其中有些寄存器的功能不只一种,也可以有另外的分组方法。如电源控制寄存器PCON除了用于串行口通信外,还可用于供电方式的控制。

1-3 决定程序执行顺序的寄存器是哪个?它是几位寄存器?它是不是特殊功能寄存器?

解: 决定程序执行顺序的寄存器是程序计数器PC。它是一个16位寄存器,但它不属于特殊功能寄存器。

1-4 DPTR是什么寄存器?它的作用是什么?它是由哪几个寄存器组成?

解：DPTR是数据存储器指针。因为在MCS-51系列单片机中，指令存储器和数据存储器是完全分开的，因此，当向数据存储器读写数据时，就需要有一个寄存器来存放数据存储器的地址，这个寄存器就是数据指针DPTR。它是一个16位寄存器，由DPH和DPL两个寄存器组成。可以通过指令直接把16位地址送给DPTR，也可以把高8位地址送给DPH，把低8位地址送到DPL。

1-5 MCS-51引脚中有多少 I/O线？它们和单片机对外的地址总线 and 数据总线有什么关系？地址总线 and 数据总线各是几位？

解：MCS-51芯片的引脚中有32条I/O线，因为有4个8位并行口，共32条。51系列单片机没有独立的数据总线和地址总线，而是和一部分I/O线复用。具体来说，P0口的8条线分时用作地址总线低8位和8位数据总线，而P2口8条线用作地址总线高8位。所以是16位地址总线和8位数据总线。

1-6 什么叫堆栈？堆栈指示器 SP 的作用是什么？8051单片机堆栈的容量不能超过多少字节？

解：堆栈是数据存储器的一部分，这一部分数据的存取是按照先入后出、后入先出的原则进行的。堆栈指针SP在启用堆栈之前是用来决定堆栈的位置。如在8051芯片复位后，SP的值为07H，则决定了堆栈从08H开始设置。修改SP的值可以使堆栈设置在内部RAM的其它部分。在堆栈启用之后，SP指向堆栈的顶部，即由SP来决定数据读出和存入堆栈的地址。8051单片机内部用作数据区的RAM的容量为128个字节，前8个字节要用来作为工作寄存器R0—R7。堆栈可以从08H开始设置直到7FH，共120个字节。但这只是最大可能的容量。一般情况下，内部RAM还要分出一部分用作一般的数据区，或者还要用其中的位寻址区来用于位操作，等等。所以，8051的堆栈区是比较小的，使用时要注意到这个限制。

1-7 8051单片机的内部数据存储器可以分为几个不同区域？各有什么特点？

解：8051单片机的内部数据存贮器的容量为256个字节(地址为00H—FFH)。它可以分为两大部分,各占128个字节。前128个字节为读写数据区,地址为00H—7FH。后128个字节为特殊功能寄存器区,21个特殊功能寄存器分散地分布在这个区域,各有自己特定的地址。而这个区域中,没有被特殊功能寄存器占用的单元也不能当作一般的RAM单元使用。

00H—7FH的RAM单元,都可按它们的直接地址来读写数据。而其中的前32个单元,即00H—1FH单元又称为工作寄存器区,安排了4组工作寄存器,每组8个,都用R0—R7表示,并通过PSW寄存器中RS1和RS0来选组。通过工作寄存器R0—R7来对这部分数据单元读写数据不仅速度快而且指令字节数也少。另一个区域为位寻址区,占用20H—2FH共16个单元,这16个单元的每一位都可以独立进行操作,共有128个可单独操作的位。而30H—7FH这80个单元则只能按它们的直接地址来操作。

1-8 MCS-51 单片机的寻址范围是多少? 8051 单片机可以配置的存贮器最大容量是多少? 而用户可以使用的最大容量又是多少?

解：MCS-51单片机的指令存贮器寻址范围为64kB,数据存贮器也有64kB寻址范围,地址都是从0000—FFFFH,总共有 2×64 kB的寻址范围。8051可以配置的外部存贮器就是 2×64 kB容量。但8051片内还配有存贮器,包括4kB容量的只读存贮器和256个字节的数据存贮器,总共容量为132.25kB。但用户可以使用的容量只有 2×64 kB再加上256个字节的数据存贮器。

1-9 8051 单片机对外有几条专用控制线? 其功能是什么?

解：一般的说法是8051单片机有4条专用控制线。它们是复位信号线RST,高电位有效,当有复位信号从此线输入时,使单片机复位。访问外部存贮器控制信号EA,低电平有效,当此控制线为低电平时,单片机全部使用外部指令存贮器,而当此控制线为高电

平时,先使用片内的4kB指令存贮器(0000H—0FFFH),在4kB范围之外,才使用外部指令存贮器(地址为1000H—FFFFH)。另有两条输出控制线:外部程序存贮器的读选通信号 $\overline{\text{PSEN}}$ 和外部地址锁存器允许信号ALE。前者是低电平有效,在读外部程序存贮器时使用。后者是高电平有效,在锁存P0口输出的低8位地址时使用。

1-10 什么叫指令周期? 什么叫机器周期? MCS-51 的一个机器周期包括多少时钟周期?

解: 完成一条指令的执行所需的时间叫做指令周期。对不同的指令,指令周期的长短是不一定相同的。机器周期则是指计算机完成某种基本操作所需的时间,一个指令周期由一个或几个机器周期组成,一个机器周期则包括若干个时钟周期。MCS-51 单片机的一个机器周期包括12个时钟周期。但对有些微处理器来说,不同的机器周期所包含的时钟周期可能是不相同的。

1-11 为什么要了解 CPU 的时序?

解: 了解CPU时序就是了解在执行不同类型指令时CPU发出的控制信号有什么不同。了解CPU的时序至少有两个目的,其一是掌握不同的指令或操作使用不同的控制信号后,便于CPU对外部设备的连接而不致于发生错误。其二是知道不同指令需要不同的机器周期后,可以选用功能相同而机器周期较少的指令,以减少程序的执行时间。当然,也可以有一些其它的作用。

1-12 在读外部程序存贮器时, P0口上一个指令周期中出现的数据序列是什么? 在读外部数据存贮器时, P0 口上出现的数据序列又是什么?

解: 读外部程序存贮器(ROM)时,有两种情况:一种是单纯地取指令,这时P0口上先送出指令所在地址低8位,然后从ROM中取回指令码。按照指令字节数的不同,这个数据序列可能重复若干次。另一种情况,则是执行从外部ROM中读取固有数据的指令,

这时,P0口上先送出指令地址低8位,再从ROM中取回指令码,然后开始执行指令,接着从P0口上送出ROM数据单元地址低8位,再读回ROM中的数据。而在读外部数据存储器(RAM)时,P0口上先送出指令地址低8位,然后读回指令码,再送出数据存储器单元地址低8位,再读回数据单元的内容。

1-13 为什么外扩存储器时,P0口要外接地址锁存器,而P2口却不接?

解:这是因为在读写外部存储器时,P0口上先送出的低8位地址只维持很短的时间,然后P0口就要当作数据总线用。为了使对外在整个读写外部存储器期间,都存在有效的低8位地址信号,P0口就要外接一个地址锁存器,再从这个锁存器对外送出低8位地址。而P2口只用作高8位地址线,并在整个读写期间不变,所以不必外接地址锁存器。

1-14 在使用外部程序存储器时,MCS-51单片机还有多少条I/O线可用?在使用外部数据存储器时,还有多少条I/O线可用?

解:使用外部程序存储器时,原则上说,P0口和P2口要用作数据总线和地址总线,所以只有P1口和P3口可用作I/O口,共16条I/O线。在使用外部数据存储器时,除了占用P0口和P2口之外,还需用 $\overline{WR}$ 和 $\overline{RD}$ 控制线,而这两条线就是P3口中的两条:P3.6和P3.7,所以这时只有14条I/O线可以用了。当然,取决于所配置的外部程序存储器或数据存储器的容量,P2口的8条线并不一定全部占用,有时还有几条没有用,但即使如此,这几条线也不能再用作I/O线,而只能留作系统扩展时再用。

1-15 程序存储器和数据存储器的扩展有何相同点及不同点?试将8031芯片外接一片2716EPROM和一片2128RAM组成一个扩展后的系统,画出扩展后的连接图。

解:两者的相同点是,都借用P0口和P2口作为数据总线和地

址总线,也就是说,地址线和数据线的连接方法是相同的,地址范围都是在0000H—FFFFH之间。两者的不同点是,所用的读写选通信号不同,扩展程序存储器时用控制线 $\overline{\text{PSEN}}$,而扩展数据存储器时使用读写控制线 $\overline{\text{RD}}$ 和 $\overline{\text{WR}}$ 。当然,每块芯片具体需要几条地址线,是由芯片的容量来决定的,容量大的芯片需要借用P2的I/O线的数量多。而数据线则都是8条。

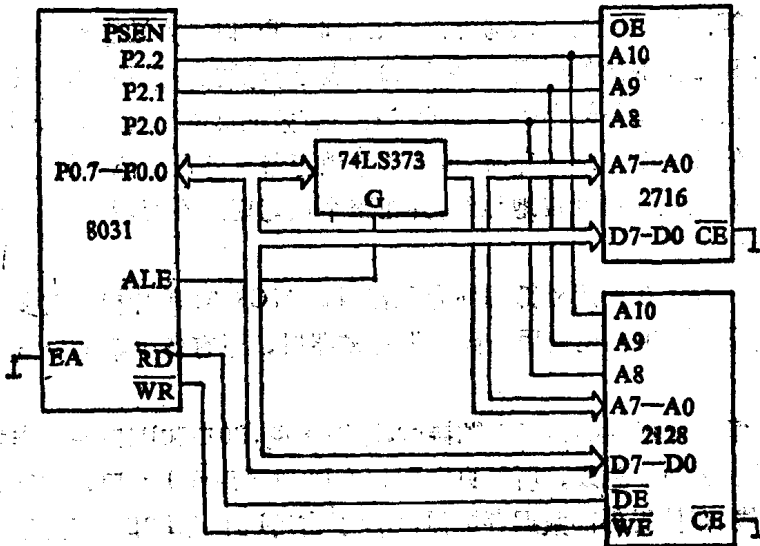


图1-1

2716是 $2k \times 8$ 的EPROM,2128是 $2k \times 8$ 的RAM,两者都只需11条地址线。由于题目中没有规定地址范围,故可按最简单的方式来连接,即只用 $\overline{\text{PSEN}}$ 来控制EPROM的读出,用 $\overline{\text{RD}}$ 和 $\overline{\text{WR}}$ 控制RAM的读写,两块芯片的片选端都固定接地,连接图如图1-1所示。这种连接方式可以省去地址译码器,但它有一个缺点,那就是系统的扩充能力很差,因此,在实用时还是考虑使用译码器为好。

1-16 8051 芯片需要外扩4kB程序存储器,要求地址范围为

1000H—1FFFH, 以便和内部4kB 程序存储器地址相衔接。所用芯片除了地址线 and 数据线外, 还有一个片选控制端 $\overline{CS}$ 。画出扩展系统的连接图。

解: 由于题目中没有规定芯片的容量, 为简单起见, 设所用芯片容量即为4kB的EPROM。芯片本身所需地址线为12条, 除了P0口8条之外, 还占用P2.0、P2.1、P2.2和P2.3。P2口的高4位经过或门产生片选信号, 连接图如图1-2所示, 此时高4位只有为0001时才选中此芯片。

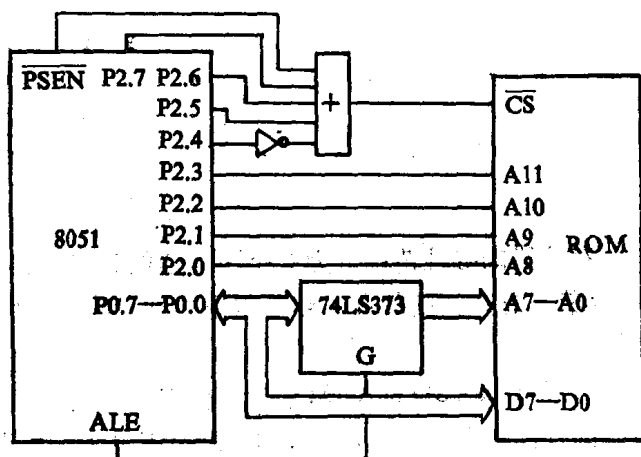


图1-2

1-17 在题1-15的连接图中, 若因某种原因, 将P2.2、P2.1、P2.0分别误接为P2.5、P2.4和P2.3, 问这时图中所接的存储器的寻址范围是如何分布的?

解: 误接后, 相当于存储器的地址线A10、A9、A8分别与P2.5、P2.4和P2.3相连。由此可求出地址区:

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7—P0.0	地址区
x	x	0	0	0	x	x	x	0...0 1...1	0000—00FFH
x	x	0	0	1	x	x	x	0...0 1...1	0800—08FFH
x	x	0	1	0	x	x	x	0...0 1...1	1000—10FFH
x	x	0	1	1	x	x	x	0...0 1...1	1800—18FFH
x	x	1	0	0	x	x	x	0...0 1...1	2000—20FFH
x	x	1	0	1	x	x	x	0...0 1...1	2800—28FFH
x	x	1	1	0	x	x	x	0...0 1...1	3000—30FFH
x	x	1	1	1	x	x	x	0...0 1...1	3800—38FFH

所以存储器的寻址范围分为 8 个不连续的区域，每块地址区有 256 个字节。这在实际使用时当然很不方便，所以要注意地址线不要接错。

1-18 现有 $1k \times 8$ 位的 RAM 芯片可供选用。若用线选法组成 8031 系统的外部数据存储器，有效的寻址范围最大是多少 kB？若用 3—8 译码器来产生片选信号，则有效的寻址范围最大又是多少？若要将寻址范围扩展到 64kB，应选用什么样的译码器来产生片选信号？

解： $1k \times 8$ 位的 RAM 芯片有 10 条地址线。8031 的地址线为 16 条，所以还有 6 条地址线可用来作片选信号。当采用线选法时，每条高位地址线只能选中一片芯片，所以有效地址范围最大可为 4kB。

当用 3—8 译码器来产生片选信号时，一片 3—8 译码器可以产

生 8 个片选信号,有效寻址范围可扩大为 8kB。若使用多片 3—8 译码器,则寻址范围还可以扩大。

若要将寻址范围扩展到 64kB,必须将高 6 位线进行全译码以产生 64 个片选信号。由于现在尚无现成的 6—64 译码器可用,故可选用多个 3—8 译码器,通过两级译码来产生 64 个片选信号,共需 9 个 3—8 译码器。或者用 1 个 2—4 译码器和 4 个 4—16 译码器通过两级译码,也可以得到所需的 64 个片选信号。

1-19 什么是地址重迭区,它对存储器扩展有何影响?若有 $1k \times 8$ 位 RAM 并采用 74LS138 译码器来产生片选信号,图 1-3 中的两种接法的寻址范围各是多少 kB?地址重迭区有何差别?图中 G_1 、 G_{2A} 和 G_{2B} 为译码器的使能端。

解: 所谓地址重迭,其表现就是若干个地址都可选中同一存储器芯片的同一单元,即一个单元有多个地址。地址重迭区即是指有哪些地址区可以选中同一芯片的存储单元。由于地址重迭区的存在,影响了地址区的有效使用,限制了存储器的扩展。

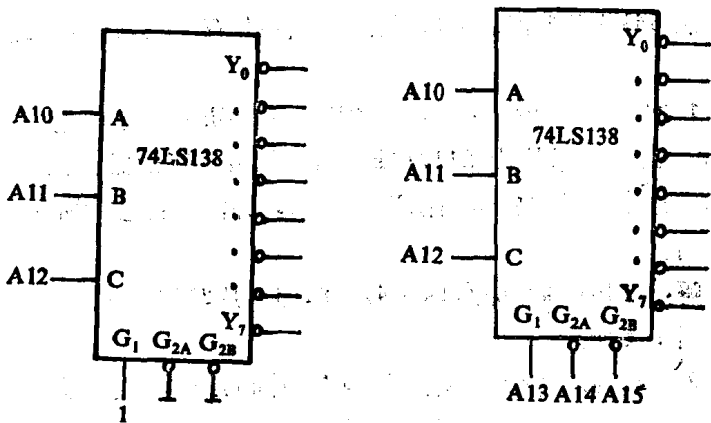


图1-3

图1-3中的两种接法,都能产生 8 个片选信号,选用 1kB RAM

时,寻址范围都是8kB。

但左图有地址重迭区。高3位地址A13、A14和A15不论为何值,只要低13位地址相同,都能选中同一芯片的同一单元。故共有8个地址区。对于Y₀输出选中的芯片为地址:0000H—03FFH,2000H—23FFH, 4000H—43FFH, 6000H—63FFH, 8000H—83FFH,A000H—A3FFH, C000H—C3FFH, E000H—E3FFH。类似地,也可以得到所接其它RAM芯片的地址重迭区。

而右图的接法没有地址重迭区。8片RAM所占用的地址为2000H—3FFFH;其它的地址都选不中这些RAM的存储单元。

1-20 从系统扩展的角度来看,图1-3中的两种接法有什么差别?

解:图1-3左图可以接8片1kB RAM,而每片RAM又有8kB地址重迭区,所以64kB地址区全部用完。这个系统只能接8片1kB RAM,不能再扩展。

而图1-3右图中由于不存在地址重迭区,如果再增加译码器和控制门,就可以获得更多的片选信号。只要连接得当,系统最大可以扩展64kB存储器。所以地址重迭区的存在将限制存储器的扩展。

1-21 某单片机系统需要配置一个4k×8位的静态外部RAM。试问:用几片2114(1k×4位)组成该存储器?用线选法如何构成这个存储器?试画出连接简图,并注明各芯片所占用的存储空间。

解:需用 $(4k \times 8)/(1k \times 4) = 8$,即8片2114来组成。系统连接图如图1-4所示。

8片2114芯片分为四组,每组有相同的线选信号,即有相同的地址,存储空间分布可决定如下:

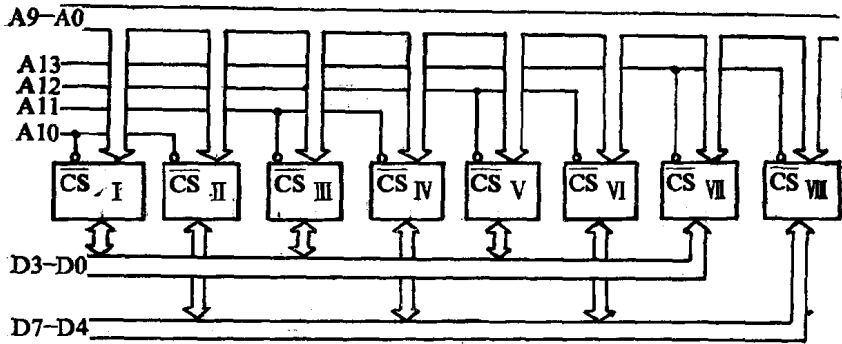


图1-4

	A15	A14	A13	A12	A11	A10	A9—A0	地址区
I、II片	×	×	1	1	1	0	0...0 1...1	3800H—3BFFH
III、IV片	×	×	1	1	0	1	0...0 1...1	3400H—37FFH
V、VI片	×	×	1	0	1	1	0...0 1...1	2C00H—2FFFH
VII、VIII片	×	×	0	1	1	1	0...0 1...1	1C00H—1FFFH

由于A15, A14两条地址线没有使用,所以在如图的连接方式下,每组存储器都有 4kB 地址重迭区。但如果把 A15和A14 也用作线选信号,则这个系统还可以再扩充2kB 容量的存储器(设仍使用2114芯片)。

1-22 某系统的存储器配置如图1-5所示。所用芯片为1k×8 位静态 RAM,试确定每块芯片的地址范围。图中C 为译码器高位输入,A 为低位输入。Y₀对应于输入组合000,Y₇对应于输入组合111。每片 RAM 地址重迭区有多大?