

微处理器接口技术

〔美〕 A.莱 西 R.扎克斯 著
黎心源 张珍霖 译

国防工业出版社

内 容 简 介

本书系根据美国 SYBEX 公司 1978 年出版的《Microprocessor Interfacing Techniques》(增订本)一书翻译而成。这是目前完整介绍微处理器接口技术的第一本书。

全书共分九章。前三章介绍几种典型的微处理器 (Intel 8080、M6800、Z-80、Intel 8085) 及其系统, 以及最常用的串、并行输入/输出。第四章是全书的重点, 详细介绍了微处理器同键盘、电传打字机、纸带读出机、卡片读出器、盒式磁带机、软磁盘和字符显示器等的接口技术。第五章介绍模拟/数字和数字/模拟转换器。第六章介绍总线标准。第七章介绍多路转换器。第八章介绍测试技术。第九章介绍发展趋势。书中列举了大量的图表和实例。

本书可供微处理器和微计算机的广大用户与业余爱好者阅读, 也可供从事计算机科研、设计、生产和维护的工作人员以及中专以上学校的师生参考。

MICROPROCESSOR INTERFACING TECHNIQUES

SECOND EDITION

AUSTIN LESEA RODNAY ZAKS

SYBEX 1978

*

微处理器接口技术

〔美〕 A. 莱 西 著
R. 扎克斯

黎心源 张珍霖 译

*

国防工业出版社 出版

新华书店北京发行所发行 各地新华书店经售

国防工业出版社印刷厂印装

*

850×1168¹/₃₂ 印张 11⁵/₈ 298 千字

1983年5月第一版 1983年5月第一次印刷 印数: 00,001—14,000册

统一书号: 15034·2484 定价: 1.45元

译 序

随着微处理器与微计算机应用的日益普及,人们对微处理器接口技术的需求也越来越迫切。鉴于目前国内尚无一本系统而完整地介绍微处理器接口技术的书籍,我们将此书译出,以供参考。

本书以 Intel 8080、M6800、Z-80、Intel 8085 等几种较为流行的微处理器为主,介绍了它们同各种外围设备的接口技术。全书共分九章。前三章扼要介绍了几种典型微处理器,分析了微计算机的输入/输出。这就为不太熟悉微处理器的读者逐步掌握接口技术打下了基础。第四章是全书的重点。1978 年的《增订版》主要就是基于 77 年的初版,在这一章内增加了几万字的内容。在第四章中,详细地介绍了微处理器同键盘、电传打字机、纸带读出机、卡片读出器、盒式磁带机、软磁盘和字符显示器等的接口技术。对于模拟/数字和数字/模拟转换器、多路转换器这类比较重要的部件,本书专设了第五章和第七章。第六章和第八章分别介绍了常用的总线标准和逻辑电路的测试。第九章介绍发展趋势。书中列举了大量的图表和实例,可供广大用户参考。

在翻译过程中,对原书中的一些明显印刷错误作了更正。考虑到印刷效果,删除了一些无关紧要的实物摄影图。为了使层次更加分明,译文加标了节号,改编了图号和表号。

本书前四章由黎心源翻译,后五章由张珍霖翻译。由于水平所限,译文难免会有不准确之处,恳请读者批评指正。

目 录

第一章 绪论	1
1.1 目的	1
1.2 从技巧到技术	1
1.3 硬件/软件的调整	2
1.4 标准微处理器系统	2
1.5 微处理器的控制信号	5
第二章 中央处理器的装配	10
2.1 引言	10
2.2 系统结构	12
2.3 8080系统	18
2.4 6800系统	26
2.5 Z-80	32
2.6 8085	35
2.7 本章小结	37
第三章 基本的输入/输出	39
3.1 引言	39
3.2 输入/输出设备的存储器布局与输入/输出布局的比较	39
3.3 并行输入/输出	42
3.4 串行输入/输出	50
3.5 三种输入/输出控制方法	56
3.6 本章小结	77
3.7 几种有用的电路	77
第四章 外围接口	81
4.1 引言	81
4.2 键盘	81
4.3 发光二极管显示	94
4.4 电传打字机	100
4.5 纸带读出机	107
4.6 步进马达	109

4.7	磁条信用卡的卡片读出器	112
4.8	KIM 盒式磁带机接口	115
4.9	堪萨斯市标准	118
4.10	单片数字盒式磁带控制器	124
4.11	字符显示器接口	125
4.12	智能 CRT	138
4.13	软磁盘接口的工作原理	144
4.14	SHUGART SA4400控制器	170
4.15	WD1771 型软磁盘控制器片	172
4.16	WD1781 型软磁盘控制器片	177
4.17	NEC 软磁盘控制器	185
4.18	MOTOROLA 6843 FDC	185
4.19	ROCKWELL 软磁盘控制器	191
4.20	音乐合成器	198
4.21	动态RAM的刷新	211
4.22	动态存贮器	218
4.23	本章小结	228
第五章 模拟/数字和数字/模拟转换器		229
5.1	引言	229
5.2	D/A转换器的概念	229
5.3	一个实际的D/A转换器	231
5.4	实际产品	233
5.5	A/D转换器	233
5.6	逐次逼近式A/D转换过程	235
5.7	积分式A/D转换过程	237
5.8	直接比较式转换法	238
5.9	典型器件	240
5.10	A/D转换器小结	240
5.11	模拟/数字数据采集系统的结构	240
5.12	A/D 转换器接口的实例	243
5.13	多通道传输	246
5.14	提高分辨率的技术	249
5.15	本章小结	250

第六章 总线的标准和技术	251
6.1 引言	251
6.2 并行总线	252
6.3 S 100 总线	253
6.4 6800 系统总线	260
6.5 IEEE-488-1975	261
6.6 CAMAC	268
6.7 串行标准	270
6.8 异步通信	275
6.9 同步通信	280
6.10 差错的检出和校正	281
6.11 情况研究: 用于 S100总线的廉价模拟板	283
6.12 电源	290
6.13 本章小结	294
第七章 多路转换器——实例研究	295
7.1 引言	295
7.2 规格	296
7.3 结构	296
7.4 软件	297
7.5 CPU 和 PROM 模块	301
7.6 RAM 模块	302
7.7 USART 板	306
7.8 主接口板	309
7.9 本章小结	312
第八章 测试	314
8.1 引言	314
8.2 造成错误的因素	314
8.3 检修工具	319
8.4 设计上的错误	322
8.5 逻辑探针	323
8.6 动态故障	324
8.7 状态测量	325
8.8 电路内仿真	328

VIII

8.9	标号分析	328
8.10	标号分析仪	328
8.11	软件测试技术	329
8.12	算法图形生成	332
8.13	模拟和仿真	334
8.14	为一个抽象处理器排除故障	337
8.15	本章小结	342
8.16	注意事项	343
第九章	发展趋势	344
9.1	技术发展趋势	344
9.2	可编程序接口	345
9.3	成本	345
9.4	“塑料软件”	345
附录		347
附录一	数制转换表	347
附录二	RS232 C 的信号	347
附录三	IEEE-488 信号	348
附录四	缩写词英汉对照	348

第一章 绪 论

1.1 目 的

本书的目的是介绍微处理器与外界接口所需要的整套技术。由于有了新的大规模集成电路接口片（它的大多数接口技术是用硬件来实现的），因此接口技术就变得简单了。

1.2 从技巧到技术

微型计算机接口技术是设计复杂逻辑板的一种传统技巧，这些逻辑板用来管理数据传输以及处理器同外部设备联系所需要的同步信号。处理器本身通常需要一块或几块逻辑板。每个输入/输出接口通常也需要一块或几块逻辑板。今天这种多板装置多半已经过时了。现在大规模集成（LSI）技术已经能把整个 CPU（或几乎整个 CPU）集成在一块单片上。微处理器形成的新市场接着就要求制造厂提供必要的支援部件。装配一个完整系统所需要的大多数逻辑板，现在已经压缩到 LSI 片中去了。1976 年以来，设备同控制器之间的接口片也已有了。这些接口片在接口设计中所起的作用，就象微处理器在 CPU 设计中所起的作用一样。

整块或大半块接口板今天都已压缩成少数几片大规模集成电路了。如同微处理器那样，这样做的代价是整个结构都固定在片子内部而无法更动了。

现在只需要少量的 LSI 片，即可构成一个包括接口在内的完整的微型计算机系统。如果接口还是用一块或几块逻辑板，那么这样的设计就未免过时了。

微处理器接口片还不成熟，还是“不灵活”的片子。换句话

说，它们只能执行很少的命令。由于有处理功能的单元价格很低，因此可以预见，在不久的将来，多数微处理器接口片都将成为可编程序的。它们将成为“用处理器装备的”，并能按照编定的复杂程序确定顺序。这样的片子便成为“智能”接口。

尽管这第二步的目标还没有达到，然而本书所介绍的全部技术今后仍然是有价值的。软件和硬件所占的比重经常在调整。在每个特定系统的设计中，随着新部件的引入，软件和硬件之间的平衡就将起变化，从而又要进行新的调整。

1.3 硬件/软件的调整

本书将详细介绍解决所有公共接口问题的技术。如同计算机设计一样，这些技术多半可以用硬件（即部件）或者软件（即程序）来实现，也可以把两者结合起来实现。系统设计者经常要在硬件的高效率和软件的省部件这两者之间寻求合理的折衷。本书将提供这两方面的实例。

1.4 标准微处理器系统

本书所涉及的仅限于“标准微处理器”。所谓“标准微处理器”，在当前就是指8位微处理器，如Intel公司的8080、8085、Zilog公司的Z-80、Motorola公司的6800和Signetis公司的2650等等。由于管腿数受双列直插式管壳的限制，因此8位微处理机就成为标准的了。

原因很简单，管腿数限制到40条（或42条）是出于经济上的考虑。测试40条以上管腿数的部件所需要的工业测试仪，不是使用效果差，就是价格太贵。现有的标准测试仪只能测到40或42条腿。此外，当超过40条腿时，封装本身的价格也将迅速提高。

由于MOS大规模集成电路集成度的限制，还不可能把整个存贮器连同输入/输出电路直接集成到微处理器片上去。在标准系统中，通常把微处理器本身（缩写为MPU），或许连同时钟，

做在一块单片上。存贮器（只读存贮器 ROM 和随机存取存贮器 RAM）是外接的。由于存贮器片和输入/输出片是外接的，因此微处理器必须提供一个地址选择机构，也就是说，微处理器必须设有地址总线。地址总线的标准宽度是 16 位，可以对 64K 个地址进行寻址（此处 $1K=1024$ ， $2^{16}=64K$ ）。

8 位微处理器传输 8 位数据。它需要配备 8 位数据总线。这样就要用 8 条管腿。

电源至少需要两条管腿，而外接晶体或振荡器，则需要两条以上的管腿。最后，还必须提供 10~12 条控制线，以协调数据在系统中的传输（即控制总线）。所用的总管腿数是 40 条，没有多余的空腿。

由于管腿数的限制，16 位微处理器就不能同时提供 16 位地址总线和 16 位数据总线。其中的一条总线必须进行多路转换。这样就降低了操作速度，并且必然要增加外部的部件，以便对总线进行多路转换和信号分离。

可以预期，随着集成技术的进展，不久将会出现一种新的标准微处理器——单片 16 位微型计算机。单片微型计算机是把微处理器、时钟和存贮器（只读存贮器和随机存取存贮器）都集成在一块片子上。由于存贮器是直接集成在片子上的，因此，外地址总线就没有必要了。这样就可以有 16 条管腿留作它用。在这样一个系统中，至少有 24 条管腿可用于数据传输。这些管腿都是连接通用输入/输出线的。目前单片微型计算机的缺点是片上的存贮容量还受到限制，ROM 不超过 2048 个字，RAM 不超过 512 个字。如果外加存贮器，则需要复杂的多路转换和信号分离，这样做常常是不值得的。如果在不久的将来能使单片微型计算机具备大得多的存贮容量，那么可以预期，它将会成为下一个标准设计。

8 位微处理器作为一种强有力而又灵活的工具，目前的确不失为一种标准设计，这种说法也将会为人们所接受。图 1-1 为标

准微处理器系统的基本结构图。标有 MPU 的微处理器本身表示在图的左侧。直到 1976 年，大多数标准系统的时钟都是外接到 MPU 上的，图中时钟表示在最左侧。1976 年以后，时钟电路已经合并到微处理器片上，因而所有最新的产品都不需要外接时钟。但仍需要一个外接晶体或振荡器。晶体在图 1-1 中是接到时钟上的。

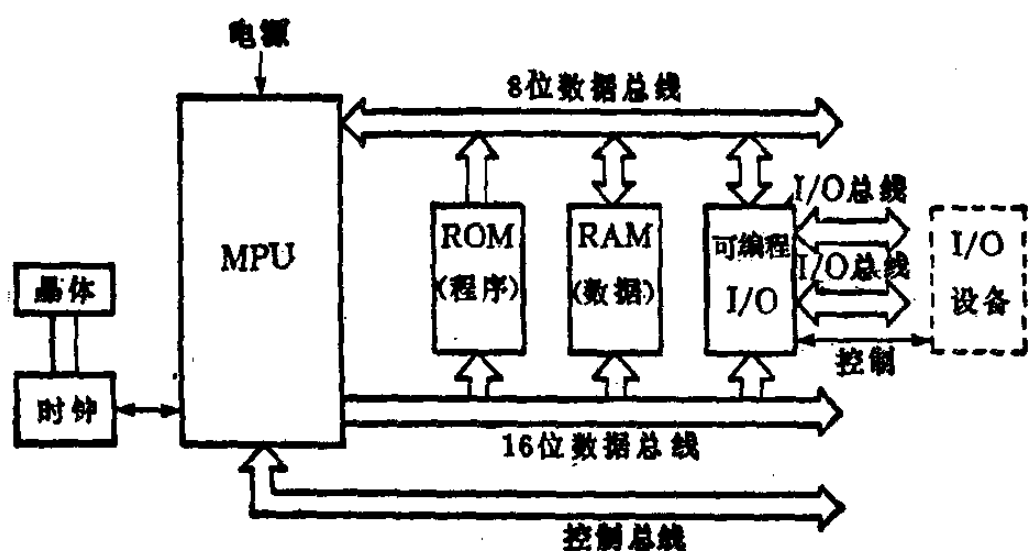


图1-1 标准微处理器系统

该微处理器设置了三根总线：

8 位双向数据总线（用三态逻辑来实现，以便使用直接存贮器存取控制器或 DMAC）。

16 位单向地址总线，在微处理器内部连接到地址指示器，特别是连接到程序计数器（PC）。地址总线也用三态逻辑来实现，以便使用直接存贮器存取控制器（DMAC）。

最后是 10~12 条线的控制总线，用来把各种同步信号送进和送出微处理器。控制总线不需要三态逻辑。

所有通用系统部件都直接连接到这三根总线上。图中示出了三个基本部件，这就是 ROM、RAM 和 PIO。ROM 是只读存贮器，用来存贮程序。RAM 是随机存取存贮器，它是一个存贮数据的读/写 MOS 存贮器。PIO 是可程序的输入/输出片，用来把数据总线多路转换到两个以上的输入/输出端口。关于这一点将在第三章详细研究。这些端口可以直接连接到输入/输出设备控

制器，必要时还可以通过接口电路进行连接。

基本系统同实际输入/输出设备之间的接口所需要的接口线路或接口片，都将连接到这些总线（即微处理器总线，或者输入/输出总线）上，I/O总线是由PIO或其它片子设置的。

严格地说，接口技术就是基本系统同各种输入/输出设备相连接所需要的技术。任何一个微处理器系统同输入/输出设备相连接所需要的基本接口技术本质上是相同的，这些将在第三、四、五章中详述。在微处理器本身这一级上，所需要的逻辑接口和电接口是简单的。所有的标准微处理器都有本质上相同的数据总线和地址总线。其主要差别在于控制总线。对于微处理器来说，能否使输入/输出接口片同它们兼容，这是由控制总线的特性决定的。作为基本接口特性的例子，表1-1给出了8080、6800和6502SC/MP的接口特性。

同输入/输出设备的接口，需要掌握两个基本技术：

（1）用微处理器片装配一个完整的CPU。这个课题安排在第二章中。

（2）微处理器与外界通信所使用的基本输入/输出技术。这个课题安排在第三章中。

1.5 微处理器的控制信号

如前所述，标准的MPU有三条总线：8位双向数据总线，16位单向地址总线，宽度随微处理器而异的控制总线。对所有的微处理器来说，数据总线基本上是相同的。它是8位双向总线，通常用三态逻辑来实现。与此相类似，地址总线普遍采用16位或者15位单向总线，用来选择MPU外部的设备。地址总线和数据总线的具体应用和互连将在下一章介绍。只有控制总线较为复杂，它用以传递微处理器的控制信号（或称“接口信号”）。

控制总线具有如下四种功能：

（1）存贮器的同步；

表1-1 信号的等效性

8080和8228		8085	Z-80	6800	6502
地址	A0-A15	AD0-AD7 + ALE A8-A15	A0-A15	A0-A15	AB0-AB15
数据	D0-D7	AD0-AD7 + - ALE	D0-D7	D0-D7	DB0-DB7
控制	HLDA	HLDA	BUSAK	BA和VMA	
	HOLD	HOLD	BUSRQ	HALT	RDY
	$\phi 2$	CLK	—	$\phi 2$ 展宽	$\phi 2$ 展宽
	INT	INTR	INT	IRQ	IRQ
	INTE	—	—	—	—
	WAIT	—	—	—	—
	READY	READY	WAIT	—	RDY
	RESET	RESET	RESET	RESET	RESET
	SYNC	—	M1	—	SYNC
	INTA	INTA	M1和IORQ	VMA和FFF8	—
	MEMR	RD和IO/M	RD和MEMRQ	R/W和 $\phi 2$	R/W和 $\phi 2$
	MEMW	WR和IO/M	WR和MEMRQ	同上	同上
	I/ORD	RD和IO/M-	RD和IORQ	同上	同上
	I/OWR	WR和IO/M-	WR和IORQ	同上	同上
	BUSEN	—	—	HALT	—
	SSTB	—	—	—	—
其它控制信号	—	RST5.5	—	—	—
	—	RST6.5	—	—	—
	—	RST7.5	—	—	—
	—	TRAP	NMI	NMI	NMI
	—	RESET	—	—	—
	—	OUT	—	—	—
	—	SID	—	—	—
	—	SOD	—	—	—
	—	ALE	—	—	—
	—	—	RFSH	—	—
	—	—	HALT	TSC	—
	—	—	—	DBE	—
	—	—	—	—	SO

- (2) 输入/输出的同步;
- (3) MPU 的调度——中断和直接存贮器存取 (DMA);
- (4) 其它诸如时钟、复位之类的功能。

存贮器和输入、输出的同步本质上是类似的, 采取的是一种对接方法。在“读”操作时, 用一个“就绪”状态或信号表示数据的有效性。然后数据传输到数据总线。在有些输入/输出设备中便产生一个“应答”信号, 以证实数据已被接收到。对“写”操作来说, 首先通过一个状态位或信号来证实外部设备已做好准备, 然后将数据置入数据总线。这时也可由设备产生一个“应答”信号, 以证实接收到了数据。

“应答”信号产生与否, 是同步方式与异步方式的典型标志。在同步方式中, 所有动作都在特定的期间内产生, 这样就不需要应答。在异步方式中, 则必须发出应答信号。在同步或异步通信方式之间进行选择, 是控制总线设计的基础。同步方式具有速度快和控制线数少的特点, 但却需要对外部设备的速度有明确的规定。异步方式需要应答信号和较多的逻辑电路, 但允许在同一系统中使用不同速度的部件。

作为例子, 将 8080 的控制信号示于图1-2。相应的总线定时

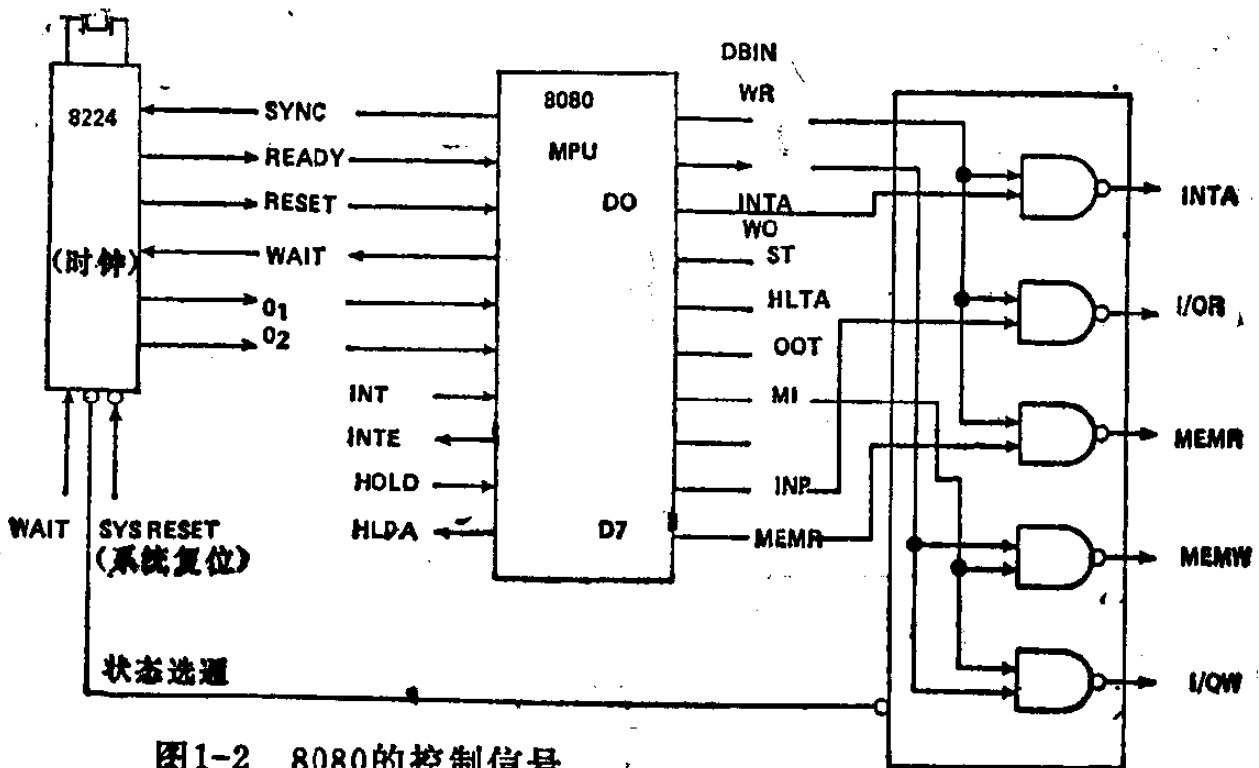


图1-2 8080的控制信号

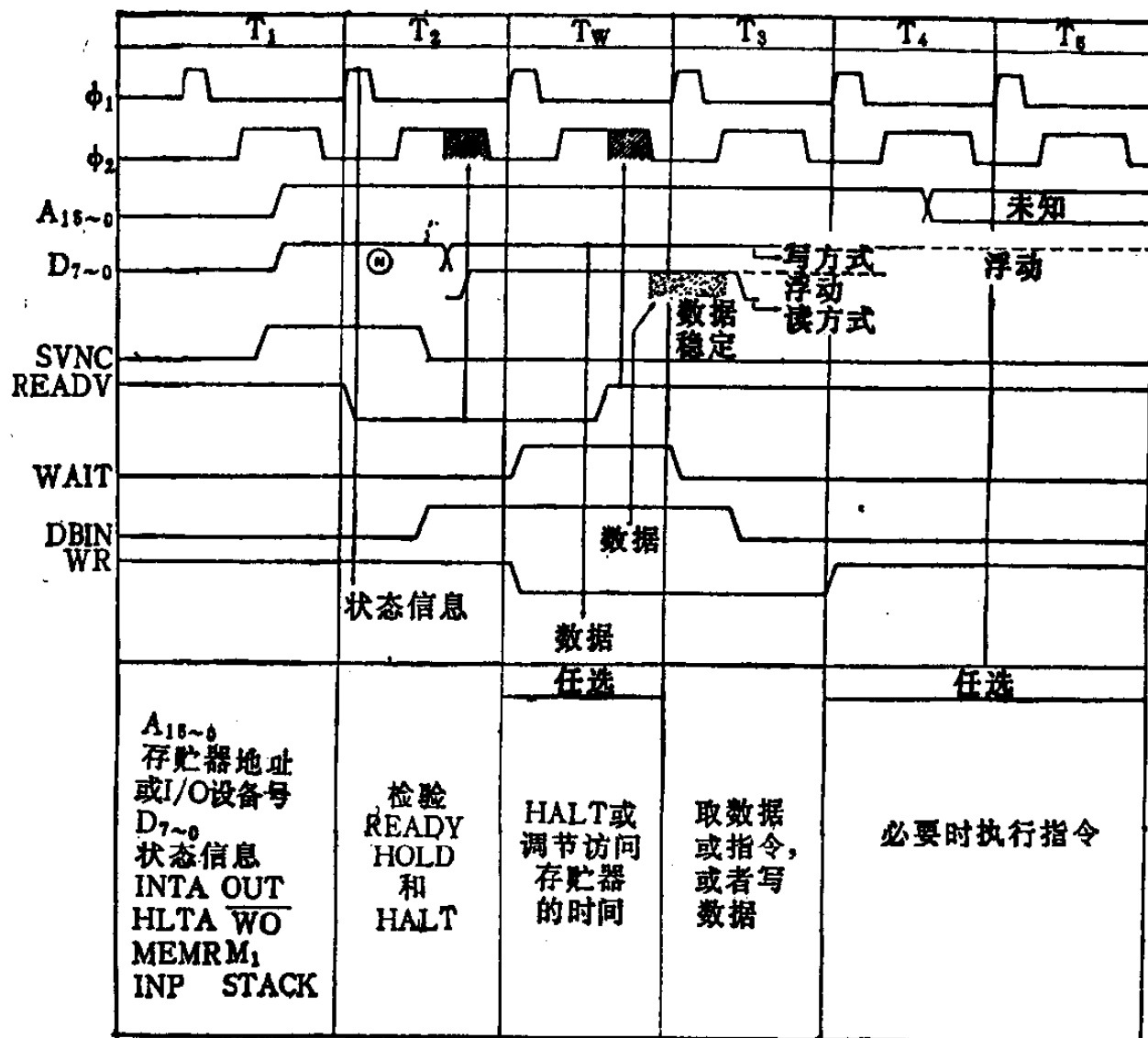
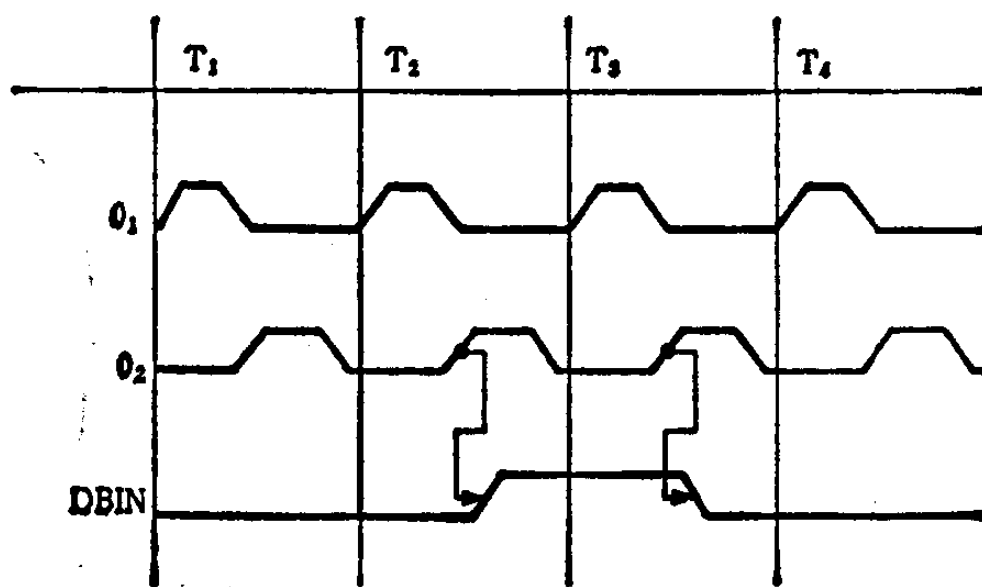


图1-3 基本的8080指令周期



DBIN由 ϕ_2 触发

图1-4 DBIN定时

如图 1-3 和图 1-4 所示。此外，6800 总线示于图 1-5 和图 1-6。这些总线将在第二章中说明。第六章叙述几种目前使用的标准总线。

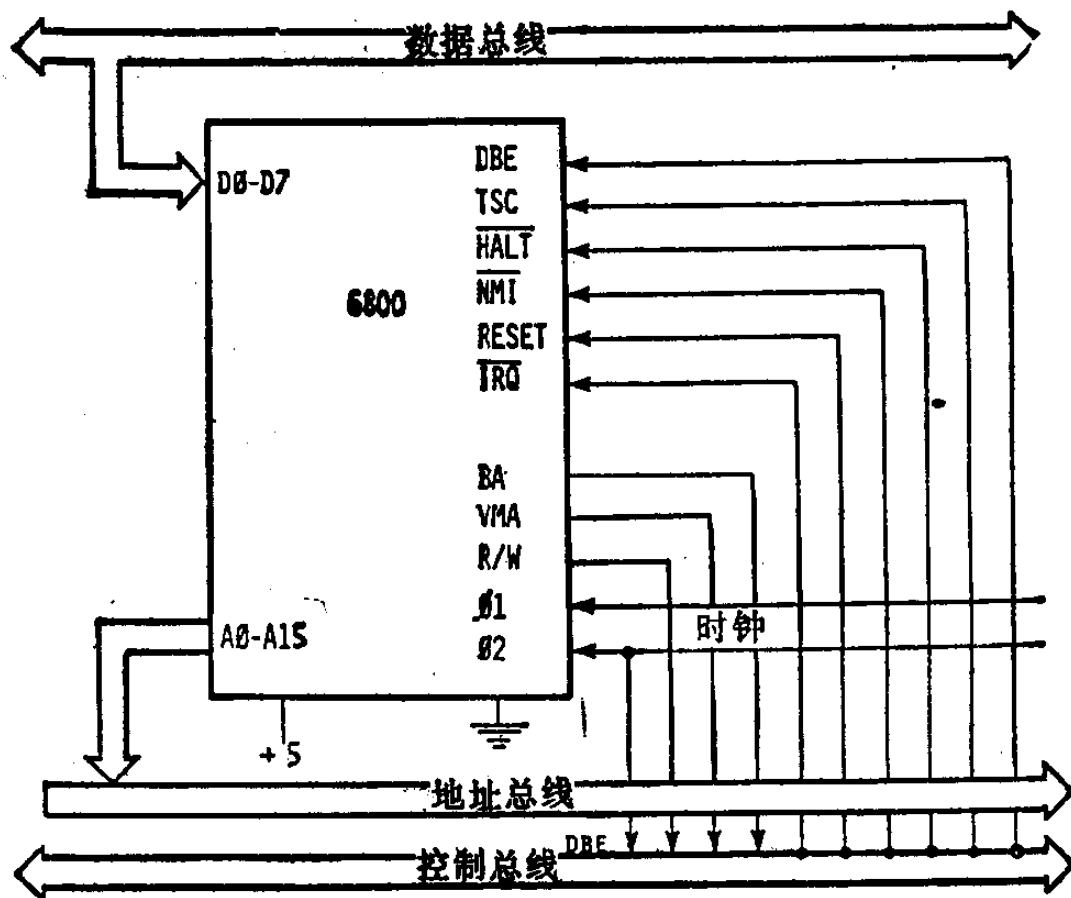


图1-5 6800的总线信号

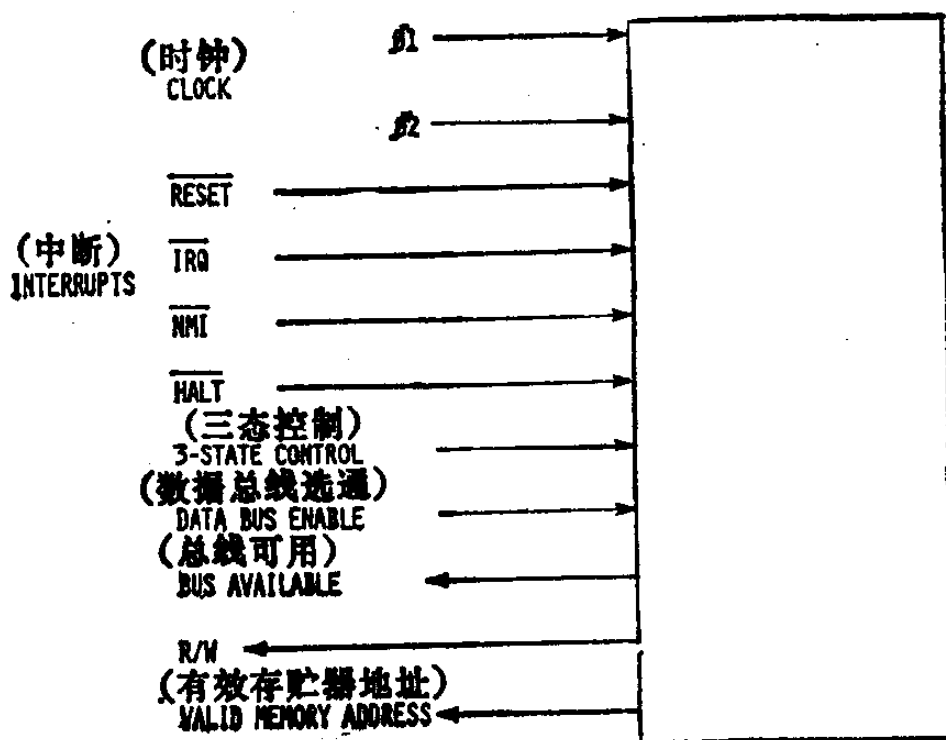


图1-6 6800总线控制详图

第二章 中央处理器的装配

2.1 引言

微处理器系统的核心是中央处理器 (CPU)。CPU 是由微处理器和其它必要的部件所构成的。存储器、缓冲器、译码器、时钟驱动器等都包括在典型的中央处理器中，其中的许多电路现在都和处理器集成在一块芯片上。实际上，自1976年以来，单片微型计算机已经成为现实。然而，即使出现了单片微型计算机，集成电路制造上的某些限制仍然存在。目前，限制大规模集成电路工艺的基本因素有三个：成品率限制了每块片子的晶体管数；封装限制了管壳的腿数；衬底材料使某些器件难以集成化。

起初只是在每块片子上做单管，随后又出现了差分对和简单逻辑门，现在的工艺水平已经达到在单片上集成 3 万个器件。器件的集成度与时间的曲线示于图2-1。工艺缺陷限制了每个芯片的最大尺寸，这个因素贯穿于整个生产过程。芯片尺寸越小，成品率就越高（这里成品率是指每一批产品中合格的产品数）。在大规模集成电路片的设计中，“实际的地皮”（片子的面积）成为影响最后产品价格的决定性因素。图 2-2 表明了成品率和芯片尺寸之间的协调关系。成品率还随生产经验的增加而提高，这就是所谓“学习曲线”，即由于成品率的提高，价格随产量的增加而降低。

大规模集成器件的封装是一个不大引人注目的因素。现在的测试设备还不能应付多于40条腿的封装，未来的测试系统可能会克服这个限制。但在目前，解决管腿不足的问题需要利用多路转换技术，即数据总线也可以用来传送地址或控制信息，这样就可以维持现有管腿数（例如8080、8085）。