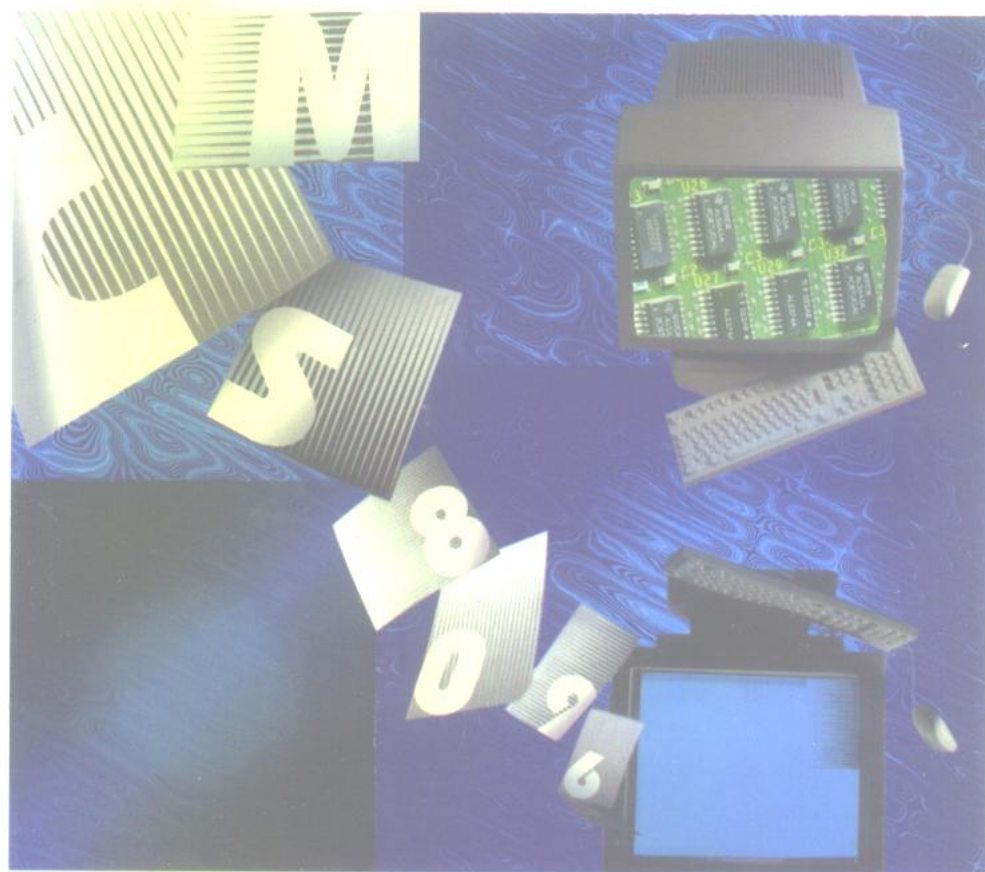


单片机原理 及接口技术

MCS8096系列

薛青 张华 胡蕾 杨广学 编著



哈尔滨工业大学出版社

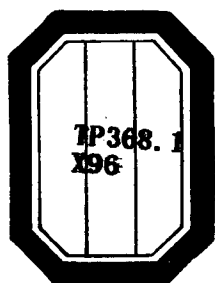
TP368.1
X96

434726

单片机原理及接口技术

——MCS 8096系列

薛青 张华 胡蕾 杨广学 编著



哈尔滨工业大学出版社

JS143/52

内 容 提 要

本书全面地介绍8098单片机的硬件结构、工作原理、指令系统、程序设计和定时器、高速输入(HSI)、高速输出(HSO)、A/D、D/A的使用方法及其应用,并对单片机的键盘、打印机、并行口、串行口、GAL门阵列、PC机接口设计及单片机抗干扰技术等作详细的介绍,同时简单地介绍Intel公司的80C196KB单片机。

本书可作为高等院校微机控制、单片机原理及应用等课程的教材,对于从事单片机应用、开发的工程技术人员也是一本有实用价值的参考书。

单片机原理及接口技术

Danpianji Yuanli ji Jiekou Jishu

薛青 张华 胡蕾 杨广学 编著

*

哈尔滨工业大学出版社出版发行

哈尔滨工业大学印刷厂印刷

*

开本 787×1092 1/16 插页 1 印张 16.25 字数 379 千字

1998年1月第1版 1998年1月第1次印刷

印数 1—5 000

ISBN 7-5603-1279-9/TP·106 定价 19.00 元

前 言

随着超大规模集成电路技术的发展,单片机也有了很大的发展,各种新颖的单片机层出不穷,并广泛地应用到生产、生活的各个领域,成为当今科学技术现代化不可缺少的重要工具。人们迫切希望学习和应用单片机,以解决工作中遇到的技术问题。

近年来,我们在单片机应用系统的科研和单片机教学中取得了一些进展,本书就是总结多年来教学和实践经验编写而成的。

本书系统性强,阐述清晰,图文并茂,附有丰富的技术资料,其中大量的实用电路和程序是作者多年来从事单片机应用开发的科研成果,具有很强的实用性,可供读者引用和参考。

全书共分十章:第一章为单片机的发展及应用,第二章为8098总体结构,第三章为8098单片机的指令系统,第四章为汇编语言程序设计,第五章至第七章为8098中断、高速输入输出、A/D、D/A 及其应用,第八章为8098单片机扩展接口设计,第九章为单片机应用系统的抗干扰技术,第十章为16位CHMOS 单片机80C196KB 简介。

由于作者水平有限,不妥之处在所难免,恳请广大读者批评指正。

编著者

1997年6月

目 录

第一章 概述

- 1.1 MCS-96单片机发展与应用 (1)
- 1.2 MCS-96系列开发系统支持工具 (2)

第二章 8098总体结构

- 2.1 8098基本构成 (4)
- 2.2 CPU 操作 (6)
- 2.3 存储器空间 (9)
- 2.4 I/O 口 (17)
- 2.5 复位 (20)

第三章 8098单片机的指令系统

- 3.1 操作数的种类 (25)
- 3.2 操作数类型 (25)
- 3.3 寻址方式 (26)
- 3.4 程序状态字(PSW) (29)
- 3.5 指令系统详述 (30)

第四章 8098单片机汇编语言程序设计

- 4.1 汇编语言的源程序格式 (54)
- 4.2 段 (55)
- 4.3 汇编伪指令 (56)

第五章 中断系统及其应用

- 5.1 中断源 (62)
- 5.2 中断控制 (64)
- 5.3 中断响应 (65)
- 5.4 中断优先级的控制 (68)

第六章 8098定时器、高速输入(HSI)、高速输出(HSO)、串行口及其应用

- 6.1 8098单片机定时器 (72)
- 6.2 高速输入(HSI)及其应用 (79)
- 6.3 高速输出(HSO)及其应用 (94)

6.4 串行口的工作原理	(116)
第七章 A/D 输入和 PWM(D/A)输出原理及其应用	
7.1 A/D 转换器	(122)
7.2 PWM 输出(D/A)	(132)
第八章 8098单片机扩展接口设计	
8.1 单片机扩展存储器的接口设计	(137)
8.2 可重编程逻辑阵列(GAL)器件	(147)
8.3 8255A 可编程 I/O 口及扩展	(160)
8.4 打印机接口设计	(172)
8.5 8098单片机与键盘接口设计	(176)
8.6 LED 显示	(181)
8.7 LCD 液晶显示器	(193)
8.8 PC 机接口设计	(207)
8.9 串行接口总线	(220)
第九章 单片机应用系统的抗干扰技术	
9.1 干扰源	(227)
9.2 硬件抑制干扰措施	(227)
9.3 不同复位入口的处理方法	(236)
9.4 软件数字滤波抗干扰的方法	(236)
第十章 80C196KB 单片机简介	
10.1 80C196KB 结构	(239)
10.2 引脚定义及封装形式	(246)
10.3 指令系统	(250)
附录	(251)

第一章 概 述

1.1 MCS-96 单片机发展与应用

单片机及其应用已经成为高新科学技术的重要内容和标志之一，它在国民经济的各个领域中正发挥着引人注目的作用。

单片机与单纯的微处理器不同。单片机是将 CPU、ROM、RAM、I/O、定时器系统、串行口、振荡电路等集成于一个芯片之中，使其具备计算机的基本功能。由于单片机原来是为实时控制应用而设计制造的，因此又称其为微控制器。单片机依 ROM、RAM 容量大小、I/O 功能适用于不同的应用场合，如：工业实时控制、离散与连续过程控制、工业机器人、智能传感器、航天飞行器导航系统、导弹制导、数据处理、色谱分析、智能仪器仪表、智能图像终端、音像设备、电讯系统、火车及汽车控制、磁盘驱动器、空调器、打印机、传真机、电子计算器、电子秤、遥控器及手提电话等。

目前，单片机已形成多系列、多品种局面。从 1976 年 Intel 公司推出 MCS-48 单片机以来，单片机就受到了广大用户的欢迎。由于其应用范围广泛，因此各有关公司都争相推出各自的单片机，如：Zilog 公司推出的 Z8 系列单片机；Motorola 公司推出的 MC6800 系列单片机等。Intel 公司于 1980 年又推出了工作性能明显优于 MCS-48 的 MCS-51 系列，这些单片机均带有 I/O 口、串行口、定时器/计数器（为 16 位）、片内 RAM 及 ROM（或 EPROM、OTP），并有多优先级中断处理功能，其性能见表 1-1。

表 1-1 主要 8 位单片机性能表

公 司	系 列	片内存储器		寻址范围	I/O	串口	定时器 计数器	中断源
		ROM EPROM OTP	RAM					
Intel	MSC-51	4K~8K	128B~256B	64KB	16~24	UART	2×16 位	5~6
Motorola	MC68HC05	1K~16K	64B~480B	2K~64K	14~40	SCI	2×16 位	1~6
Zilog	Z8	2K~4K	124B	64KB	8~16	UART	2×8 位	6
NEC	μPD78××	4K~32K	128B~1KB	64KB	53	UART	8、16 位	3~6
Thomson	ST62	2K~8K	64B~192B	8KB	10~22	SPI	2×8 位	6
Mostek	3870	1K~4K	64B	4KB	32	/	1×8 位	2
TI	TMS7000	2K~12K	128B	64KB	32	UART	2×13 位	2~6
Microchip	PIC16/17	512~8K	36B~454B	64KB	13~33	SCI	2×16 位	3~12
NS	8070	2K~4K	64B~128B	64KB	32	UART	/	/
RCA	CDP1800	2K	64B	64KB	12	/	/	3

1982年,Intel公司推出了性能更高的16位单片机MCS-96系列,NS公司和NEC公司也分别在原有8位单片机的基础上,推出了16位单片机HPC16040和 μ PD783 $\times\times$ 系列,其性能见表1-2。1987年,Intel公司推出了性能比8096高两倍的CMOS型80C196,1988年推出带EPROM的87C196单片机。由于16位单片机价格贵、开发设备有限等多种原因,Intel公司又推出了数据总线使用内部16位、外部8位的准16位芯片8098单片机(MCS-96系列的一种)。8098集成了12万个以上的晶体管来实现高性能的准16位CPU、232字节的数据存储器,以及模拟和数字两种类型的I/O特性,并支持位、字节和字操作。当输入频率为12MHz时,能够在1.0 μ s内执行一次16位加法操作,也能在6.5 μ s内执行一次16位与16位的乘法或32位除以16位的除法操作。

表 1-2 16 位单片机性能表

公 司	型 号	片内存储器		计数器	Watchdog 定时器	PWM	A/D	高速 I/O	串行口	中断源
		ROM	RAM							
Thomson	68200	4KB	256B	3 $\times$ 16	借用通用计数器		无	无	异/同步	15
NEC	μ PD783 $\times\times$	8KB	256B	2 $\times$ 16	有	有	4 $\times$ 8 位	有	异步	15
Intel	80C196	8KB	232B	2 $\times$ 16	有	有	8 $\times$ 10 位	有	异/同步	8
NS	HPC16040	4KB	256B	3 $\times$ 16	有	有	无	有	异步	8

8098 单片机提供有 4 个高频触发器输入端来记录外部事件发生的时刻,分辨率为 2 μ s (输入 12MHz 晶振频率时),最多可提供 6 个高速脉冲发生器输出端,用来在预定的时刻触发外部事件。高速输出单元能够同时执行定时器功能,除了 2 个 16 位的硬件定时器外,最多可以有 4 个这样的 16 位软件定时器同时投入运行。

片内具有 4 路 10 位 A/D 转换器,还提供串行端口、监视 (Watchdog) 定时器和脉冲宽度调制 (PWM) 输出信号。

1.2 MCS-96 系列开发系统支持工具

MCS-96 系列单片机使用 8096 软件开发程序进行开发设计。组成该程序包的程序有符号宏汇编程序 ASM-96、连接/重定位程序 RL-96,以及程序库 LIB-96。在各种高级语言中,提供了 PLM-96 浮点数学程序包。

1.2.1 ASM-96 宏汇编程序

8096 的这种宏汇编程序可以将符号汇编语言指令翻译成机器可执行的目标代码。ASM-96 允许程序员采用模块方式编写程序。模块化的程序把十分复杂的程序划分成一个一个较小的功能单元,使得编码、调试和修改都比较容易。各个模块以后可以用 RL-96 实用程序再连接和定位成为一个程序模块,这一实用程序根据各个输入目标模块组合成单一输出模块。它还给各输入段分配内存,并将各个浮动地址转换成绝对地址,然后产生一份打印文件,其中包括连接一览表、符号表清单和中间交叉查找清单。另一实用程

序 LIB-96 帮助建立、修改和检查各种库文件。

1.2.2 PL/M-96 编译程序

PL/M-96 编译程序将 PL/M-96 语言转译成 8096 的浮动目标模块,这样做可以提高程序员的工作效率和应用程序的可靠性。这种高级语言的设计和 MCS-96 系列的体系结构是相适应的,因此效率很高,不会因编码的低效而降低程序员的工作效率。由于该语言和编译程序均已针对 8096 及其应用环境优化,所以采用 PL/M-96 开发软件冒的风险较小。

第二章 8098 总体结构

2.1 8098 基本构成

8098/8398 是 Intel 公司于 1988 年一季度推出的准 16 位嵌入式微控制器(内部数据总线为 16 位,外部数据总线为 8 位),它与 MCS-96 系列中的其它芯片相比,具有性能高、功能全、售价低廉、使用方便(48 PIN DIP)等优点,因而非常适合在我国推广使用。

2.1.1 芯片组成

8098 组成框图如图 2-1 所示,它主要由一个高性能的 16 位 CPU 寄存器算术逻辑单

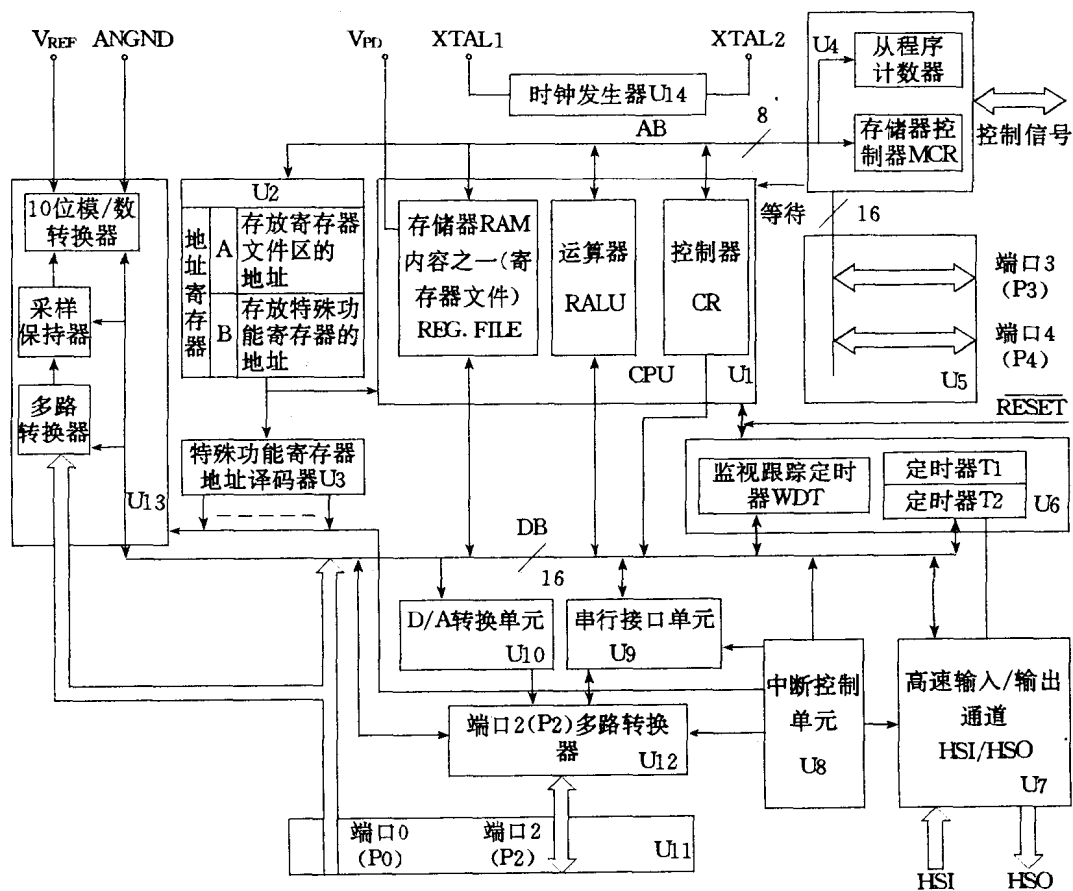


图2-1 8098结构框图

元 (RALU)、232 字节寄存器阵列, 以及一些外围子系统构成。在 RALU 控制下的外设子系统可分为以下一些部分: 高速输入/输出口 (HSI/HSO)、带有采样/保持 (S/H) 电路的 4 通道 10 位 A/D 转换器、中断控制器和等待状态产生逻辑、一个同步/异步串行口、两个 16 位定时器和一个监视定时器、一个可供 D/A 转换器使用的脉冲宽度调制 (PWM) 输出。此外, 片内还设有时钟脉冲发生器以支持整个芯片的正常运行。

2.1.2 引脚功能

8098 采用 48 引脚双列直插式封装, 如图 2-2 所示。引脚功能见表 2-1。

RXD/P2.1	1	48	RESET
TXD/P2.0	2	47	EXTINT/P2.2
HSI0	3	46	V _{PD}
HSI1	4	45	V _{REF}
HSI2/HSO4	5	44	ANGND
HSI3/HSO5	6	43	ACH4/P0.4
HSO0	7	42	ACH5/P0.5
HSO1	8	41	ACH7/P0.7
HSO2	9	40	ACH6/P0.6
HSO3	10	39	EA
V _{SS}	11	38	V _{CC}
V _{PP}	12	37	V _{SS}
PWM/P2.5	13	36	XTAL1
WR	14	35	XTAL2
NC	15	34	ALE/ADV
READY	16	33	RD
A15/P4.7	17	32	AD0/P3.0
A14/P4.6	18	31	AD1/P3.1
A13/P4.5	19	30	AD2/P3.2
A12/P4.4	20	29	AD3/P3.3
A11/P4.3	21	28	AD4/P3.4
A10/P4.2	22	27	AD5/P3.5
A9/P4.1	23	26	AD6/P3.6
A8/P4.0	24	25	AD7/P3.7

图 2-2 8098 引脚定义

表 2-1 8098 引脚功能表

符 号	名 称 及 功 能
V _{CC}	主电源 (+5V)
V _{SS}	数字地。共有两个 V _{SS} 引脚, 它们都必须接地
V _{PD}	RAM 备用电源 (+5V)。在正常操作期间应加上此电源。在掉电情况下, 若在 V _{CC} 下降到低于规定值之前 (V _{PD} 应保持在规定范围之内) 使 RESET 有效, 则 8098 片内寄存器阵列顶部的 16 字节内容将保持不变。在掉电期间, RESET 应一直保持低电平, 直至 V _{CC} 恢复到规定范围内且振荡器达到稳定时为止
V _{REF}	片内 A/D 转换器的参考电压 (+5V)。它也是 A/D 转换器模拟部分的电源电压, 以及读 P0 口操作所需的逻辑电压
ANGND	A/D 转换器的参考地。通常应与 V _{SS} 同电位

续表 2-1

符 号	名 称 及 功 能
V_{PP}	EPROM 型芯片的编程电压
XTAL1	片内振荡器中反相器的输入,也是片内时钟发生器的输入。通常接外部晶体
XTAL2	片内振荡器中反相器的输出。通常接外部晶体
RESET	复位信号输入端
$\overline{EA}$	存储器选择输入端。 $\overline{EA}=1$, CPU 寻址存储器 2000H~3FFFH 单元时,访问的是片内 ROM (8398); $\overline{EA}=0$, 则访问的是片外存储器。此引脚内部有下拉作用,若外部无驱动,它总保持低电平
ALE/ $\overline{ADV}$	地址锁存允许 (ALE) 或地址有效输出 ($\overline{ADV}$)。它们由 CCR 寄存器选择。两者都提供了一个锁存信号,以便把地址从地址/数据总线中分离出来。当选择 $\overline{ADV}$ 功能时,在总线周期结束时,此引脚变高。 $\overline{ADV}$ 可作为外部存储器的片选信号。ALE/ $\overline{ADV}$ 仅在外存储器访问期间才有效
$\overline{RD}$	对外部存储器的读信号 (输出)
$\overline{WR}$	对外部存储器的写信号 (输出)
READY	准备就绪信号 (输入)。用来延长对外部存储器的访问周期,以便使芯片能够与慢速或动态存储器接口。它也可用于总线共享,总线周期最多可延长至 $1\mu s$ 。当不使用外部存储器时,此信号无效。通过 CCR 寄存器可控制插入到总线周期中的等待状态数。READY 引脚内部有微弱的上拉作用,当无外部驱动时,此引脚为高电平
HSI	高速输入部件的信号输入端。共有 4 个 HSI 输入引脚: HSI. 0、HSI. 1、HSI. 2、HSI. 3, 其中两个引脚 (HSI. 2、HSI. 3) 与 HSO 部件共用
HSO	高速输出部件的信号输出端。共有 6 个 HSO 输出引脚: HSO. 0、HSO. 1、HSO. 2、HSO. 3、HSO. 4、HSO. 5, 其中两个引脚 (HSO. 4、HSO. 5) 与 HSI 部件共用
P0 口	4 位高输入阻抗口。这些引脚既可作为数字输入口,还可用作 A/D 转换器的模拟输入口 (ACH4~ACH7)
P2 口	4 位多功能口。在 8098 中,它们除了可用作标准的 I/O 口外,还可用作其它特殊功能
P3 口和 P4 口	具有漏极开路输出的 8 位双向口。这些引脚用作多路复用地址/数据总线和地址总线,它们的引脚内部具有很强的上拉作用

2.2 CPU 操作

8098CPU 中的主要元件有: 高速寄存器阵列、特殊功能寄存器 (SFR)、寄存器控制器和寄存器算术逻辑单元 (RALU)。它与外部通讯是通过特殊功能寄存器 SFR 或存储器控制器进行的。8098CPU 的主要特色是其 RALU 未采用其它型式 CPU 中常规的累加器结构,而是直接在由寄存器阵列和 SFR 所构成的 256 字节寄存器空间内进行操作。这些

寄存器都具有累加器的特殊功能，它们可使 CPU 对运算前后的数据进行迅速操作，同时又提供了高速的数据处理能力和频繁的输入/输出访问能力，因此不存在使用通常的累加器结构时所出现的“瓶颈现象”。此外，通过 SFR 还可以直接控制 I/O、A/D、PWM、串行口等部件的有效运行。

2.2.1 CPU 总线

CPU 内部的一个控制单元和两条总线将寄存器阵列和 RALU 连接起来，图 2-1 中给出了 CPU 与两条总线的连接情况。这两条总线是：8 位地址总线（A-BUS）和 16 位数据总线（D-BUS）。数据总线仅在 RALU 与寄存器阵列或 SFR 之间传送数据，地址总线用作上述数据传送的地址总线或用作与寄存器控制器连接的多路复用地址/数据总线。CPU 无论是对片内 ROM 还是对片外存储器的访问都是通过存储器进行的。

2.2.2 寄存器阵列

寄存器阵列共有 232 字节 RAM 单元，这些单元可按字节、字或双字存取。由于上述存储器单元中的任何一个都可以为 RALU 所用，就好象 CPU 有 232 个累加器一样，使用非常灵活方便。需要指出的是，在寄存器阵列中的第一个字是专门留作堆栈指针使用的，因此，当需涉及到堆栈操作时，它不能用来存放数据。访问寄存器阵列和 SFR 的地址由 CPU 硬件控制，它们暂存在两个 8 位地址存储器内。

2.2.3 寄存器运算逻辑单元 RALU

8098 的大多数运算都是由 RALU 完成，RALU 的结构如图 2-3 所示。RALU 包括一个 17 位的算术逻辑单元（ALU）、程序状态字（PSW）、程序计数器（PC）、循环计数器（LOOP COUNTER）以及三个暂存器。上述所有寄存器都是 16 位或 17 位（16 位加符号扩展位）。此外，有的寄存器还能脱离 ALU 而单独进行一些简单的操作，例如：图中为程序计数器而设置的增量器（INCREMENTOR）。然而，程序的转移必须由 ALU 控制。两个暂存器本身设有移位逻辑，可用于需要进行逻辑移位的一些操作中。例如：规格化、乘、除等操作。低字寄存器（LOWER WORD REGISTER）仅在双字型数据移位时才使用，而高字寄存器（UPPER WORD REGISTER）则每逢执行移位或作为指令暂存器时就要使用。当执行循环移位操作时，由 5 位循环计数器完成循环计数。

图 2-3 中延迟（DELAY）电路用以将 16 位总线转换成 8 位总线，当所用地址和指令送到 8 位地址总线上时，就需要通过此电路。此外，几个常数（如 0、1、2）被存放在 RALU 中，用以加快某些运算的速度，例如地址自动增量、求 2 的补码、执行加 1 或减 1 指令等。

2.2.4 内部时钟

8098 工作时所需的时钟可通过其 XTAL1 输入引脚由外部输入，也可采用芯片内部的振荡器。8098 的工作频率为 6~12MHz。

8098 片内的振荡电路是一个单级非门电路，它与石英晶体配合使用，可组成一个稳

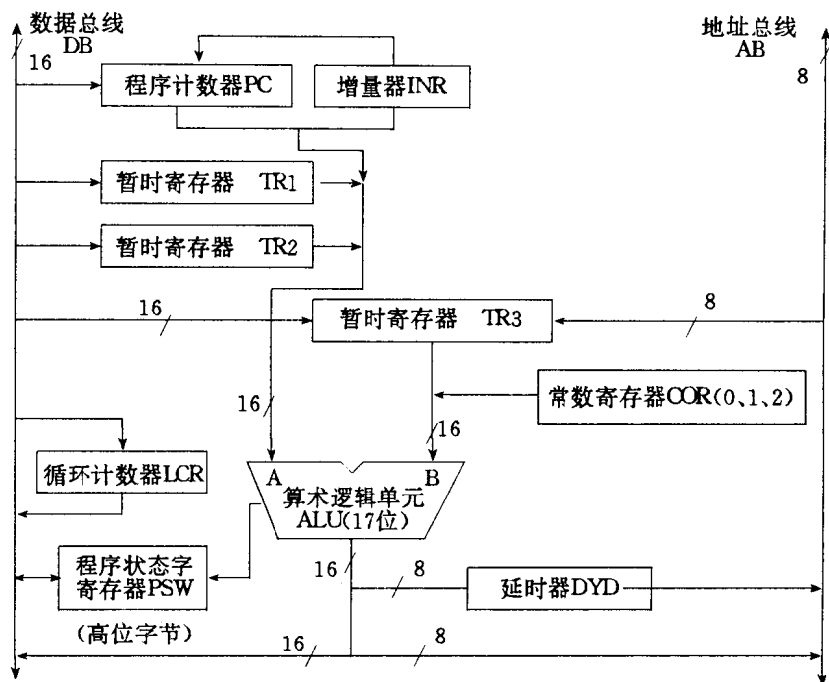


图2-3 RALU方框图

定的晶体振荡器，如图 2-4 所示。图中的外接电容器 C1、C2 通常取为 30pF 左右。

来自晶体振荡器或外部振荡电路的信号经过三分频电路，便产生了三个不同相位的内部时钟，如图 2-5 所示。三个振荡周期构成一个状态周期 T（当 $f_{osc} = 12\text{MHz}$ 时， $T_{osc} = 83\text{ns}$ ， $T = 250\text{ns}$ ），它是 8098 操作的基本时间单位。图中 A、B、C 相的占空比均为 33%，8098 的内部操作大多数都与上述三者之一同步。

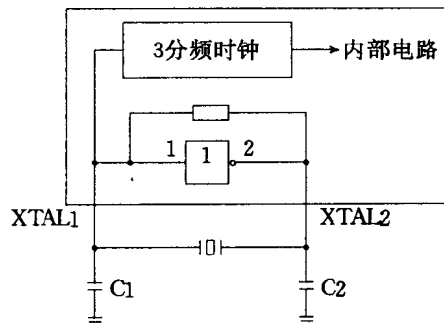


图2-4 8098晶体振荡器方框图

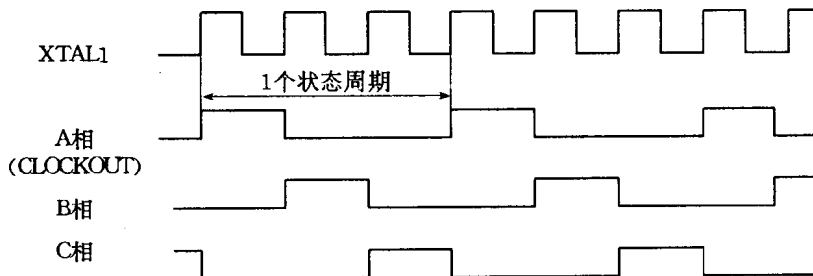


图2-5 8098内部定时波形图

2.3 存储器空间

8098 可寻址的外部存储器空间为 64K 字节,它采用的是程序存储器与数据存储器合二为一的普林斯顿结构,因而不像采用哈佛结构的 MCS-48 和 MCS-51 系列那样有程序存储器空间和数据存储器空间之分。在 64K 字节的存储器空间中,地址 0000H~00FFH 和 1FFFH~2080H 的存储单元具有特殊用途,而其它的存储空间既可用于存放程序或数据,也可用作 I/O 外设映射空间。8098 的存储器空间分布如图 2-6 所示。

2.3.1 寄存器阵列

00H~0FFH 存储单元包括寄存器阵列和特殊功能寄存器 (SFR),在这部分内部 RAM 空间中,不能执行指令码。如果试图执行 00H~0FFH 存储单元的程序,只有将指令码存放在上述地址空间所覆盖的外部存储器中。通常外存的这一区域是为 Intel 开发系统所保留的。

RALU 能对 256 个内部寄存器单元中的任何一个进行操作,其中 00H~17H 这 24 个单元用作特殊功能寄存器 (SFR),18H 和 19H 这两个单元则作为堆栈地址指针。如果不涉及到堆栈操作,则这两个单元也可作标准的 RAM 使用。堆栈指针可由用户程序在初始化时设置,它可指向 64K 存储器空间中的任何单元。除上述 26 个单元以外,剩下的 230 个单元作为用户的通用寄存器使用。

2.3.2 特殊功能寄存器 SFR

8098 内部的各个功能部件均通过特殊功能寄存器 (SFR) 进行控制。大多数 SFR 具有两种功能:读操作时为一种用途,写操作时为另一种用途。图 2-6 给出了所有 SFR 的地址和名称,对图中标有“保留”字样的寄存器用于未来器件的扩充和测试,用户不可对其进行读出和写入操作。

表 2-2 所有 SFR 的名称和用途

R0	零寄存器,它的读出值总是零。在零寄存器寻址(变址寻址的一种)操作时,用作零基址;在计算和比较操作中,用作常数
AD-RESULT	A/D 变换结果寄存器(高位/低位),用以存放 A/D 转换结束时的高位和低位转换结果,它只能按字节读出
AD-COMMAND	A/D 命令寄存器,用于控制 A/D 转换器的工作
HSI-MODE	HSI 方式寄存器,用来设置高速输入部件的工作方式
HSI-TIME	HSI 时间寄存器(高位/低位),存放高速输入部件的时间值,它只能按字读出
HSO-TIME	HSO 时间寄存器(高位/低位),存放高速输出部件的时间或计数值,以执行 HSO 命令寄存器中的命令。它只能按字写入

续表 2-2

HSO-COMMAND	HSO 命令寄存器, 它决定在 HSO 时间寄存器中的时间值所确定的时刻将发生什么事件
HSI-STATUS	HSI 状态寄存器, 它指出 HSI 引脚的状态: 即在 HSI 时间寄存器所记载的时刻, 哪些引脚产生了事件, 以及 HSI 引脚当前的状态
SBUF (tx)	串行口发送缓冲器, 用于存放欲发送的字节 (信息)
SBUF (rx)	串行口接收缓冲器, 存放刚从串行口接收的字节 (信息)
INT-MASK	中断屏蔽寄存器
INT-PENDING	中断登记寄存器, 指示各中断源是否已产生了中断信号
WATCHDOG	监督定时器寄存器, 此寄存器被启动后, 至少每隔 64K 状态周期, 软件便要使它复位一次, 若因故障未及时使它复位, 则自动产生系统复位信号, 从而使之脱离故障状态
TIMER1	定时器 1 (高位/低位), 只能按字读出
TIMER2	定时器 2 (高位/低位), 只能按字读出
IOPORT0	P0 口寄存器, 指示 P0 口各引脚上的电平。只能读, 不能写
BAUD-RATE	波特率寄存器, 用于存放串行口波特率
IOPORT1	P1 口寄存器, 用于对 P1 口的读/写
IOPORT2	P2 口寄存器, 用于对 P2 口的读/写
SP-STAT	串行口状态寄存器, 用于指示串行口的工作状态
SP-CON	串行口控制寄存器, 用于设置串行口的工作状态
IOS0	I/O 状态寄存器 0, 用于存放 HSO 的状态信息
IOS1	I/O 状态寄存器 1, 用于存放定时器以及 HSI 的状态信息
IOC0	I/O 控制寄存器 0, 用于控制 HSI 引脚的复用功能以及定时器的复位源和时钟源
IOC1	I/O 控制寄存器 1, 用于控制 P2 口引脚的复用功能以及定时器和 HSI 的中断
PWM-CONTROL	脉宽调制控制寄存器, 用于设置 PWM 脉冲的持续时间

对上述特殊功能寄存器 (SFR) 的操作应注意以下几点:

- TIMER1、TIMER2 和 HSI-TIME 寄存器只能按字读出, 对它们不能按字节读或写。
- HSO-TIME 寄存器只能按字写入, 对它不能按字节写或读。
- 所有其它特殊功能寄存器 (SFR) 只能按字节访问。
- 乘法和除法指令中的源操作数都不能是可写的 SFR。
- 对于变址或间接寻址指令, 所有特殊功能寄存器 (SFR) 都不能作变址或间址寄存器使用。
- R0 是按字或字节读写的寄存器, 但写 R0 并不会改变它的值。



图2-6 8098存储空间