

WEIDIANZIDIANLU

DAOLUN



PC JIFUZHUJIAOYU

JIAOCHENG

微电子电路 CAD/CAT 导论 ——PC 机辅助教育教程

黄建文 [法]艾西加 顾 健 编著

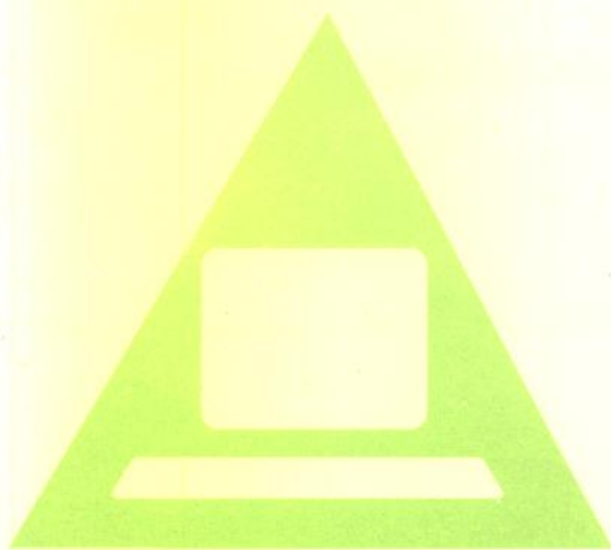
电子科技大学出版社

P. H. UESTC

黄建文 [法]艾西加 顾 健 编著

微电子电路CAD/CAT导论

PC机辅助教育教程



电子科技大学出版社

微电子电路 CAD/CAT 导论
——PC 机辅助教育教程
黄建文 [法]艾西加 顾 健 编著

电子科技大学出版社出版
(成都建设北路二段四号) 邮编 610054
成都理工学院印刷厂印刷
新华书店经销

*

开本 787×1092 1/16 印张 9.875 字数 239 千字
版次 1996 年 9 月第一版 印次 1996 年 9 月第一次印刷
印数 1—3000 册
ISBN 7—81043—454—3/TN·24
定价: 11.50 元

前 言

1980年, Mead 和 Conway(美)写了第一本关于大规模集成电路的书, “Introduction to VLSI Circuits”, 15年过去了, 世界真正地进入了大规模电路的时代, 微电子技术深入到一切领域。如今很多大学的应用科学类系科, 普遍地开设了微电子技术课程, 帮助未来的电子工程技术人员和业余爱好者, 从设计电路板转到设计专用 IC, 以芯片来实现原来的板级功能。

“微电子技术 CAD/CAT 导论”是一本微电子技术的入门教材, 比较全面地讲述微电子电路的设计, 测试技术, 模拟的原理及应用。要求读者在学习本书之前已有半导体物理学的基本知识、模拟电子技术、数字电子技术及微机原理的基础。

附于本书的主要软件“Micro-Electronics CAD Tool”(简称“ME”), 其操作较为简便, 提供了丰富的单元库和示范性的设计布局图, 这对于尚无经验的设计者是至关重要的。软件提供了边设计边模拟的手段, 使得读者看过每一个段落后, 都会跃跃欲试, 并充满信心。

这本书对理论的引用是严谨的, 但是它的解释着重于从工程的角度。书中所提到的重要方面, 均有实际应用的例子, 这些例子大多能够在 PC 机上实现而无需多费笔墨。

本书的重点是学习计算机辅助设计技术(IC-CAD), 但对于与之有关的计算机辅助测试技术(IC-CAT)和计算机辅助分析技术(IC-CAA)也作了深入浅出地讲解。

作者认为这是一本把中国教材的特点和欧洲教材的特点相结合的书, 它的目的是帮助读者较快地迈进微电子领域的大门。

作者感谢法国国立应用科学学院和江苏理工大学同事们的帮助。特别要感谢东南大学杨吉祥教授和江苏理工大学谈大柏副教授的审阅和批改。作者对电子科技大学出版社的支持深表谢意。

黄建文 艾西加 顾 健

1995. 8

目 录

绪论	1
参考文献	4
第一章 MOS 器件基础	5
1.1 MOS 管的基本构造和工作原理	5
1.1.1 基本结构	5
1.1.2 工作原理	6
1.2 MOS 管的特性曲线	8
1.3 MOS 管的电流电压方程式及主要参数	9
1.3.1 线性工作区电流电压方程式	9
1.3.2 饱和区电流电压方程式	11
1.3.3 主要参数	11
1.4 MOS 电路的其它问题	12
1.4.1 温度对器件特性的影响	12
1.4.2 MOS 器件的噪声	12
1.4.3 MOS 管的速度性能	13
1.4.4 CMOS 集成电路中的锁定效应	14
参考文献	15
第二章 CMOS 基本单元电路	16
2.1 CMOS 反相器	16
2.1.1 电压转移特性 VTC	16
2.1.2 MOS 集成电路工艺的概念	19
2.1.3 在“ME”环境下设计 CMOS 单元	22
2.1.4 CMOS 电路的设计规则	27
2.2 CMOS 传输门	31
2.3 其它的基本逻辑门	35
2.3.1 与非门	35
2.3.2 或非门	36
2.3.3 异或门	36
2.3.4 应用模块举例	39
2.4 输入/输出接口电路	43
2.5 CMOS 动态逻辑门	44
2.6 触发器	45
2.6.1 RS 触发器	45

2.6.2 D 触发器(含锁存器)	49
参考文献	52
第三章 数字电路计算机辅助测试 CAT	53
3.1 数字电路测试的一般概念	54
3.2 可测性设计	56
3.2.1 特定测试法	56
3.2.2 结构设计技术	57
3.2.3 内建自测试技术(BIST)	59
3.2.3.1 伪随机数发生器的硬件实现	59
3.2.3.2 测试响应的分析	64
3.2.4 内建测试的例子——内建逻辑模块观察器	67
3.3 测试访问口和边界扫描结构	68
3.3.1 概要	70
3.3.2 测试访问口控制器(TAP 控制器)	71
3.3.3 指令寄存器 IR	72
3.3.4 测试数据寄存器组 DR	73
3.3.5 指令系统简述	76
参考文献	80
第四章 模拟集成电路	81
4.1 运算放大器	81
4.2 数模转换器 D/A	84
4.3 模数转换器 A/D	89
4.3.1 取样保持电路	89
4.3.2 A/D 转换器	89
4.3.2.1 并行 A/D 转换器	90
4.3.2.2 逐次逼近式 A/D 转换器	91
参考文献	93
第五章 模拟工具	94
5.1 PSPICE 中的 MOS 场效应管	94
5.1.1 MOSFET 模型简述	94
5.1.2 MOS 场效应管的模型参数	97
5.1.3 MOS 场效应管的描述	99
5.1.4 模型参数对器件特性的影响	103
5.2 二极管和双极型三极管	104
5.2.1 二极管的模型和参数表	104
5.2.2 二极管的描述	106
5.2.3 双极型管	107
5.2.4 BiCMOS 电路的模拟	110

参考文献	112
附录 A “Micro-Electronics”(“ME”)CAD 工具的使用	113
A. 1 PROF 和 3D	113
A. 2 版图设计 MSK	114
A. 2. 1 绘图工具	115
A. 2. 2 模拟器图符	117
A. 2. 3 调色板	118
A. 3 主菜单	118
A. 3. 1 FILE 菜单	119
A. 3. 2 SIMULATE: 进入模拟器	119
A. 3. 3 其它	119
A. 4 重要按键一览表	120
A. 5 重要的文件	120
附录 B 电路模拟软件 PSPICE 的基本应用	121
B. 1 对电路作出标记	121
B. 2 电路的分析类型	123
B. 3 建立 PSPICE 的输入文本文件	123
B. 4 运行 PSPICE	124
B. 5 基本元件的描述规则	126
B. 5. 1 电阻描述式	126
B. 5. 2 电容器描述式	126
B. 5. 3 电感描述式	127
B. 5. 4 独立电源描述式	127
B. 5. 5 线性受控源	129
B. 6 控制命令类型	130
B. 6. 1 .DC——直流分析	131
B. 6. 2 .PROBE	131
B. 6. 3 .AC——交流分析	131
B. 6. 4 .TRAN——暂态分析	132
B. 6. 5 .OP——工作点分析	132
B. 6. 6 .FOUR 控制行——付氏分析	132
B. 6. 7 .TF 分析——传输函数分析	133
B. 6. 8 .LIB——库文件控制行	133
B. 6. 9 .SUBCKT——定义子电路	134
B. 7 总结	135
B. 7. 1 元件描述行	136
B. 7. 2 控制行	137
附录 C 微电子电路实验	139

C.1 专用实验芯片 JISI-94 及实验内容	139
C.1.1 MOS 三极管特性曲线	141
C.1.2 CMOS 反相器的特性	141
C.1.3 基本逻辑门电路	142
C.1.4 时序电路	143
C.1.5 运算放大器	143
C.2 PC 机接口电路	146
C.2.1 硬件电路	146
C.2.2 虚拟仪器软件的主要功能	148
参考文献	150

绪 论

世界经济和发展组织(OECD)预言,电子产业以微电子技术为驱动,将支配每一个工业领域的分支^[0.1]。目前,美国在电子工业方面的工作人员已超过汽车、钢铁、航天诸领域人员的总和,预计这种形势到 2000 年前后将出现在欧洲和亚洲发达国家。

微电子技术的发展,是以集成电路(IC)技术的发展为特点的,集成电路系统的芯片设计技术必将成为现代电子工程师和广大技术人员必备的工作能力。要说明的是 IC 电路的设计和 IC 的制造是彼此独立的,众多的设计应用人员利用 CAD 工具,便可以直接进行芯片的设计,而不必卷入复杂的器件和工艺细节中去。

本书的目的是在较高的起点上,讲述微电子电路设计和应用的知识。当然,仅仅掌握书中的内容是远远不够的,但这些知识却是登上更高台阶的基础。

在绪论中,主要想说明 ASIC 电路的概念和 VLSI 电路设计过程,并对全书章节的安排作简要介绍。

1. ASIC 的概念

从应用的角度,我们可以把 IC 电路分为两大类,通用电路 GPIC 和面向特定应用的电路 ASIC。通用电路如各种存储器、微处理器、微控制器及市售的系列中小规模、大规模电路等。面向特定应用的电路是为某一种专门的应用领域或专门的用户需要而设计的电路。如:消费性电子领域、通信领域、汽车电路、自动化生产、自动化测量等。可以说,设计 ASIC 类电路的目的是把现存的或新的电子系统的大部分(或全部)功能集成在一块芯片上。ASIC 电路与各行业的技术改造和产品更加密切相关。因而 ASIC 的设计者往往是熟悉当前系统的人员。

ASIC 的设计技术主要有:(1)全定制技术;(2)半定制技术。全定制技术借助于计算机辅助设计软件和计算机辅助分析软件,可以设计高性能的专用电路。但是全定制技术的人工干预较多,设计的自动化程序低于半定制技术。

2. 系统设计过程和 CAD 工具

一个复杂的电子系统总可以分割为若干个 VLSI/LSI 芯片和一些分立器件。其中的专用集成单元需要专门进行设计。但是,不论 ASIC 的功能如何定义,它的基本结构都应尽可能地从 CAD 的单元库中选取单元电路来加以“拼装”。设计过程往往用“由顶向下”和“自底向上”相结合的方法。

图 0.1 是“自顶向下”的设计流程图(参见格赫诺布勒大学 AMICAL 工具软件设计流程)。

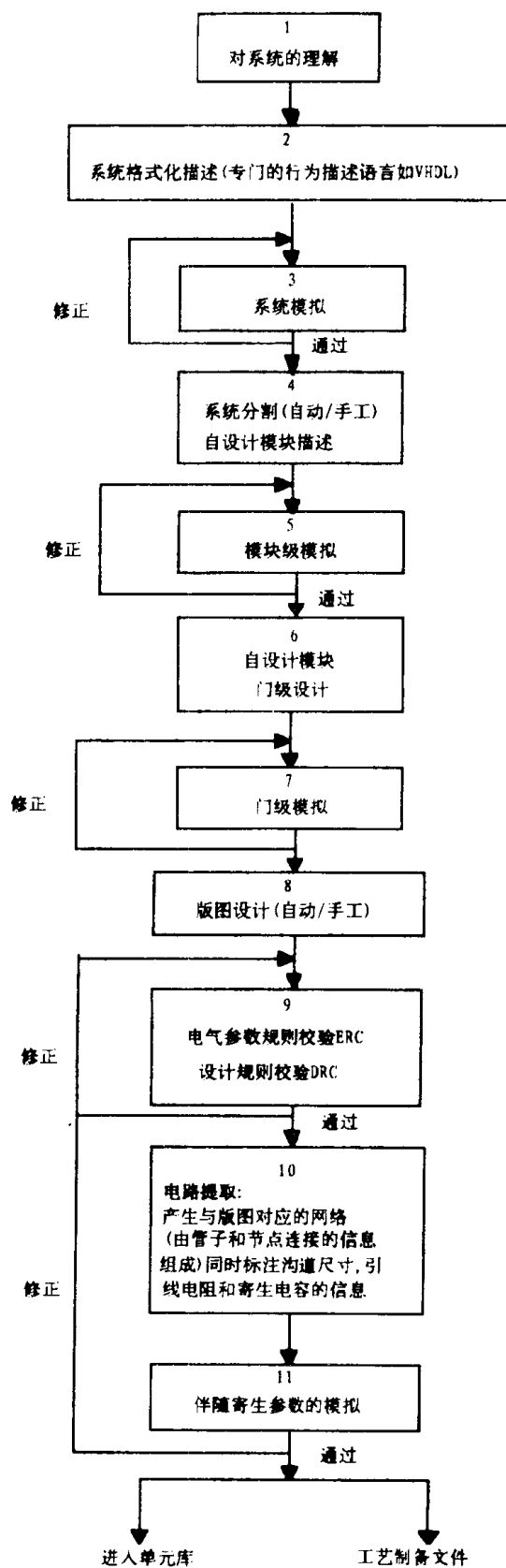


图 0.1 设计流程图

在自顶向下的设计流程中,有时候对整体系统的格式化描述尚未具备完全的条件,设计者需要部分地采用“自底向上”的方法,即首先设计一些专用的单元及定义它们的输入输出接口(定义与接口相联系的信号类型和时序关系)然后把若干个专用单元连成一个子系统。每个子系统都应进行仿真和规则校验,最后连到整体系统中去。

从 CAD 的发展历史看,各代工具软件追求的目标是建立一个统一的集成的 CAD 环境,即对系统的描述直接编译出逻辑结构和电路结构描述;由逻辑结构和电路结构描述直接编译相应的版图描述;最后通过磁带或计算机网络转到制造部门。至今,这一目标尚未能完全实现。

图 0.2 是 1993 年,世界市场上主要的 CAD 软件销售情况^[0.1]。

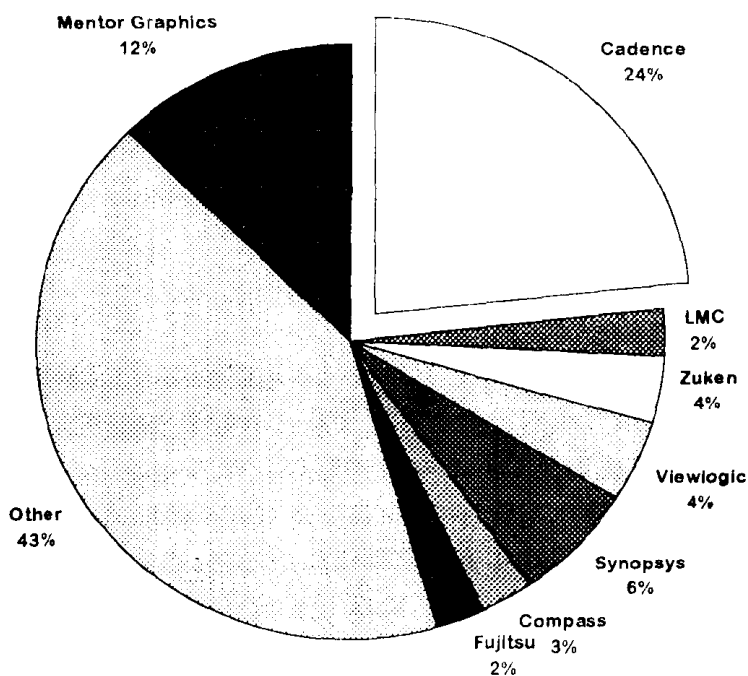


图 0.2 CAD 软件销售情况

由图 0.2 看出,目前 Cadence 和 Mentor Graphics 暂时在 EDA (Electronics Design Automation) 市场上占领先地位。这一现象不是偶然的,根据测报,1992 年以后微电子市场的需求递增最快的是三个方面:低功耗器件,模拟-数字混合型 IC 和微电子系统(例如包括集成传感器的系统)。上述两个 CAD 设计系统较好地适合了这一潮流。例如,Cadence 的第二代设计工具,置入了 Analog Artist 混合信号仿真软件包^[0.2]为 IC 设计者提供了混合 IC 设计的全面服务环境。另外它追求标准化设计,例如支持硬件描述标准语言 VHDL(VHDL 是美国军方在 80 年代为发展高速 VLSI 而研制和推广的一种语言。1987 年 VHDL 的 7.2 版本,被采纳为 IEEE 标准。现在的 VHDL 扩展至对 IC 系统以外的硬件系统描述^[0.3]);支持准备成为 IEEE1364 标准的 Verilog-XL(编程器,逻辑仿真器);支持 Cadence-SPICE 工业标准的模拟电路分析程序;元件库中提供符合 IEEE1149.1 在线测试标准的单元电路等。

从教育的观点看,CAD 市场占主要地位的有 SYNOPSYS 和 VIEWLOGIC 等。SYNOPSYS

SYS 的长处是根据多种原则提供了综合优化算法,而且从一种算法转到另一种算法时不需要设计者改变对电路的描述。VIEWLOGIC 是首先在 DOS 然后发展到 UNIX 操作系统的数字电路 CAD 工具。最近 VIEWLOGIC 又发布了运行于 Windows 95 及 NT 环境的 Workview Office,并集成了 VHDL 分析器,它有较强的性能价格比,因而各国都十分重视应用 VIEWLOGIC。

各大学重视发展基于 PC 平台的 IC-CAD 教育软件,因为每年有成千的学生必须在一定的学时内完成 IC 基本模块的设计,为学习理论课程和毕业前应用大型 CAD 软件打好必要的基础。

附于本书的“Micro-Electronics CAD Tool”(以下简称“ME”)是 EUROCHIP(欧共体微电子教育机构)推荐的优秀教育软件之一。它的特点是即学即用,具有和教材相配合的辅导软件,很好的版图设计环境,支持多种 CMOS 技术标准,网络抽取文件与通用电路模拟程序 PSPICE 兼容,可以转换为 CADENCE 文件等。因而学生可以在较短时间内经历“由下而上”的设计过程。

此外,较流行的 L-Edit(美·乔治亚大学),AMICAL(法·格赫诺布勒大学)等,都是受欢迎的教学软件。

3. 各章内容概述

第一章讲述 MOS 电路基础。本教材以 CMOS 电路为中心,因为 CMOS 技术的现在和未来都是 VLSI 的主流,预计纯双极型器件将逐渐在微电子领域中消失。学习本章后,学生应了解 MOS 电路的工作机理及 CMOS 电路成为 LSI/VLSI 电路中主要角色的原因。

第二章讲述 CMOS 数字电路设计,第四章讲述 CMOS 模拟电路设计的概念。这两章与“ME”CAD 软件紧密结合,给出很多例子帮助学生边学习,边实践。

此外,从图 0.1 的设计流程可见,在 VLSI 设计的各个阶段,重复着设计→模拟(包括测试)→再设计的过程,因而 CAD 技术与 CAT 技术和模拟技术是密切相关的。为此第三章讲述与内建测试有关的技术和测试标准,第五章讲述基于 PC 的模拟工具应用。

书末有三个附录,其内容是学懂本书正文所不可缺少的。附录 A:“ME”应用指导;附录 B:PSPICE 模拟器基本应用; 附录 C:微电子电路实验介绍。

书中各章末尾附有参考文献目录。

参考文献

- [0.1] B. COURTOIS "CAD and Testing of Ics and Systems, Where are we going?".
September, 1994, Grenoble, TIMA, FRANCE.
- [0.2] A. YU "ICCAD 10th anniversary, two views of the next 10 years". Proc. , ICCAD-92, Carifornia.
- [0.3] A. DEWEY et al "VHDL Toward a Unified View of Design" IEEE D&T of Computer July, 1992.

第一章 MOS 器件基础

组成 MOS 大规模集成电路的基本单元是 MOS 场效应晶体管(金属-氧化物-半导体场效应管),简称 MOSFET。

MOS 集成电路发展速度之快是其它类集成电路所望尘莫及的。它的主要优点是:

1. 功耗极低。一般 MOS 晶体管的工作电流只有几十微安,因此每个 MOS 单元电路的功耗只有几毫瓦甚至是微瓦。特别是 CMOS 逻辑电路的静态电流小于 1nA ,它的单个门的功耗可以在纳瓦级。MOS 电路的功耗是普通双极型晶体管集成单元电路功耗的百分之一,乃至万分之一。

2. 电路结构较为简单,成本低。双极型管集成电路中通常要用晶体管和电阻来组成电路。在 MOS 集成电路中一般用 MOS 管代替电阻,实现了用单一元件组成电路。另外,MOS 管是输入高阻抗器件,不需要推动电路,使得电路之间可以直接相连,因而电路结构大为简化。

3. 集成度高。MOS 管具有提高集成度的潜力,因为:(1)每个 MOS 管功耗极小,散热问题容易解决,允许提高集成密度。(2)MOS 管本身面积小,通常一个 MOS 管占用硅片的面积只有普通双极型晶体管占用面积的 $\left(\frac{1}{4} \sim \frac{1}{5}\right)$ 。(3)MOS 集成电路通常用 MOS 管代替高阻值电阻,省去了在双极型集成电路中用来制造电阻的硅片面积。上述的优点使得 MOS 电路易于大规模集成,成为当今 LSI/VLSI 电路中的基本器件。

MOS 集成电路的主要缺点是工作频率和速度较低。但是 80 年代初期开发了高速 CMOS 系列集成电路,其工作速度已达到纳秒数量级,可以与 LSTTL 电路媲美。CMOS 集成电路除了工作速度高以外,还因它的功耗大大低于 PMOS、NMOS 集成电路,电源电压范围宽,易于与包括 TTL 电路在内的其它系列集成电路联用,输出电压摆幅大等优点,因而在超大规模集成电路中倍受人们的重视。本章简要地阐述 NMOS 和 PMOS 晶体管的基本结构、工作机理及电特性。第二章以后将重点移至 CMOS 电路。

1.1 MOS 管的基本结构和工作原理

在集成电路中以应用绝缘栅场效应管(又称 IGFET)为主。它用二氧化硅作为栅极和半导体之间的绝缘层,分为 N 沟道和 P 沟道两类,每类又有增强型和耗尽型两种。在 MOS 集成电路中大多采用增强型的。下面以 N 沟道增强型为例介绍它们的结构、原理和特性。

1.1.1 基本结构

图 1.1 是增强型 NMOS 管的结构示意图。它以一快杂质浓度较低的 P 型硅片为衬底(B),在其中扩散两个高掺杂的 N^+ 区,分别引出两个金属电极源极(S)和漏极(D)。在半导

体表面覆盖绝缘层(SiO_2),在漏源之间的绝缘层中制造一层多晶硅栅区,并引出一个金属电极称为栅极(G)。多晶硅栅区与衬底之间以一层很薄的 SiO_2 隔开。

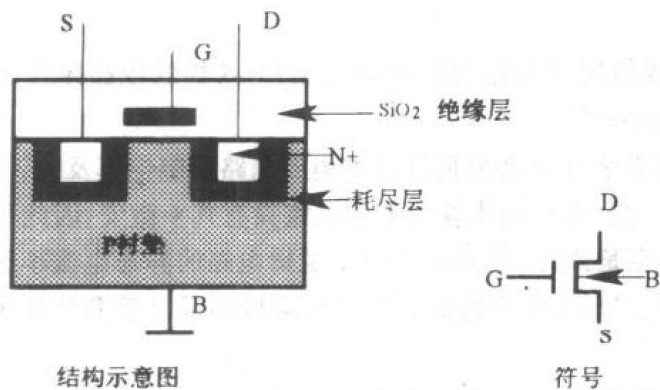


图 1.1 增强型 NMOS 管

1.1.2 工作原理^[1,2]

在 MOS 集成电路中,衬底和源极一般是接在一起的。从图 1.1 可以看出,当 GS 间不加电压时,由于漏源之间是两个相背的 PN 结,不存在导电沟道,所以若在 DS 间施加电压 V_{DS} ,不会有漏源电流 I_{DS} 。那么怎样才能产生导电沟道呢?

(1)DS 间短路,GS 间加正向电压

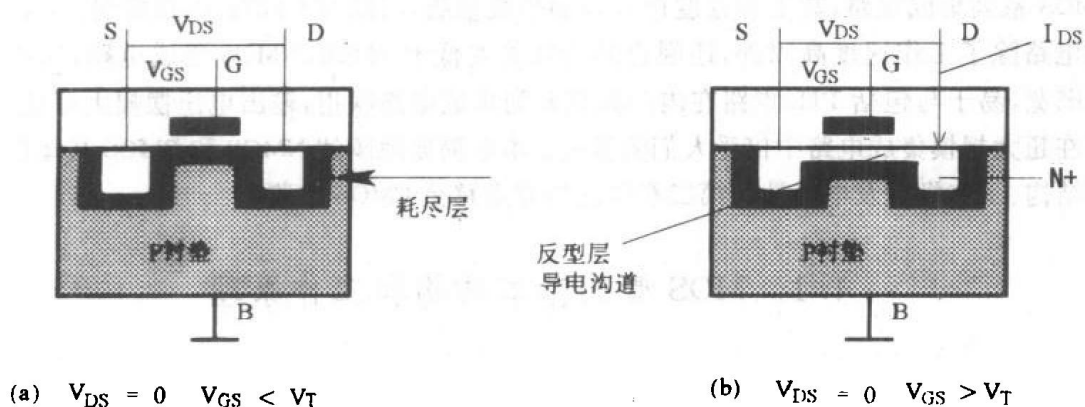


图 1.2 V_{gs} 对导电沟道的影响

如图 1.2(a)所示,漏源间短路,并在栅极与衬底(和源极连在一起)间加正向电压 V_{gs} (G 接正、S 接负),由于存在绝缘层,故栅源电路没有电流。但此时多晶硅栅区和衬底构成了一个电容器,其电场方向由栅区指向衬底,因而栅区被充电聚集正电荷,P 型衬底中的

空穴由表面被排斥向体内,在表面留下带负电的受主离子层,称为耗尽层。随着 V_{os} 电压的增加,耗尽层逐渐加宽。

当 V_{os} 增加到阈值电压(门槛电压) V_T 时,衬底中的少数载流子-电子被栅区中的正电荷吸引到半导体的表面层,在耗尽层和绝缘层之间形成一个 N 型薄层,称为反型层,如图 1.2(b) 所示。这个反型层把源区和漏区连接起来,构成导电沟道。我们把刚生成导电沟道时的 V_{os} 称为阈值电压 V_T , V_{os} 达到 V_T 后再增加时,衬底表面感应电子增多,导电沟道加宽,沟道电阻将减小。因此可以用 V_{os} 的大小来控制导电沟道的宽度,即控制沟道的电阻。

(2) V_{DS} 对导电沟道的影响

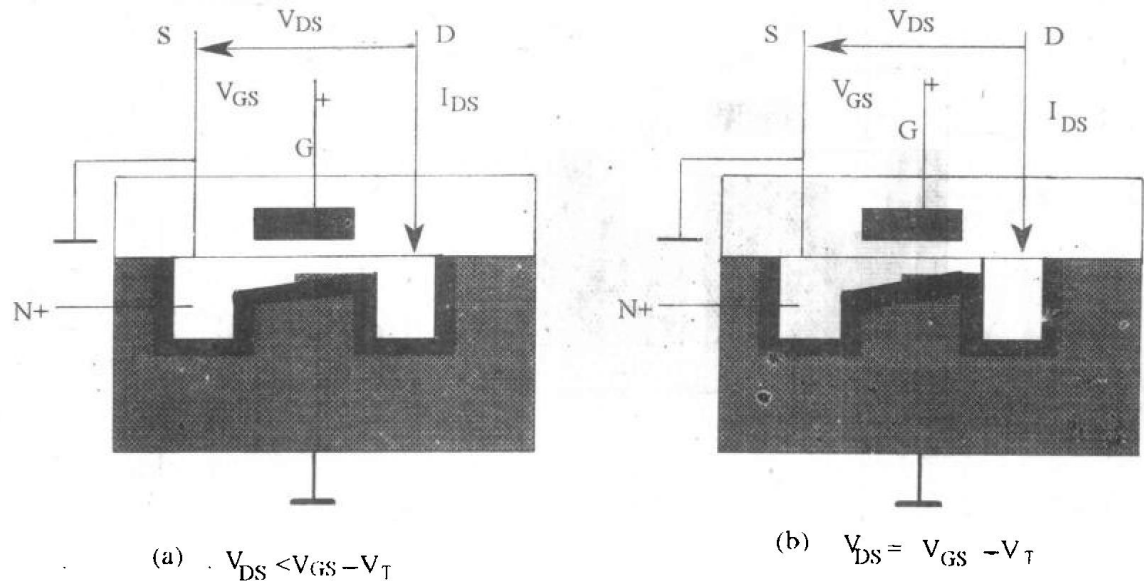


图 1.3 V_{DS} 对导电沟道的影响

导电沟道形成后,若 DS 间施加正向电压(D 接正、S 接负),则有电流由 D 极经导电沟道流向 S 极,这就是漏源电流 I_{DS} 。它的出现沿沟道产生电压降,使沟道各点与栅极间电位差不再相等。该电压沿沟道从源极到漏极逐渐减小,在漏极处最小 $V_{OD} = V_{os} - V_{DS}$,沟道从源区到漏区逐渐变窄,如图 1.3(a) 所示。当 V_{DS} 增加到使得 $V_{OD} = V_T$ 时,沟道在漏极附近消失,称为预夹断,如图 1.3(b) 所示。若继续增加漏源间的电压,使 $V_{DS} > V_{os} - V_T$,则导电沟道的夹断点将向源区方向缓慢移动,如图 1.3(c) 所示。导电沟道两端的电压近似等于 $V_{os} - V_T$,所增加的电压 $V_{DS} - (V_{os} - V_T)$ 作用在漏区附近的耗尽层上,迫使电子以较高的速度流向漏极,保证沟道电流的连续性。

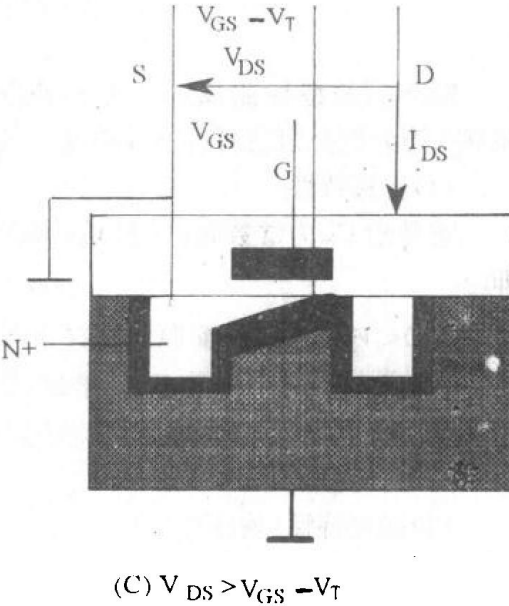


图 1.3 V_{DS} 对导电沟道的影响

图 1.4 是增强型 PMOS 管的结构图和符号,

它是 NMOS 的对偶形式(正如双极型器件中 PNP 管是 NPN 管的对偶形式)。使用时 V_{GS} 、 V_{DS} 的极性与 NMOS 相反,它的阈值电压 V_T 为负值。除了增强型 NMOS 和 PMOS 管外,还有耗尽型的 NMOS 管和 PMOS 管,读者可参阅文献[1.1]。

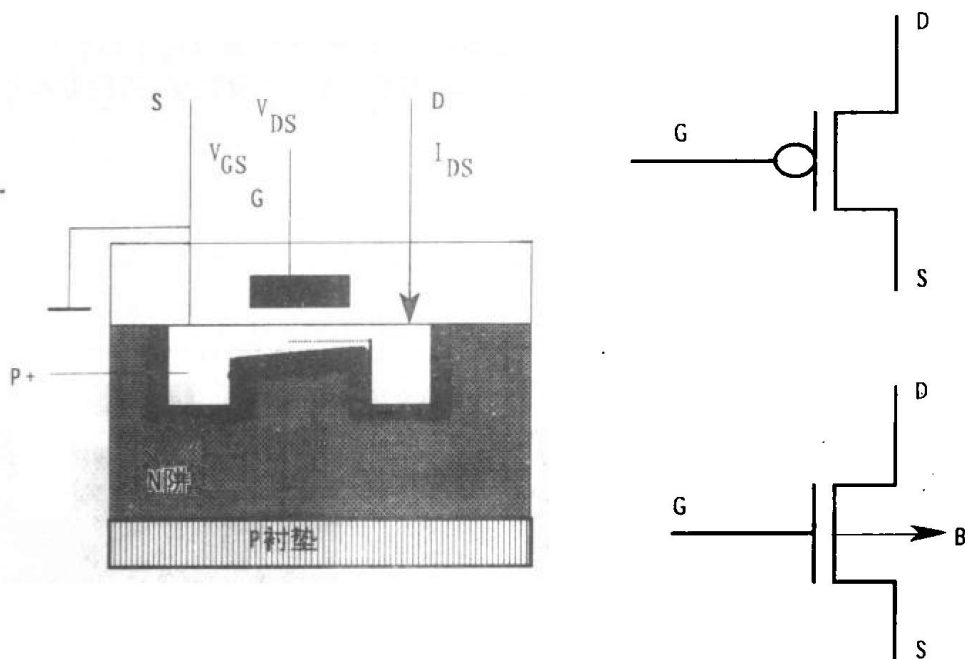


图 1.4 PMOS 管结构图、符号

1.2 MOS 管的特性曲线

MOS 管的特性曲线主要有转移特性和漏极特性(输出特性)两种,下面以增强型 NMOS 管为例介绍这两种特性曲线。

(1) 转移特性

它是指 V_{DS} 为常数时, I_{DS} 和 V_{GS} 间的关系。

即

$$I_{DS} = f(V_{GS}) |_{V_{DS}=\text{常数}}$$

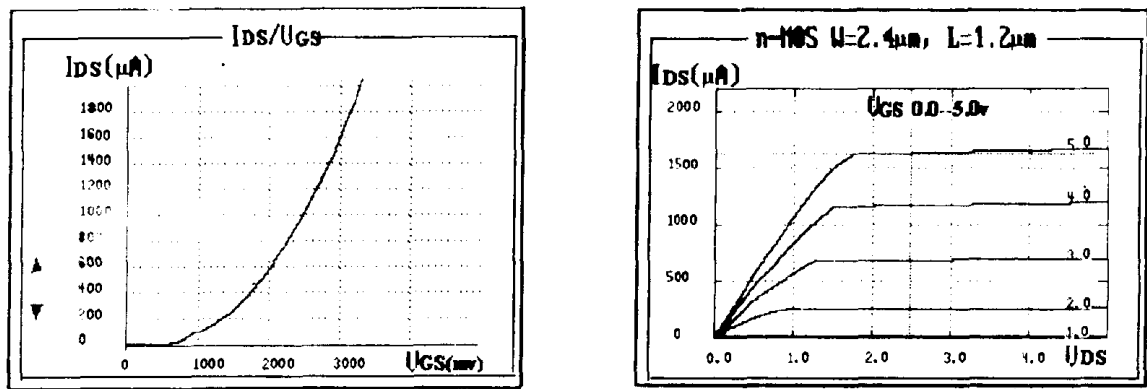
在 $0 < V_{GS} < V_T$ 时,漏源间没有导电沟道, $I_{DS} \approx 0$ 。在 $V_{GS} > V_T$ 后,漏源间产生了导电沟道,有电流 I_{DS} 流过。随着 V_{GS} 的增加,导电沟道加宽,沟道电阻减小,漏源电流 I_{DS} 将增加。由此看出栅源电压 V_{GS} 对漏源电流的控制作用。图 1.5(a) 为增强型 NMOS 管的转移特性(以 V_{DS} 为参变量)。

(2) 漏极特性(输出特性)

它是指 V_{GS} 一定时, I_{DS} 与 V_{DS} 间的关系。即

$$I_{DS} = f(V_{DS}) |_{V_{GS}=\text{常数}}$$

图 1.5(b) 是增强型 NMOS 管的输出特性。它分为三个区域。



(a) 转移特性

(b) 漏极特性

图 1.5 增强型 NMOS 管的特性曲线

* 截止区: $V_{DS} < V_T$, 在漏源之间未形成导电沟道, 因此 $I_{DS} \approx 0$ 。

* * 线性工作区: 图 1.5(b) 曲线靠近纵轴部分称作线性区。该区的特点是 $V_{DS} > V_T$, 在 V_{DS} 较小时, I_{DS} 几乎随 V_{DS} 增加而线性增加。

* * * 饱和工作区: 图 1.5(b) 曲线近似水平的部分称作饱和区。该区的特点是, 当 V_{DS} 增加到 $V_{DS} = V_{GS} - V_T$ 即 $V_{GD} = V_T$ 时, 沟道在漏区附近夹断, 此后若继续增加 V_{DS} , 则导电沟道中的夹断点向源区方向缓慢移动, 而 I_{DS} 基本保持预夹断时的数值, 故此区称饱和区。对应于不同的 V_{GS} , I_{DS} 数值不同, V_{GS} 越大 I_{DS} 越大, 特性曲线向上移动。若 V_{DS} 一定, 则 I_{DS} 随 V_{GS} 的增加近似地线性增加, 故此区也称放大区。MOS 管作为放大器时, 即工作在这个区域。

1.3 MOS 管的电流电压方程式及主要参数^[1.3]

为了对 MOS 集成电路进行设计, 还需定量地讨论 MOS 管线性工作区和饱和工作区的电流-电压方程式。图 1.6 是 NMOS 管的几何参数示意图。图中 W 为沟道宽度, L 为沟道长度, t_{ox} 为硅栅与沟道间的绝缘层厚度。

(注: 本节讲述的是基本方程式, 当器件的沟道长度 L 小于 5 微米时, 下述基本公式将作修正, 见第五章。)

1.3.1 线性工作区电流电压方程式

当 $V_{DS} < V_{GS} - V_T$ 时, 漏源电流 I_{DS} 随漏源电压 V_{DS} 的升高而增大, 电子从源区到漏区穿越沟道的时间 τ 随 V_{DS} 升高而减小。

$$\tau = \frac{L}{v} = \frac{L}{\mu E} = \frac{L^2}{\mu V_{DS}} \quad (1.1)$$

其中 v 为载流子的漂移速度; μ 为载流子在沟道区的迁移率, 在室温下, 电子迁移率