

# 模拟集成电路

器件、电路、系统及应用

[美] J. A. 康奈利 主编

李士雄 陈黎明 衣承斌 译

人民教育出版社

73.755  
556

# 模 拟 集 成 电 路

器件、电路、系统及应用

[美] J. A. 康奈利 主编  
李士雄 陈黎明 衣承斌 译

人民教育出版社

1110297

## 内 容 简 介

本书比较全面而详细地讨论了模拟集成电路的器件制造、电路设计、系统运行和应用，重视基本工作原理的叙述，涉及到模拟技术的宽广知识，介绍了直至本书出版(1975年)前模拟集成电路的最新成果。

本书可作为高等工科院校电力、无线电、半导体器件和自动控制等专业的师生和有关科技人员的参考书。

责任编辑：谭骏云

ANALOG INTEGRATED CIRCUITS

DEVICES, CIRCUITS, SYSTEMS, AND APPLICATIONS

J. A. CONNELLY

A WILEY-INTERSCIENCE PUBLICATION

John Wiley & Sons

1975

### 模拟集成电路

器件、电路、系统及应用

【美】J.A.康奈利 主编

王士斌 陈黎明 衣承斌 译

人民邮电出版社出版

新华书店北京发行所发行

浙江浦江印刷厂印装

\*

开本 787×1092 1/16 印张 18.25 字数 412,000

1981年10月第1版 1982年8月第1次印刷

印数 00,001—13,500

书号：15012·0356

定价：2.00 元

## 译者的话

J. A. 康奈利主编的《模拟集成电路：器件、电路、系统及应用》一书，是由美国哈里斯半导体公司的工程人员共同撰写的。由于作者们都具有丰富的实际工作经验，所以本书具有很多特点。

首先是取材比较合适。作者们强调了基本工作原理，又介绍了模拟集成电路直到本书出版前(1975年为止)的最新成果。第二，能够理论联系实际，既有一定的理论基础，又有实际应用的宽广知识。第三，本书具有一定的深度，在大学本科模拟电子技术的基础上，更前进了一步。

由于作者们都是搞实际工作的，缺乏从教学观点来阐述问题。如从教学的角度看，这是本书的不足之处。本书可作为电力、无线电、自控等专业的师生及有关工程科技人员的参考书。

本书第一、二章由李士雄，三、四、五、八章由陈黎明，六、七、九章由衣承斌译出，最后由李士雄审定了全部译稿。清华大学秦士同志在复校本稿时，做了许多润色和订正工作，特此致谢。由于译者水平有限，讹误或理解不够之处在所难免，敬希读者批评指正！

译者

1981.2.

## 前 言

在二十世纪的任何一门技术中,要准备写一本书,一个最大的潜在危险是,当这些文字落到纸上的时候,它们可能已经不再反映实际的技术发展水平了。我担心书过多了会有损读者,他消化了这些食品,结果只是很快地发现,他已经吸收了一些陈旧的东西,而这些东西,是由于啧啧赞美之词,才引起了他的食欲的。

所以我同意参加这一冒险工作,开初是持有很大的保留态度的。我最大的疑虑是关于全书的“平衡”问题:在微电子学任何方面的一本综合性的著作,能保持“及时”的完整的特色吗?作者们能够保持他们自诩的技术于恰当的地位吗?他们能够共同避免这种诱惑,即大肆宣扬他们的技术发展水平,只凭万花筒变化中一瞬即逝的景象而取得不适当甚至是过份的声誉吗?对过去十年所取得的真实进步而感到自豪,这并不是不适当或者完全冒失,如果能把过去积累起来的失败和成功的经验明智地总结出来,并把这些知识有说服力地表达出来的话。

更重要的是,我要确知,作者们对集成电路的基础和原理是否能给予足够的重视,他们能给读者对掌握这门技术的复杂性以扎实的基础吗?

形成我愿意参加的基础是对这些问题的回答:只有作者们尽量维持了他们的平衡——只有他们在竖立建筑物之前先奠定了坚实的基础,我们才能前进。

我很满意《模拟集成电路》一书已经忠实地符合了平衡的准则。虽然这本书只限于模拟器件的原理、设计、制造和应用,读者在这里会找到(或许是第一次在一本书内)一种还很成熟的行业的基本要素。实际上,我们已用尚不完善的语言尽量精确地纪录了工业中发生的事情。

可以理解,我对哈里斯(Harris)半导体公司的作者们的共同努力是引为骄傲的,他们给工业和技术知识的宝库,作出了意义深远的贡献。集成电子学仍然是一个新领域;我们每天都学到新的东西;然而自它诞生仅仅十二年以来,指导这一工业的理论基础和原理仍然顽强地保持不变。至少,我们已经细心地纪录了这些基本的东西;至多,我们会鼓舞那些更年青更勇敢的有头脑的人们。

不论至多或至少,我们的工业界总会更好些。

哈里斯半导体公司副董事长兼总经理

D. R. Sorchych

1974年8月

# 序

在大约十年的短时期内，模拟集成电路已经达到了成熟的阶段，其基本生产工艺、电路设计以及主要应用，都已经合理地明确了。现在把已经成为模拟集成电路“基础”的许多原理、设计和应用，汇编成一本系统的文献资料，已是十分合适的了。

随着第一批“线性”集成运算放大器的发展，引出了几乎无数的“线性”器件，充满了许多制造厂家的产品目录。目前流行的大量通用和专用的“线性”集成电路，使得我们很难确切地把它们都划为“线性”的。在本书中，我们选用具有更广泛意义的“模拟”一词来将本书所包含的内容范围更好地进行分类。

哈理斯半导体公司对模拟集成电路的发展作出了重大的贡献。本书介绍的一些以前未发表过的文献资料及有关的背景知识和原理，可以作为一种方便的工具，使感兴趣的人获得模拟集成电路广泛而适时有用的知识。

我们编写本书，目的是在对模拟集成电路中用到的有关制造、电路设计、系统运行和应用的各种原理，提供一个统一的和定性的理解。本书可作为工程和科学专家的一本有用参考书。如制造工程师、电路设计师、系统分析家、应用工程师，以及其它要扩充了解模拟集成电路的人。对固体器件和电路已有基本了解的教师、学生和技术人员也将发现本书特别有帮助，因为本书包含模拟集成电路许多实际有用的应用。

许多被公认为专家的工程师，提出了他们专业领域中的一些独特的见解。这些见解都已被采纳而且整理成了目前这本模拟集成电路统一和完整的书。本书的第一、二两章主要是由詹姆士·比塞姆 (James Beasom) 编写的，其中叙述了制造各种单片集成电路的基本步骤；讨论了数字和模拟元件制造原理之间的区别，并说明了模拟集成电路的标准制造方法；讨论并用图示说明了一些用来得到独特的元件特性(例如改善隔离技术、高频性能以及超  $\beta$  器件)的专门模拟制作技术。其它如目前的技术制造水平，它们所带来的局限性，以及技术进一步改善的展望，也都作了叙述。

第二章介绍了器件工程师常用来表征模拟元件特性的技术和模型，并把由这些特性表征而得到的典型结果与实验得到的结果作了比较；还叙述了集成电阻、电容和晶体管的优点和缺点，并与同类的分立元件进行了比较。利用计算机进行电路分析和设计这部分内容是由理查德·詹金斯 (Richard Jenkins) 叙述的。

第三章分成了基本的双极型电路结构和特殊电路结构两部分。我主要撰写的是第一部分，在编写基本的增益级和输出级时，得到了理查德·詹金斯的帮助。在特殊结构部分，利奥·恩日克斯 (Leo Enriques) 提供了 FET (场效应管) 电路、导纳抵消技术及正反馈网络几部分的材料。罗伯特·韦布 (Robert Webb) 叙述了改进型差动放大器、模拟混合电路和电阻网络结构；他和欧内斯特·色卜多克斯 (Ernest Thibodeaux) 还准备了模拟开关的材料。本章

还对电路结构中的一些原理作了叙述，并和前面两章提出的制造技术及器件特性联系起来。然后，这些电路就作为以后各章要讨论的模拟器件构造的基本构成单元。

唐纳·琼斯 (Donald Jones) 和我编写了第四章和第五章电压比较器及运算放大器的功能、运行原理和电路结构。其中叙述了这些器件的端口特性受制造过程、元件特性和电路设计的影响；引进了一些重要器件参数的典型技术要求，这是目前工艺水平所能达到的；探讨了由这些参数引进的实际限制，并且指出了测量和改善这些性能参数的专门技术。还通过对许多有用的专用电路的叙述，说明了电压比较器和运算放大器的多用性。为了改进给出的设计以增加应用功能，这两章还包括了一些可行的设计方法。

第六章介绍了几种具有专门功能的高级运算放大器的工作原理。欧内斯特·色卜多克斯撰写了第一只可编程放大器的材料，唐纳·琼斯和我准备了 PRAM\* 的内容。罗伯特·韦布和唐纳·琼斯合作，准备了单片斩波稳定放大器的材料。唐纳·琼斯还编出了第六章单片采样-保持放大器这一节。对这些放大器的无可比拟的特性连同它们的重要应用都作了介绍。

第七章叙述的是模拟多路选择器(复接器)，是由欧内斯特·色卜多克斯编写的。它讨论了定义多路选择器端口参数的电路方面考虑，并用几个实例进行图解说明。这些应用不仅指出了模拟器件的多用性，而且还证明了通过模拟开关技术常常能够得到多么优越的性能。

模拟和数字器件之间的接口都包括在第八章内。在这里，唐纳·琼斯和我合作编写了各种数-模和模-数转换技术，并说明市场上现有转换器的各种实际应用。

模拟集成电路包括的范围很广，我们用第九章锁相环路的组成和运行这一内容把全书结束了。本章从理想系统的运行、具体实现以及有选择的应用等观点讨论了锁相环路，以突出这些器件所具备的特殊性能。这些内容是从唐纳·琼斯和我本人所写的一系列的应用指南中编纂出来的。

虽然对每一课题都没有提供详尽深入的论述，但本书包含了足够的细节，使读者能得到每个所提课题的有用知识和有关术语。我们曾作出共同的努力，通过说明各课题间所存在的相互依存和联系，来叙述集成电路的全范围。本书不仅着重于叙述模拟集成电路是怎样制造、设计、分析和应用的，而且着重于说明为什么要采用专门制造技术、电路结构、设计思想等等，以达到各种应用所需的最新器件参数。

.....

对于当今的技术界来说，本书提供的模拟技术的范围已经足够宽广了。但是对于那些教师和学生，他们正造就着明天的技术界，我们参加本书编写工作的全体人员，热忱希望我们的努力，在某种不大的意义上来说，将当作他们朝向“现代化技术水平”迈进的一块踏脚石，这块踏脚石在此以前还没有过。

J. A. 康奈利 (Connelly) 1974 年

\* PRAM 为哈理斯半导体公司给可编程放大器取的英文商标名称。——译者

# 目 录

## 第一章 集成电路的制造

1.1 基本制造步骤 .....	2	1.4 特殊器件的制法 .....	14
氧化 .....	3	超 $\beta$ 晶体管 .....	14
光致抗蚀 .....	3	结型场效应晶体管 (JFET) .....	15
扩散 .....	6	金属-氧化物半导体场效应晶体管	
外延生长 .....	7	(MOS FET) .....	16
薄膜沉积 .....	8	高频晶体管 .....	17
1.2 标准隔离技术 .....	8	特殊电阻制法 .....	19
结隔离 .....	8	金属膜电阻 .....	19
介质隔离 .....	9	夹断电阻 .....	19
1.3 单片电路元件的形成 .....	10	离子注入 .....	20
横向 PNP 晶体管 .....	13	抗辐射器件 .....	20
衬底 PNP 晶体管 .....	13	1.5 结论 .....	22
MOS 电容器 .....	13	参考文献 .....	22
结电容器 .....	14		

## 第二章 用模型表征模拟集成电路器件的特性

2.1 模拟集成电路模型的特殊考虑 .....	24	双极型晶体管 .....	29
2.2 模拟集成电路电阻模型 .....	24	双极型晶体管的相配 .....	31
扩散电阻 .....	24	场效应晶体管模型 .....	31
薄膜电阻 .....	26	2.5 集成二极管 .....	33
2.3 模拟集成电路电容模型 .....	27	2.6 典型器件参数 .....	34
结电容模型 .....	27	2.7 利用计算机进行电路分析和设计 .....	35
MOS 电容模型 .....	28	2.8 结论 .....	35
2.4 晶体管模型 .....	29	参考文献 .....	36

## 第三章 模拟集成电路的基础结构

基本双极型结构 .....	37	特殊的电路结构 .....	60
3.1 差动放大器 .....	37	3.9 改良的差动放大器 .....	60
3.2 改良型差动放大器的电路结构 .....	41	3.10 场效应管电路 .....	60
3.3 恒流电路 .....	43	3.11 导纳抵消技术 .....	64
3.4 偏置网络 .....	45	基极电流的抵消 .....	64
3.5 电流镜和差动放大器 .....	47	中和 .....	66
3.6 射极跟随器 .....	49	中和 $h_{r1}$ .....	66
3.7 增益级 .....	50	中和 $h_{r2}$ .....	67
3.8 输出级 .....	53	自举 .....	68



3·12 正反馈网络 .....	69	3·16 电阻网络组态 .....	77
3·13 模拟混合电路 .....	70	3·17 结论 .....	79
3·14 受控振荡器 .....	73	参考文献 .....	80
3·15 模拟开关 .....	74		

#### 第四章 电压比较器

4·1 基本运用 .....	82	窗口检测器 .....	92
4·2 电压比较器的电路结构 .....	83	斯密特触发器 .....	93
4·3 电压比较器设计的实际考虑 .....	85	模拟电压-数字脉冲转换器 .....	94
4·4 电压比较器的应用 .....	90	4·5 应用须知 .....	95
过零检测器 .....	90	4·6 结论 .....	95
电平检测器 .....	92	参考文献 .....	96

#### 第五章 运算放大器

5·1 理想运算放大器 .....	98	单稳多谐振荡器 .....	116
5·2 运算放大器参数的定义 .....	99	正弦波振荡器 .....	118
5·3 运算放大器的应用 .....	101	5·5 有源滤波器 .....	119
反相放大器 .....	101	5·6 运算放大器的结构 .....	123
同相放大器 .....	102	5·7 实际运算放大器的限制 .....	124
差动放大器 .....	103	静态响应 .....	124
求和放大器 .....	104	动态响应 .....	126
电流-电压转换器 .....	105	功率带宽 .....	132
仪用放大器 .....	106	失调电压和失调电流及偏置电流 .....	133
模拟积分器 .....	108	热效应 .....	134
微分器 .....	109	噪声 .....	136
对数放大器 .....	109	5·8 运算放大器参数的测量 .....	139
稳压电源 .....	112	5·9 运算放大器电路的交流分析 .....	143
5·4 运算放大器的正反馈应用 .....	113	运算放大器的频率补偿 .....	146
方波发生器 .....	114	5·10 结论 .....	148
三角波发生器 .....	115	参考文献 .....	148

#### 第六章 高级放大器

6·1 可编程放大器 .....	150	6·3 采样-保持门控运算放大器 .....	177
使用须知 .....	167	采样-保持的应用 .....	180
6·2 斩波稳定放大器 .....	168	6·4 结论 .....	188
斩波稳定放大器的应用 .....	175	参考文献 .....	188

#### 第七章 模拟多路选择器(复接器)

7·1 多路选择器的功能运用 .....	190	开关参数 .....	195
7·2 多路选择器的参数 .....	194	7·3 多路选择器的应用 .....	196
模拟信号通道参数 .....	194	情况 I .....	198
数字输入参数 .....	195	情况 II .....	200

7.4 结论 .....	205	参考文献 .....	205
--------------	-----	------------	-----

## 第八章 数字-模拟和模拟-数字的接口

8.1 数字-模拟转换 .....	207	8.3 数/模转换器的实际限制 .....	223
数/模术语 .....	207	8.4 模/数转换的原理 .....	223
基本数/模转换技术 .....	208	计数器-斜坡模/数转换器 .....	224
数字控制器 .....	208	用于模/数转换的可逆计数器 .....	225
数/模转换器件 .....	210	逐次近似模/数转换器 .....	228
级联数/模转换器 .....	219	8.5 结论 .....	232
8.2 数/模转换的应用 .....	220	参考文献 .....	232

6

## 第九章 锁相环路 (PLL)

9.1 引言 .....	234	频率合成 .....	262
9.2 锁相环路原理 .....	235	用 PLL 控制电动机的转速 .....	266
鉴相器和滤波器 .....	235	数据调制解调器 .....	266
电压控制振荡器 .....	236	跟踪滤波器 .....	268
9.3 锁相环路的运行 .....	237	9.9 PLL 的参数 .....	268
9.4 PLL 系统的线性模型 .....	239	鉴相器 .....	269
情况 I: $\omega_i \neq \omega_o$ .....	240	电流控制振荡器 .....	269
情况 II: $\omega_i = \omega_o$ .....	240	闭环特性 .....	270
9.5 根据器件的特性曲线确定模型的参数 .....	241	9.10 结论 .....	270
9.6 PLL 的稳定性考虑 .....	246	参考文献 .....	270
9.7 PLL 的稳态响应 .....	253	附录 A 输出电导的推导 .....	272
9.8 PLL 的应用 .....	254	附录 B $h_{ob}$ 抵消技术的推导 .....	274
FM 鉴频器 .....	257	全书参考文献 .....	277
AM 检波器 .....	261		

# 第一章 集成电路的制造

单片集成电路是电路元件的一种集合，这些电路元件形成于一片单独的半导体材料之内或其上，并且互相连接起来，成为能完成一项预期功能的电路。各电路元件在电气方面通常是互相隔离的。本书所讨论的电路和制造方法，都是利用平面技术\*形成于一单片衬底之内或其上的。“平面”这个术语，不能照它字面上那样理解为两维平面的意义。在集成电路含义中，平面的意思是指电路元件的形成，可在硅衬底的表面上，也可以伸展到表面之下。但是，在通过一系列为形成各元件而采用的制造步骤之后，半导体表面的平面仍然保持相对的平，不会改变。

在平面技术中，许多完全相同(以下简称全同——译者)的电路同时形成在一片通常称为切片或底圆的圆形硅片上。图 1·1(a) 表示一片切片或底圆的样品，其典型尺寸为直径 2 吋，厚 15 密尔\*\*。一阵列全同电路的图形盖满了整个切片或底圆的表面。根据需要集成的个别电路的尺寸大小，在一片单独的切片或底圆上，这个阵列所包含的电路数目，可在大约 100 到 1000 以上的任意数目之间 [见图 1·1(b)]。当切片或底圆通过制造工序中的每一操作过程时，用以形成电路的每个制造步骤都同时加到阵列中的每一单元。在所有制造步骤都完成之后，把切片或底圆分割，得出每个集成电路(称为路片)并放进合适的封装中。图 1·2 为一集成电路路片的微型照片。典型地说，模拟集成电路路片含有 50 个以上的个别电路元件。每个电路元件都形成在硅底圆而它们在电学上互相隔离的区域内。

在随后就要说明的一种方式下，经过选择的杂质被引入硅底圆内。这些杂质改变了半导体材料的分子晶格结构，使硅底圆上经过选择的区域内硅原子外层的价电子层具有多余电子或缺少电子。电子过多的区域造成 N 型半导体材料，电子短缺的区域造成 P 型半导体材料。P

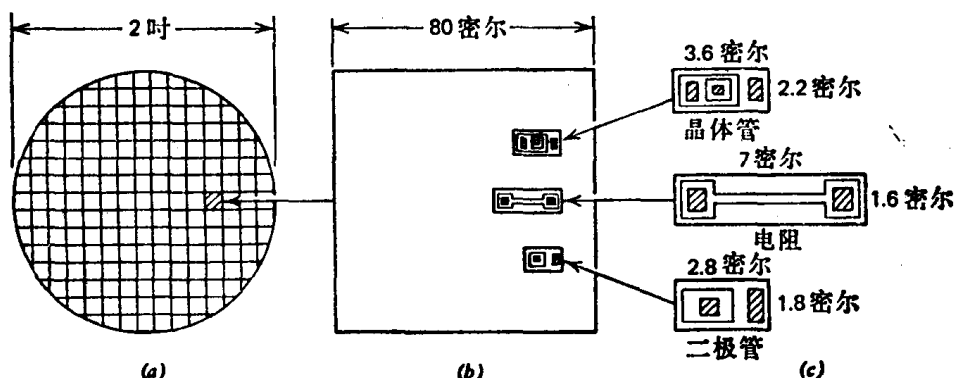


图 1·1 一个集成电路的制造。(a)开始的底圆。(b)集成电路路片。(c)个别电路元件。

\* 平面 (Planar) 是美国仙童公司 (Fairchild) 请准专利的一种制造方法。

\*\* 1 密尔 (mil) =  $10^{-3}$  吋。

1110297

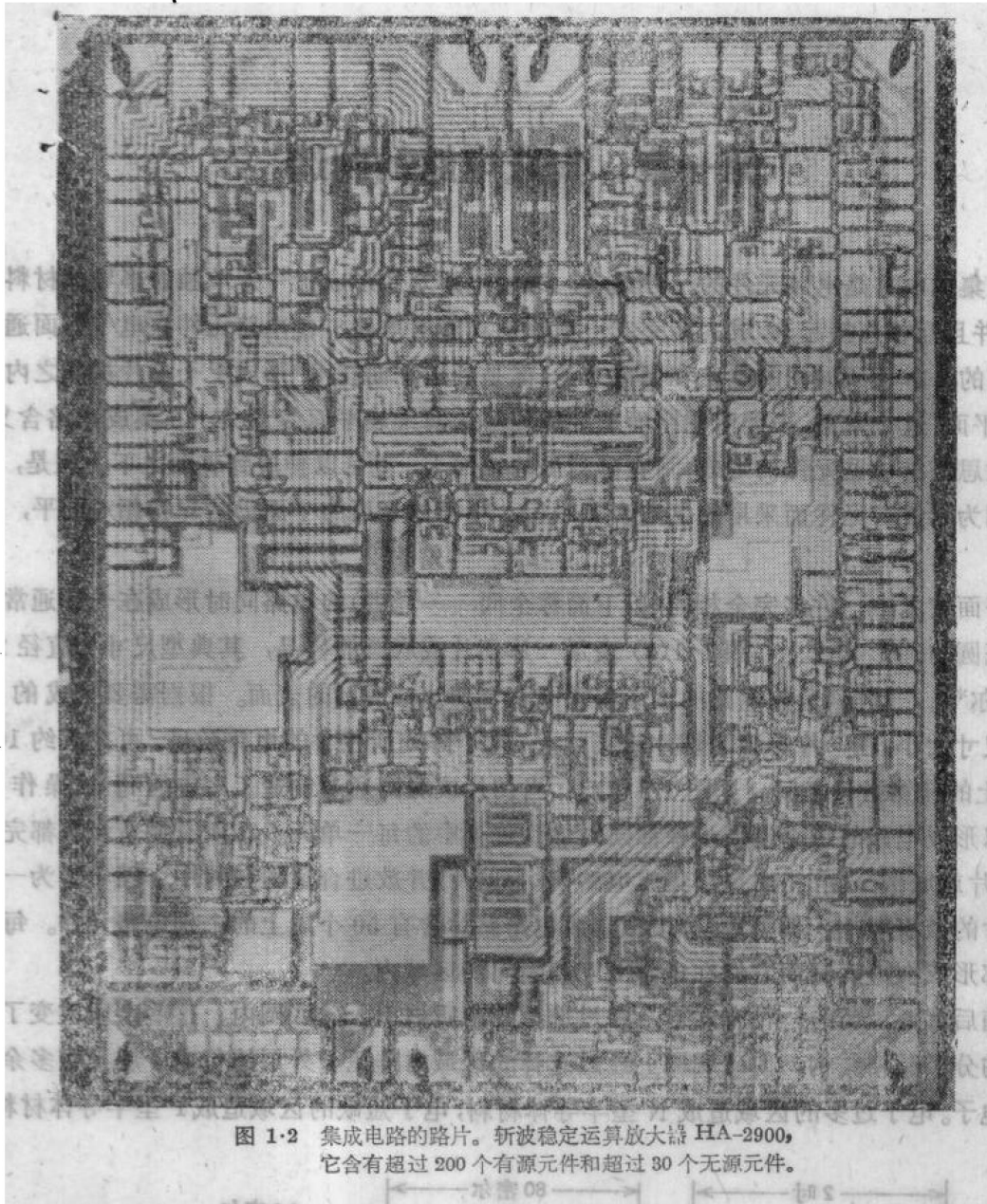


图 1-2 集成电路的芯片。斩波稳定运算放大器 HA-2900，它含有超过 200 个有源元件和超过 30 个无源元件。

型和N型材料相邻的交界处便形成面积和深度都有限的 P-N 结。这些 P-N 结的形成及与之相关的几何状态便产生电阻、电容、二极管和晶体三极管等各种集成电路元件。在这些元件的表面形成一层绝缘层，其中部分绝缘层又被有选择地除去，以便能够和外界连接。这些被除去绝缘层的表面，与外界各端点的接触是贴切的。然后，将这些元件由做成膜片的金属薄膜在绝缘表面上连接起来，其情形和在一单层印刷电路底板上把各元件连接起来极其相象。现在我们来讨论对所有单片集成电路的制造都是基本的各个步骤。

### 1.1 基本制造步骤

用来制造集成在一块单片衬底上的各个元件并把它们连接起来的五个基本工艺如下：

#### 1. 氧化。

：

2. 光致抗蚀和光刻。
3. 扩散。
4. 外延生长。
5. 薄膜沉积。

我们对每一基本工艺进行简明的讨论,为本章以后各节更专门化制造技术提供基础。

## 氧化

在第一个基本制造步骤——氧化中,把硅底圆加热到一相当高的温度(800—1200°C),然后通入氧气或饱和水蒸气,使硅表面的原子与氧结合,形成一薄层非晶体的二氧化硅( $\text{SiO}_2$ ),它起绝缘体的作用。当厚度适当( $<50 \text{ k}\text{\AA}^*$ )时,这一二氧化硅层能紧附在硅片的表面上。这层二氧化硅没有细孔,在硅片的表面上是连续均匀的。这样,薄层的作用就象一层绝缘体,保护硅片的内部不受外界的污染。这一氧化层在大多数酸中都不溶解,具有化学稳定性。然而, $\text{SiO}_2$ 溶于氢氟酸中,因而这种酸能够用来去除硅薄片上被选取部分的氧化物。这就是下面要讨论的第二个基本步骤。

## 光致抗蚀

第二个基本制造步骤叫光致抗蚀(PR)\*\*。各个P区、N区和薄膜层在硅表面上的图形的范围和形状,都是由光致抗蚀造型的方法形成的。光致抗蚀工艺利用一种叫做掩模的玻璃片,它具有明区和暗区,它们的形成很象照相负片。暗区复制一个图形阵列,盖满整个掩模的表面。阵列中的每一图形对应于一个独立的电路,而在一个掩模上的每一图形都是完全相同的。图1·3示出几个单独掩模的图样和一个图形阵列。

掩模上的图形通过光致抗蚀工艺转移到硅薄片上。要做到图形的转移,先是在硅薄片表面涂上一薄层( $\sim 7 \text{ k}\text{\AA}$ )叫做光致抗蚀剂的光敏液体材料,这种化学材料在硅薄片表面形成一层透明薄膜。然后用一套对准装置,通过显微镜观察掩模和硅片上的图形,使掩模上的图形和上述硅片上的图形(或很多图形)对准。当对准达到要求时,压下硅薄片使之与掩模表面接触,然后将掩模-光致抗蚀剂-硅片组成的三层结构暴露在紫外线(UV)\*\*\*中,紫外线穿过玻璃掩模上的明区,投射到光致抗蚀剂上。掩模的暗区阻止紫外线到达光致抗蚀剂上。而射到光致抗蚀剂上的紫外线使光致抗蚀剂聚合。曝光以后,硅片浸入二甲苯溶液中,这溶液溶解硅片上在掩模暗区下未聚合的光致抗蚀剂,而使被聚合的光致抗蚀剂保存下来。下一步是把硅片浸进一种氢氟酸的腐蚀液中,它溶解因光致抗蚀剂被除去而曝露出来的二氧化硅层。聚合的光致抗蚀剂不溶于氢氟酸中。所以光致抗蚀步骤是用来按掩模定好的图形,在硅片的 $\text{SiO}_2$ 层上产生窗口。这些窗口提供直通硅衬底的出入口,在下一基本步骤——扩散中,杂质就由这里渗透进去。在光刻之后,要用硫酸溶液除去留下来的被聚合的光致抗蚀剂。硫酸只溶解光致

\*  $1 \text{\AA} = 1 \text{ 埃} = 10^{-8} \text{ 米}$ 。

\*\* PR 是光致抗蚀的英文缩写。——译者

\*\*\* UV 是紫外线的英文缩写。——译者

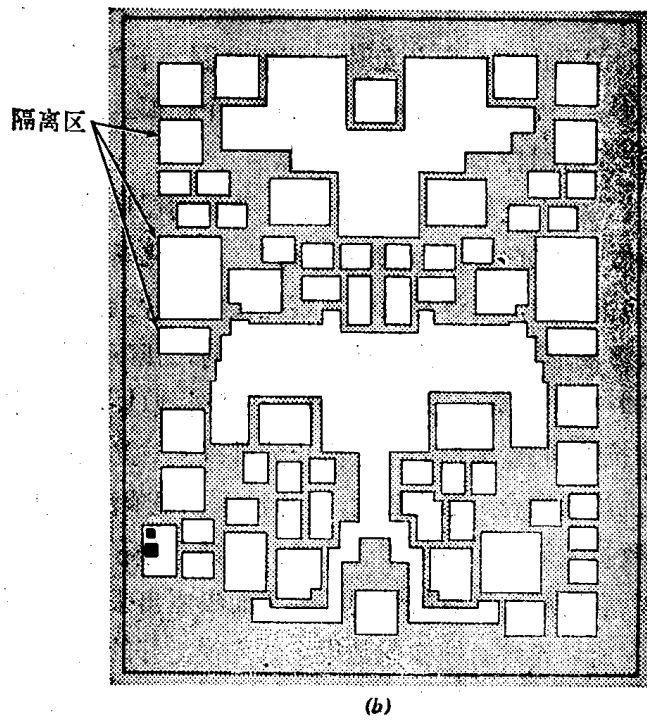
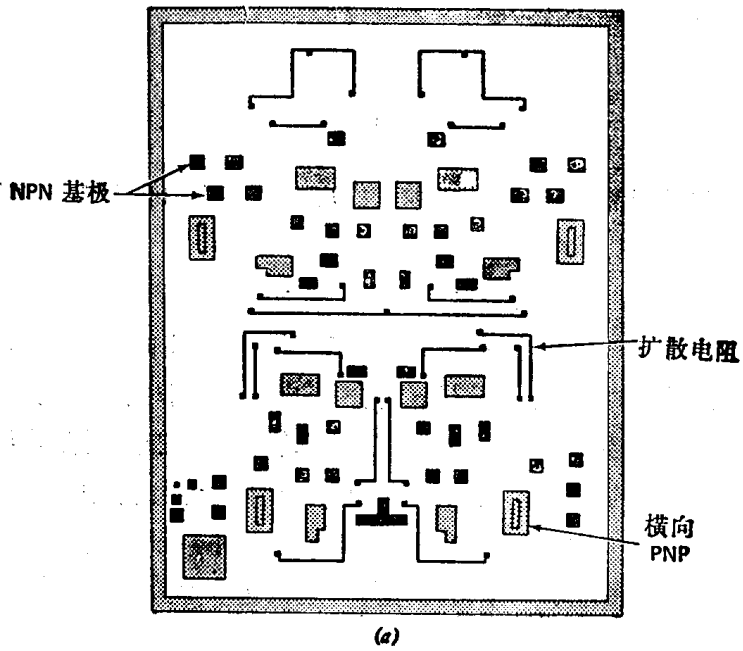
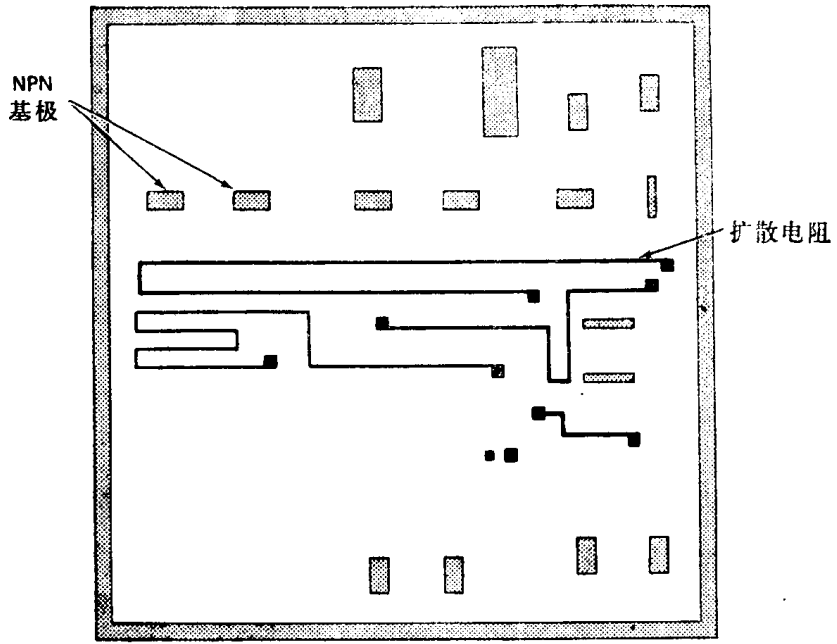
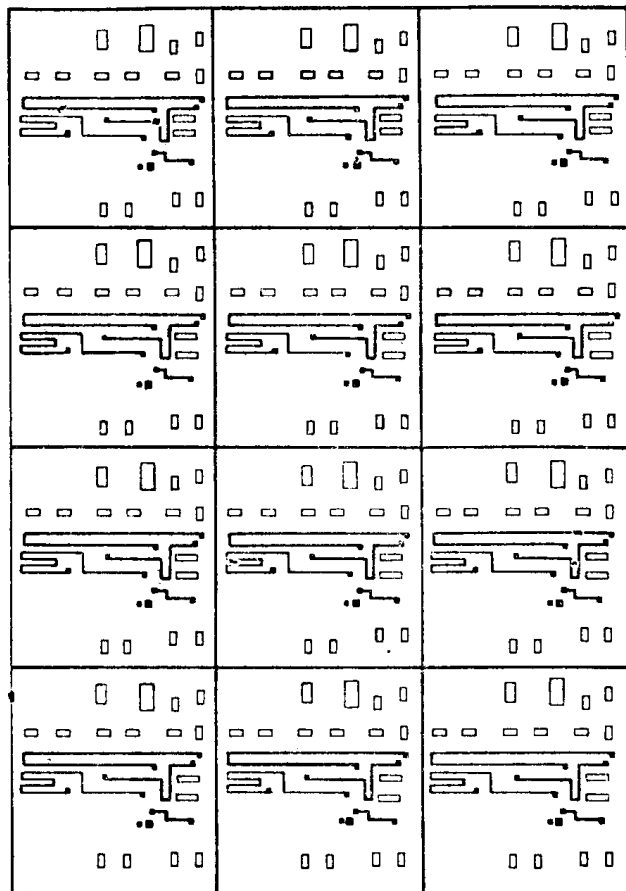


图 1-3 用于光致抗蚀步骤中的典型掩模，目的在建立 (a) 结隔离岛中的扩散电阻和 NPN 基极。



(c)



(d)

(b)介质隔离中的隔离岛,(c)介质隔离中的 NPN 基极和扩散电阻,(d)缩小掩模,(c)以形成图形阵列。

抗蚀剂,不影响氧化层。常用复合有机酸来除去聚合的光致抗蚀剂,因为这些酸不损害铝。铝是在随后的制造步骤中用来连接各电路元件的。

### 扩散

扩散是用来形成各个P区和N区的第三个基本工艺。各种电气元件是通过精心设计P区和N区的位置、几何形状和相互的连接而产生的。在扩散过程中,受热激发的微粒因杂乱运动而重新分布,它们从浓度高的区域向浓度低的区域扩散,直到建立起浓度平衡为止。扩散过程可用数学式描述如下:

$$\frac{\partial N(x, y, z, t)}{\partial t} = D(T) \nabla^2 N \quad (1.1)$$

其中  $N$  为空间一点  $x, y, z$  在时间  $t$  的杂质原子浓度,  $D$  为扩散系数,它本身是温度  $T$  的函数。

在集成电路制造过程中,为了产生P型和N型区,要把一些叫做杂质的元素导电变性剂扩散到硅的晶体结构中去。用来产生N型材料的杂质是砷(As)、锑(Sb)和磷(P);而硼(B)则为常用形成P型材料的杂质。在一次扩散过程中,一种处于气态的杂质通过高温(800—1250°C)下的硅片周围,杂质便扩散入硅片任何被曝露部分的表面。先前由  $\text{SiO}_2$  覆盖的那个表面面积则阻止杂质原子的扩散,因为杂质在  $\text{SiO}_2$  中的扩散系数很小。在几个小时的实际扩散时间内,大约  $7 \text{ k}\text{\AA}$  厚的氧化层即足以防止数目巨大的杂质原子到达氧化层下面的硅中去。

硅区的特性由该区的净杂质浓度决定,即

$$N_{\text{net}} = N_A - N_D \quad (1.2)$$

其中  $N_A$  为受主(P型杂质)浓度,  $N_D$  为施主(N型杂质)浓度。如果  $N_{\text{net}}$  为正,该区就称为P型;如果  $N_{\text{net}}$  为负,该区就称为N型。

当一种导电性的杂质扩散进反极性杂质的硅晶体中去时,便形成一个P-N结。因为杂质原子是从硅片表面浓度高的区域扩散到浓度低的区域,所以扩散层在硅片表面具有最大的杂质浓度。杂质浓度随进入硅片的深度而单调地减小。P-N结沿一条边界出现,在这条边界上,杂质原子的浓度达到了与基础材料中杂质原子浓度相等的浓度等级。这个基础材料就是我们要对它进行扩散的。按照式(1.2),P-N结出现在  $N_{\text{net}}$  等于零的一条边界上。

扩散层的特性是由结深和薄层电阻两个重要参数来表征的。结深和薄层电阻都是由控制扩散过程得到的,而与扩散所通过的氧化物窗口的形状无关。结深就是从硅片表面到P-N结边界所量得的距离。薄层电阻就是对这一层有效掺杂程度的一种量度,可表成

$$R_s = \frac{\rho_{\text{avg}}}{x_j} (\Omega/\square) \quad (1.3)$$

其中  $\rho_{\text{avg}}$  为扩散区平均电阻率,单位为欧-厘米;  $x_j$  为结深,单位为厘米。薄层电阻的量纲为欧姆,它也用欧姆每方( $\Omega/\square$ )表示。掺杂区的平均电阻率由下式给出:

$$\frac{1}{\rho_{\text{avg}}} = \frac{q}{x_j} \int_0^{x_j} N(x) \mu(x) dx \quad (1.4)$$

其中  $q$  为电子电荷( $1.6 \times 10^{-19}$  库),  $N$  为杂质浓度(原子数/厘米<sup>3</sup>),  $\mu$  为杂质的迁移率(厘米<sup>2</sup>/



伏-秒)。要注意  $N$  和  $\mu$  都是离硅片表面的距离  $x$  的函数。

一个如图 1.4 所示长  $l$  宽  $w$  厚  $x_j$  的扩散区，在  $A$  和  $B$  两端之间的有效电阻可根据下式求得：

$$R = \frac{\rho_{avg}}{x_j} \frac{l}{w} = R_s \frac{l}{w} (\Omega) \quad (1.5)$$

比值  $l/w$  是一个表征扩散图形范围的参数，称为图形的方数。因此薄层电阻的单位就是欧姆每方。

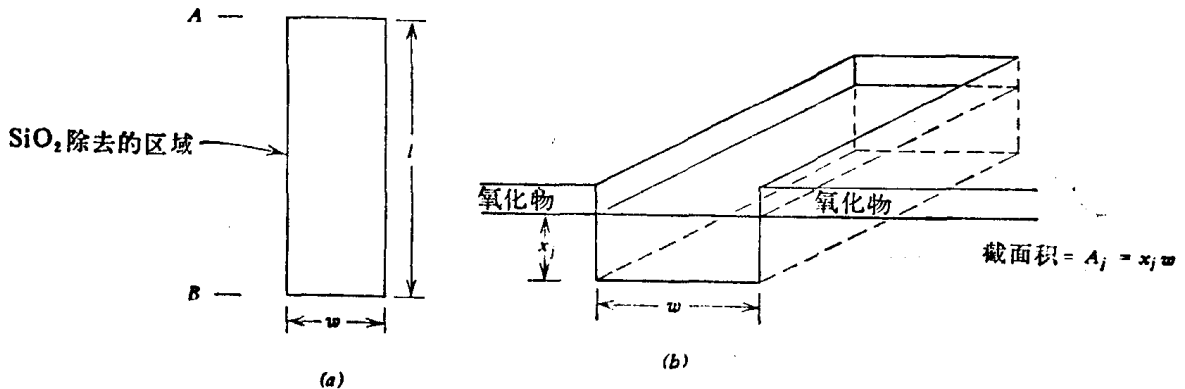


图 1.4 扩散电阻的几何图形。(a)顶视图。(b)截面图。

### 外延生长

外延生长是第四个基本制造工艺。在这一工艺中，一层半导体物质直接形成在硅片的上部(参看图 1.5)。完成外延生长的方法，是把含有两种或多种化学物的气流，通过加热硅衬底的上部，在允许化学物发生化学反应的条件下，化学物分解并留下所指望的半导体层在加热硅衬底的表面上。

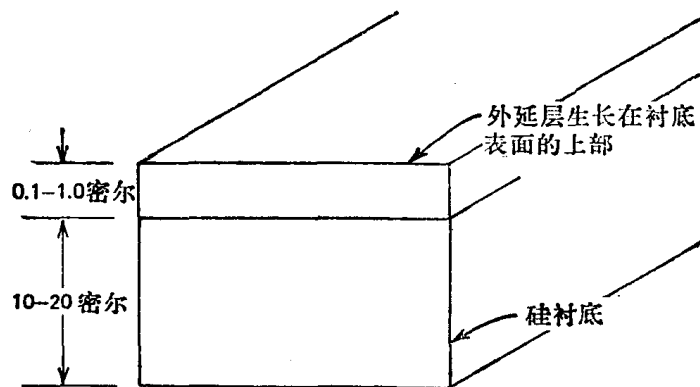


图 1.5 外延生长。

在集成电路制造中，通常用外延生长法在 P 型硅衬底上形成一层 N 型单晶硅层，作为随后要叙述的制造结隔离电路的一部分。这一基本硅层是让四氯化硅和氢的气体通过硅片上部而形成的，硅片要加热到大约  $1150^\circ\text{C}$ 。在这样的高温下，氢将  $\text{SiCl}_4$  还原，其化学反应式为

