

计算机操作实验指导丛书

微型计算机原理与接口技术 实验指导书

韩进宏 贾鹏 编

4.7
4/1

UANJIYUJIEKOU

机械工业出版社

(京) 新登字 054 号

本书是为学习《微型计算机原理与接口技术》课程而编写的实验指导书。全书共分5章,包括单板机和单片机的实验内容。前2章介绍单板机和单片机开发系统的使用,后3章分别是单板机和单片机编程及接口方面的实验。共安排16个实验单元。其中,3个单元为单板机原理实验,6个单元为单板机接口技术实验,7个单元为单片机应用系统实验。

本书可作为大专院校师生学习《微型计算机原理与接口技术》课程的实验教材,也可供广大工程技术人员阅读。

图书在版编目(CIP)数据

微型计算机原理与接口技术实验指导书/韩进宏,贾鹏
编. —北京:机械工业出版社,1994.12
(计算机操作实验指导丛书/张新义,陈凤崇主编)
ISBN 7-111-04332-4

I. 微… I. ①韩… ②贾… II. ①微型计算机-理论②
微型计算机-接口设备 IV. ①TP360.1②TP364

中国版本图书馆CIP数据核字(94)第05734号

出版人:马九荣(北京市百万庄南街1号 邮政编码100037)
责任编辑:徐彤 版式设计:王颖 责任校对:刘志文
封面设计:姚毅 责任印制:卢子祥

三河宏达印刷厂印刷·新华书店北京发行所发行

1994年12月第1版·1994年12月第1次印刷
787mm×1092mm¹/₁₆·7.75印张·181千字
0 001—6300 册
定价 6.55 元

5507800

总 序

随着计算机技术的迅速发展,计算机的应用已渗透到各个领域,并发挥着越来越大的作用。计算机语言程序设计及其应用方面的课程现已成为我国高等院校各个专业的必修课。根据多年的教学和科研工作的经验和体会,我们认为要真正培养适应现代科学技术发展的人才,计算机知识与应用的教学应逐步加强,不仅要加强理论知识的教学,还要加强实践环节,给学生提供更多的设计、调试和操作的机会,使学生在实践中增长才干,把知识转化为能力,这是提高计算机教学质量的重要环节。鉴于此,我们组织了多年讲授和指导计算机类课程的教学与实验的教师编写了这套计算机操作实验指导丛书。

本丛书包括6个分册,由张新义、陈凤崇担任主编,辛世界、李爱华、唐国良担任副主编。各分册书名及编者如下:

1. 《BASIC 语言实验指导书》,辛世界、陈凤崇编。
2. 《Pascal 语言实验指导书》,刘世美、张新义编。
3. 《FORTRAN77 语言实验指导书》,王建诚、李爱华编。
4. 《FoxBASE+实验指导书》,李爱华、王建诚编。
5. 《C 语言实验指导书》,唐国良、董延编。
6. 《微型计算机原理与接口技术实验指导书》,韩进宏、贾鹏编。

本书在组织和编写过程中,得到山东工程学院刘永鑫教授的热情支持和指导,编者在此表示衷心的感谢。

由于作者的水平和实践经验的限制,本书必定有不少错误之处,敬请读者不吝指正。

张新义

陈凤崇

1994年3月

前 言

《微型计算机原理与接口技术》是一门实践性很强的课程，真正理解和掌握好有关的理论知识，必须要多动手编程，多动手做实验，否则难以达到预期的目的。本书是为张新义等主编的《微型计算机原理与接口技术》（机械工业出版社）教材配套而编写的实验指导书。

本书不交待基本原理，重点突出实验环节的各项内容，并遵循由浅入深、由简到繁的规律，使学生逐步增强动手能力。全书共分5章，包括TP801单板机和单片机两方面内容的实验。第一章介绍TP801单板机及其使用方法，第二章介绍通用单片机仿真器及其使用方法，第三章是单板机系统编程实验，第四章是单板机系统接口实验，第五章是单片机应用系统实验。每章均安排若干实验单元。

本书由韩进宏编写第二、五章，贾鹏编写第一、三、四章。

由于编者水平所限，书中难免存在许多缺点和错误，诚请广大读者指正。

作者

1994年4月

目 录

总序

前言

一、TP801 单板机及其使用方法	1
(一) TP801 单板机的主要性能及组成结构	1
(二) TPBUG 监控程序简介	9
(三) TP801 单板机使用说明	18
(四) 实验板的结构及应用	25
二、通用单片机仿真器 SICE 及其使用方法	28
(一) SICE 系统的结构和功能	28
(二) SICE 的使用方法	33
(三) SICE 基本操作命令	35
三、Z80 汇编语言程序的设计、调试与运行	43
(一) TP801 单板机编程指导	43
(二) TP801 单板机编程实验	45
四、TP801 单板机接口技术实验	62
(一) Z80-PIO 接口实验	62
(二) Z80-CTC 接口实验	65
(三) Z80-SIO 接口实验	70
(四) 存储器扩充实验	74
(五) D/A、A/D 转换实验	75
(六) 步进电机的微机控制实验	77
五、单片机应用系统实验	84
(一) SICE 仿真器使用和编程实验	84
(二) 单片机最小应用系统实验	88
(三) 单片机并行接口实验	90
(四) 单片机串行接口实验	93
(五) 数模转换器接口实验	95
(六) 模数转换器接口实验	98
(七) 单片机控制双坐标绘图仪实验	99
参考文献	116

一、TP801 单板机及其使用方法

(一) TP801 单板机的主要性能及组成结构

近年来,微处理器/微型计算机的发展十分迅速。它的应用已深入到工业、农业、国防、科研、教育、管理以及日常生活(如家电、玩具)等各个领域。在自动控制和仪器仪表方面的应用尤为突出。随着大规模集成电路的发展,微处理器/微型计算机必将对计算机工业和计算机应用产生深远的影响。

Z80 单板机和其他计算机一样,是由中央处理单元(CPU)、存储器(RAM、ROM)、输入/输出(I/O)设备、接口电路(PIO、CTC)以及键盘和显示器组成。

TP801 单板机作为“智能”部件,可用于生产过程控制、各种仪器和仪表或机械的单机控制、数据处理等等。它既可独立应用在小型自动控制系统中,又可用于分布系统中的前沿控制。该机尤其适合于初学者学习微型计算机的硬件、指令系统、编写程序的方法和技巧。

1. TP801 单板机的主要技术特性

(1) 中央处理单元(CPU) TP801 单板机的 CPU 有两种规格:一是 Z80-CPU,其时钟频率为 1.9968MHz,时钟周期为 $0.5\mu\text{s}$;另一是 Z80A-CPU,这种规格的 CPU 时钟频率为 3.9936MHz,时钟周期为 $0.25\mu\text{s}$ 。

(2) 存储器 RAM 为 4K 字节的 2114 静态读写存储器,也可只使用 2K 字节。ROM 为 2K 字节,编入监控程序 TPBUG 或 TPBUG-A。PROM 插座 2 个,可插入两片 2K 字节的 PROM 或 EPROM。此外尚有 6K 字节的存储空间供用户扩充。

(3) 输入/输出设备 TP801 单板机的输入设备是一简易十六进制键盘和附设的 12 个功能键。

TP801 的输出设备有:

1) 显示器 由 6 位 7 段 LED 显示管组成。

2) 盒式录音机接口 用来将 RAM 中信息转储到录音磁带上和把记录在磁带上的信息装入单板机的内存中。

3) I/O 可编程接口 TP801 机有两个可编程 I/O 接口:一个是并行输入输出可编程接口 Z80-PIO,有两个独立的通道全供用户使用;另一个是计数器/定时器电路 Z80-CTC,它有 4 个通道,其中 0 通道供用户使用,其余 3 个通道由 TPBUG-A 占用。

TP801 单板机能很方便地配备微型打印机作为外设,并能很方便地配备实验板供教学实验和单板计算机科研实验使用。

(4) 中断功能 外部中断可选用 3 种可屏蔽中断方式,即方式 0、方式 1 和方式 2,其中方式 2 中断功能最强。这 3 种中断方式可由用户指令设置。

(5) EPROM 编程 板上有一个完整的 EPROM 编程器,便于用户固化用户程序。

(6) 按键 按键共有 28 个,十六进制数字键 16 个,命令键 12 个,使用方法将在本章第

第三节中详细说明。

(7)S-100 总线插座 板上提供两组具有 S-100 总线标准的插座,供用户扩展 TP801 机的功能。

S-100 总线是美国 MITS 公司在 1975 年制定出来的。它是以 8080 为核心的微型计算机系统的内总线标准。该总线共有 100 条引线,故称 S-100 总线。早期的 S-100 总线规定有 8 条数据输入线、8 条数据输出线、16 条地址线、8 条中断线、8 条电源线和 39 条控制线,其他引线脚未用或保留待用。由于设计不合理,存在着总线各脚定义不明确、机种适应能力不强、分线不合理、电源电压不够标准、不适宜用于多处理机系统等问题。因此,美国 IEEE 委员会于 1979 年进行了修订,作为 IEEE 委员会的标准 IEEE-696 推荐出来。新 S-100 总线较旧 S-100 总线有如下一些改进:

- 1) 把定时改为与 8080 微处理器定时无关,以适用于多种微处理器。
- 2) 增加了总线仲裁机构,适用于多处理机系统。
- 3) 删除了一些定义不明、用途不大的控制线,增加了一些必要的控制线,使控制线简明清楚。
- 4) 扩充了地址线,存储器地址线从 16 位扩充到 24 位,I/O 接口地址从 8 位扩充到 16 位。
- 5) 地线从 2 根增加到 5 根。

由于作了上述一些改进,所以新 S-100 总线是目前应用得比较广泛的一种微型计算机系统总线。新 S-100 总线规定插板元件面和焊接面各有 50 个引脚,各引脚的定义见表 1-1。

表 1-1 S-100 总线引脚定义

引脚	信号名称	引脚功能说明
1	+8V	电源(未稳压),瞬时最小电压大于+7V,瞬时最大电压小于+25V
2	+16V	电源(未稳压),瞬时最小电压大于+14.5V,瞬时最大电压小于+35V
3	XRDY	外部准备好信号
4	$\overline{VI_0}$	向量中断线 0
5	$\overline{VI_1}$	向量中断线 1
6	$\overline{VI_2}$	向量中断线 2
7	$\overline{VI_3}$	向量中断线 3
8	$\overline{VI_4}$	向量中断线 4
9	$\overline{VI_5}$	向量中断线 5
10	$\overline{VI_6}$	向量中断线 6
11	$\overline{VI_7}$	向量中断线 7
12	$\overline{NMI}$	非屏蔽中断
13	$\overline{PWRFIL}$	电源故障总线信号
14	$\overline{DMA_3}$	暂时性主设备优先权位
15	A ₁₈	扩充地址线 18
16	A ₁₆	扩充地址线 16
17	A ₁₇	扩充地址线 17

(续)

引脚	信号名称	引脚功能说明
18	$\overline{\text{SDSB}}$	控制信号线
19	$\overline{\text{CDSB}}$	控制信号线
20	GND	系统地
21	NDEF	未定义
22	$\overline{\text{ADSB}}$	使 16 个地址进入高阻态的控制信号
23	$\overline{\text{DODSB}}$	使 8 个数据线进入高阻态的控制信号
24	ϕ	总线主设备定时信号
25	$\overline{\text{PSTVAL}}$	状态有效选通
26	PHLDA	处理机的保持回答信号
27	RFU	保留为将来使用
28	RFU	保留为将来使用
29	A ₅	地址线 5
30	A ₄	地址线 4
31	A ₃	地址线 3
32	A ₁₅	地址线 15
33	A ₁₂	地址线 12
34	A ₉	地址线 9
35	DO ₁ /DATA ₁	数据输出位 1, 双向数据位 1
36	DO ₀ /DATA ₀	数据输出位 0, 双向数据位 0
37	A ₁₀	地址线 10
38	DO ₄ /DATA ₄	数据输出位 4, 双向数据位 4
39	DO ₅ /DATA ₅	数据输出位 5, 双向数据位 5
40	DO ₆ /DATA ₆	数据输出位 6, 双向数据位 6
41	DI ₂ /DATA ₁₀	数据输入位 2, 双向数据位 10
42	DI ₃ /DATA ₁₁	数据输入位 3, 双向数据位 11
43	DI ₇ /DATA ₁₅	数据输入位 7, 双向数据位 15
44	SMI	状态信号, 取操作码周期
45	SOUT	状态信号, 输出操作周期
46	SINP	状态信号, 输入操作周期
47	SMEMR	状态信号, 存储器读周期
48	SHLTA	状态信号, 响应暂停指令 H-ALT
49	CLOCK	2MHz 时钟信号, 占空比 40%~50%
50	GND	系统地
51	+8V	电源, 未经稳压
52	-16V	电源, 未经稳压, 瞬时最大值小于 -14.5V, 瞬时最小值大于 -35V
53	GND	系统地
54	$\overline{\text{SLAVECLR}}$	从设备的复位信号
55	$\overline{\text{DMA}_0}$	暂时性主设备优先权 0

(续)

引脚	信号名称	引脚功能说明
56	$\overline{\text{DMA}}_1$	暂时性主设备优先权 1
57	$\overline{\text{DMA}}_2$	暂时性主设备优先权 2
58	$\overline{\text{SXRQ}}$	请求 16 位从设备建立 SIXTN * 信号
59	A_{19}	扩充地址线 19
60	$\overline{\text{SIXTN}}$	16 位从设备响应 $\overline{\text{SXRQ}}$ * 而产生的信号
61	A_{20}	扩充地址线 20
62	A_{21}	扩充地址线 21
63	A_{22}	扩充地址线 22
64	A_{23}	扩充地址线 23
65	NDEF	未定义信号
66	NDEF	未定义信号
67	$\overline{\text{PHANTOM}}$	禁止正常从设备工作, 而允许虚拟从设备工作
68	MWRT	存储器写选通信号
69	RFU	保留为将来使用
70	GND	系统地
71	RFU	保留为将来使用
72	RDY	外部准备好信号
73	$\overline{\text{INT}}$	中断请求信号
74	$\overline{\text{HOLD}}$	请求处理机进入保持状态信号和 $\overline{\text{PHLDA}}$ 一起使用
75	$\overline{\text{RESET}}$	使总线主设备复位的复位信号和 $\overline{\text{POC}}$ 一起有效
76	PSYNC	处理机同步信号
77	$\overline{\text{PWR}}$	处理机存储器写或 I/O 输出控制信号
78	PDBIN	处理机数据总线控制信号
79	A_0	地址线 0
80	A_1	地址线 1
81	A_2	地址线 2
82	A_5	地址线 6
83	A_7	地址线 7
84	A_8	地址线 8
85	A_{13}	地址线 13
86	A_{14}	地址线 14
87	A_{11}	地址线 11
88	$\text{DO}_2/\text{DATA}_2$	数据输出位 2, 双向数据位 2
89	$\text{DO}_3/\text{DATA}_3$	数据输出位 3, 双向数据位 3
90	$\text{DO}_7/\text{DATA}_7$	数据输出位 7, 双向数据位 7
91	$\text{DI}_4/\text{DATA}_{12}$	数据输入位 4, 双向数据位 12
92	$\text{DI}_5/\text{DATA}_{13}$	数据输入位 5, 双向数据位 13
93	$\text{DI}_6/\text{DATA}_{14}$	数据输入位 6, 双向数据位 14

(续)

引脚	信号名称	引脚功能说明
94	DI ₁ /DATA ₉	数据输入位 1, 双向数据位 9
95	DI ₀ /DATA ₈	数据输入位 0, 双向数据位 8
96	SINA	状态信号, 表示中断响应
97	$\overline{\text{SWO}}$	状态信号, 写周期
98	$\overline{\text{ERROR}}$	总线出错状态信号
99	$\overline{\text{POC}}$	对所有总线设备电源接通清除信号, 当变低时要保持 10ms 低电平
100	GND	系统地

(8) 电源 系统运行使用 $+5\text{V} \pm 5\%$ 、3A 的外部直流稳压电源; 若要对 EPROM 进行写入, 尚需 $+25 \pm 1\text{V}$ 、30mA 的电源。

(9) 布线区 布线区为 $2.5\text{in} \times 7\text{in}$ ($1\text{in} = 0.0254\text{m}$), 供用户扩展机器功能使用, 如扩展存储器、增加 CRT 接口及其它电子实验电路。Z80-CPU, PIO, CTC (部分) 的信号线以及译码出来的系统信号都引到布线区的附近, 以使用户增加集成电路时使用这些信号。电源线和地线在印制电路板的背面平行走线, 使集成电路紧挨着这一阻抗的电源, 从而减少用户电路的噪声干扰。

2. TP801 单板机的原理与硬件结构

TP801 单板机的原理如图 1-1 所示。它有 3 条总线: 数据总线 DB、地址总线 AB、控制总线 CB。挂到这 3 条总线上的器件有下列 3 类:

1) Z80-CPU;

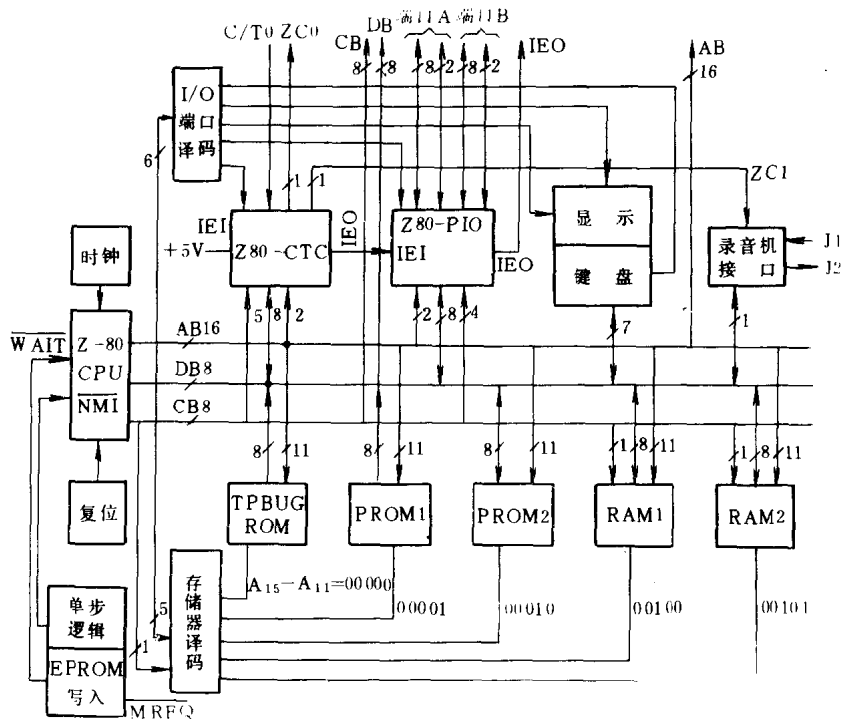


图 1-1 TP801-A 单板计算机原理框图

2) 存储器: ROM、PROM1、PROM2、RAM;

3) 接口电路: Z80-PIO、Z80-CTC、键盘和显示、录音机的接口;

此外, 尚有译码电路、时钟和复位电路等。

下面对部分电路以及本机的一些功能作进一步的介绍。

(1) 时钟电路 时钟电路如图 1-2

所示。晶体振荡器的振荡频率为 3.9936MHz, 这个数值恰好是堪萨斯标准音频磁带机接口所要求的 1200/2400Hz 和 300 波特的整数倍。这个频率由 D 触发器 U30 分频而成为 1.9968MHz 的 CPU 时钟频率。这个 D 触发器的输出通过 74LS04 反相器接到 Z80-CPU、PIO 和 CTC。

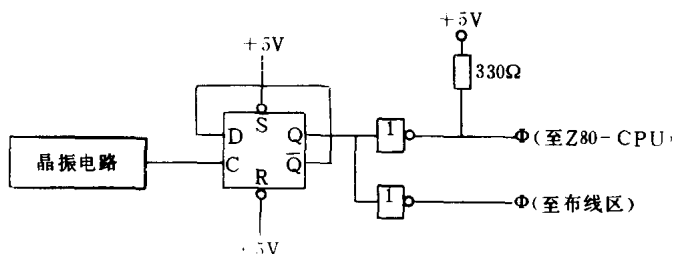


图 1-2 时钟电路

(2) Z80-CPU CPU 有 3 条总线: 16 位的地址总线、8 位的双向数据总线、13 位的控制总线, 但控制总线中的 $\overline{\text{HALT}}$ 、 $\overline{\text{RFSH}}$ 、 $\overline{\text{BUSRQ}}$ 、 $\overline{\text{BUSAk}}$ 信号未使用 ($\overline{\text{BUSRQ}}$ 输入线接高电平, 使其无效)。

(3) 存储器 存储器在前面已有叙述, 其空间分配将另列表于后。存储器 RAM、ROM 与 CPU 的连接如图 1-3 所示。存储器的译码是由 74LS138 来完成的。

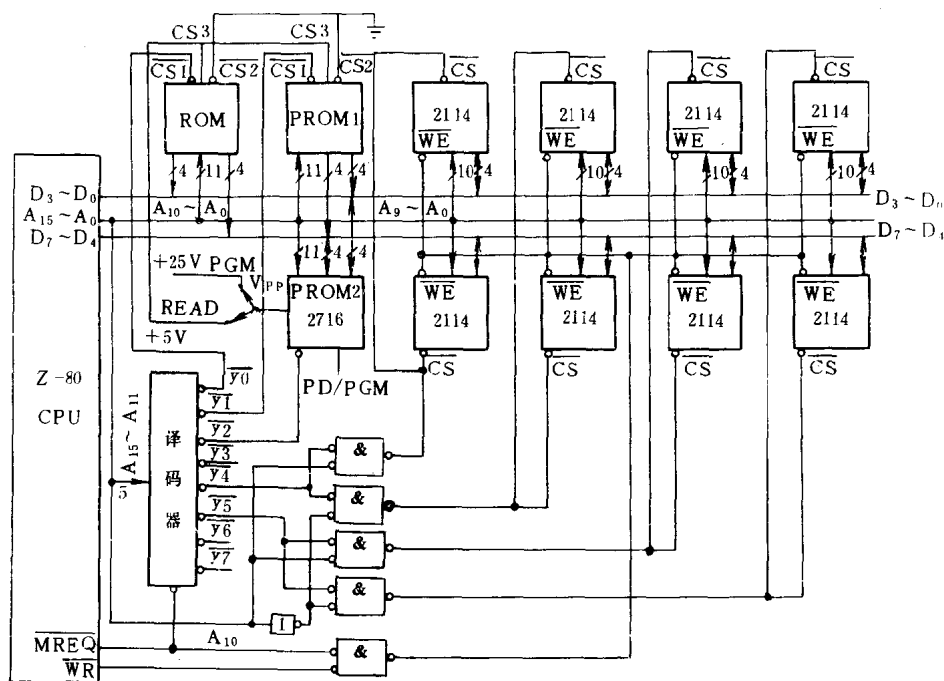


图 1-3 存储器与 CPU 之间的连接

(4) I/O 译码电路 I/O 译码电路如图 1-4 所示。

I/O 译码是由一片 74LS138 (U36) 来完成的, 每条输出每次选中 4 个口地址。

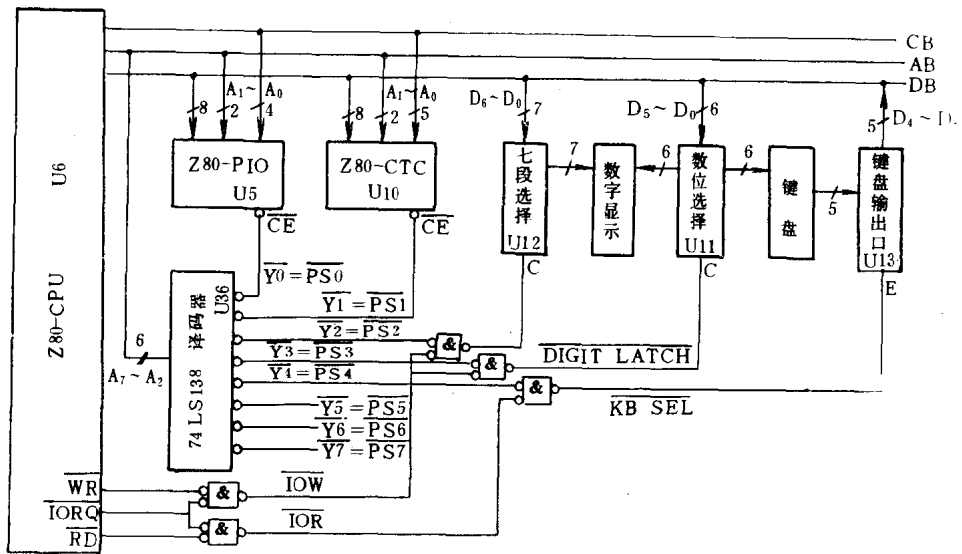


图 1-4 I/O 译码电路

(5) 中断电路 Z80 系列中 I/O 接口器件内均设有中断控制电路, 从而与 Intel8080/8085 系列不同, 不必使用专用的中断控制器件。中断的优先级根据芯片在电路中的位置来决定。本机中 CTC 具有较高的中断优先级, PIO 具有较低的中断优先级。PIO 的 IEO 线接向布线区, 供用户再增加 I/O 芯片时使用。

(6) 复位电路 复位电路如图 1-5 所示。

由图可知, 复位方式有两种: 一是上电复位, 在刚接通电源时, 由于电容 C17 的存在, 使 $\overline{\text{RESET}}$ 短暂地保持低电平; 二是使用 RESET 按钮, 在压下此按钮期间, $\overline{\text{RESET}}$ 保持低电平。

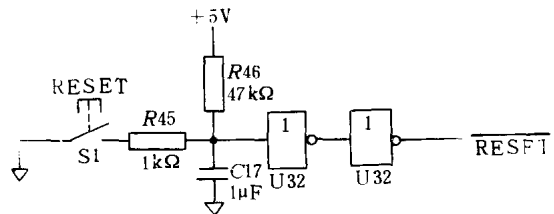


图 1-5 复位电路

3. TP801 单板机地址分配表

为了方便查找, 我们把 TP801 单板机的存储器地址分配、RAM 地址分配、I/O 接口地址分配及各自的译码器输出等情况列为以下 3 个表格, 供用户使用。

(1) TP801 存储地址分配 见表 1-2。

表 1-2 TP801 的存储地址分配表

地 址	器 件	A ₁₅ ~A ₁₁	A ₁₀ ~A ₀	译码器的有效输出
3800~3FFFH	没 用	00111	可 变	$\overline{y7} = \text{CS } 7$
3000~37FFH	没 用	00110	可 变	$\overline{y6} = \text{CS } 6$

(续)

地 址	器 件	A ₁₅ ~A ₁₁	A ₁₀ ~A ₀	译码器的有效输出
2800~2FFFH	2K RAM2 (U20-U23)	00101	可 变	$\overline{y5}$ =CS, 5=RAM2 SEL
2000~27FFH	2K RAM1 (U16-U19)	00100	可 变	$\overline{y4}$ =CS 4=RAM1 SEL
1800~1FFFH	没 用	00011	可 变	$\overline{y3}$ =CS 3
1000~17FFH	2K PROM2 (U9)	00010	可 变	$\overline{y2}$ =CS 2=PROM2 SEL
0800~0FFFH	2K PROM1 (U8)	00001	可 变	$\overline{y1}$ =CS1=PROM1 SEL
0000~07FFH	2K ROM (U7)	00000	可 变	$\overline{y0}$ =CS0=MON SEL

(2) RAM 区的地址分配 见表1-3。

表1-3 RAM 的存储分配表

地 址 空 间		用 途	字 节 数		插座编号
TPBUG	TPBUG-A		TPBUG	TPBUG-A	
2FFF 2FC0	2FFF 2FC0	TPBUG 和 TPBUG-A 使用的 RAM 暂存区和断点表	64	64	U20~U23 RAM2
	2FBF 2FB8	TPBUG-A 四个用户程序入 口地址	0	8	
2FBF 2FA8	2FB7 2FA0	用户程序寄存器存放区, 用户 程序栈工作区	24	24	
2FA7 2F90	2F9F 2F88	监控程序栈工作区	24	24	
2F8F 2C00	2F87 2C00	RAM2的用户程序工作区 (1)	912	904	
2BFF 2800	2BFF 2800	RAM2的用户程序工作区 (2) 任选	1K	1K	U16~U19 RAM1
27FF 2400	27FF 2400	RAM1的用户程序工作区 (2) 任选	1K	1K	
23FF 2000	23FF 2000	RAM1的用户程序工作区 (1)	1K	1K	

(3) I/O 接口地址分配 见表1-4。

表1-4 I/O 接口地址分配

$A_7 \sim A_2$	译码器输出	器 件	$A_1 A_0$	口	口 地 址
100000	$\overline{Y_0} = \overline{PS_0} = \overline{PIO SEL}$	Z80-PIO U5	0 0	口 A 数据寄存器	80H
			0 1	口 B 数据寄存器	81H
			1 0	口 A 控制寄存器	82H
			1 1	口 B 控制寄存器	83H
100001	$\overline{Y_1} = \overline{PS_1} = \overline{CTC SEL}$	Z80-CTC U10	0 0	通道0	84H
			0 1	通道1	85H
			1 0	通道2	86H
			1 1	通道3	87H
100010	$\overline{Y_2} = \overline{PS_2} = \overline{SEGLH}$	74LS273 U12 八锁存器	× ×	七段选择 (只写)	88~8BH
100011	$\overline{Y_3} = \overline{PS_3} = \overline{DIG LH}$	74LS273 U11 八锁存器	× ×	数位选择 (只写)	8C~8FH
100100	$\overline{Y_4} = \overline{PS_4} = \overline{KB SEL}$	74LS244 U13 八缓冲器	× ×	读键值 (只读)	90~93H
100101	$\overline{Y_5} = \overline{PS_5}$	没使用			94~97H
100110	$\overline{Y_6} = \overline{PS_6}$	没使用			98~9BH
100111	$\overline{Y_7} = \overline{PS_7}$	没使用			9C~9FH

(二) TPBUG 监控程序简介

1. TPBUG 监控程序的组成

单板机是用监控程序进行管理的。TPBUG 监控程序是专为 TP801 单板机设计的，整个程序固化于一片 EPROM 芯片之中，占用 2K 字节的地址空间（0000H~07FFH），还使用了 112 个 RAM 单元。TPBUG 监控程序是由下列 4 个程序段组成的：

- 1) 初始化、显示和键盘输入分析程序（0000~022FH）。
- 2) 键盘动作程序（0230~0633H）。
- 3) 实用子程序（0634H~07A5H）。
- 4) 表格（07A6~07FFH）。

TPBUG 监控程序流程图如图 1-6 所示。

当按下按钮 S1（RESET）单板机进行复位时，单板机从 0000H 开始执行程序，也即是进

入了 TPBUG 监控程序中初始化程序段,在这一段程序中,设定用户栈指针 $SP = 2FC0H$,并将其保存在 $2FE2 \sim 2FE3H$ 单元,设定 TPBUG 的栈指针 $SP = 2FA8H$,清除键盘状态标志,在最左端显示器所对应的显示单元 DISMEM 中填入待命标志符号“-”(若是 TPBUG-A,则为“P”,以下不再重复)的代码 $11H$,其余填入空格的代码 $10H$,为在显示器最左端显示“-”作准备。然后测开关 S_2 的位置,如果指向 MON RST 位则进入显示 (DISUP) 和键盘输入分析程序,显示提示符“-”,等待并搜索键盘的输入。若有键按下,则对所按下的键进行分析,如果是数字键,则送入相应的显示单元,如果是命令键,则进入与该键功能相对应的键盘动作程序。如果开关 S_2 指向 PROM1 RST 位置,则转去执行 PROM1 中的用户程序(固化在 EPROM 中,首地址为 $0800H$)。

2. 典型监控程序分析

下面对监控程序中常用的几个程序作些分析介绍。

(1) 初始化程序

```

ORG 0000H
LD SP, 2FC0H      ; 设置用户堆栈指针
JP RESTAR        ; 转至启动程序
:
:
RESTAR: LD (SPKPT), SP      ; 保护用户栈指针
LD SP, 2FA8H      ; 置监控程序的栈指针
LD A, 00H
LD (BFLG), A      ; 清除断点标志 BFLG
LD (UIF), A       ; 清用户 IFF2 标志
RESTAR1: CALL UFGCR      ; 调用标志初始化程序
LD A, 11H         ; 置标志符“-”
LD (DISMEM), A    ; 送至显示缓冲区中
LD A, 10H         ; 置空白符
LD (DSMEM1), A    ; 送显示缓冲区中
LD (DSMEM2), A

```

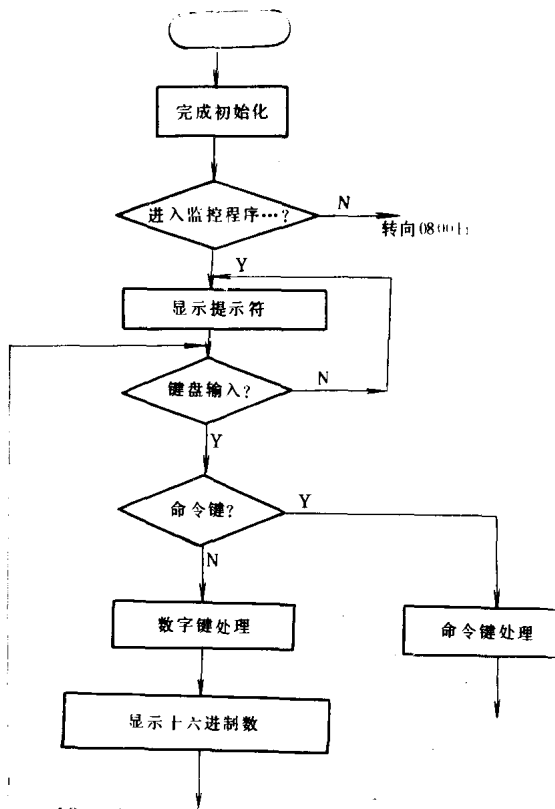


图1-6 TPBUG 监控程序流程图

```

JR RESTR2
JR RESTR3          ; 转至相对偏移量计算程序入口
RESTR2: LD (DSMEM3), A
          LD (DSMEM4), A
          LD (DSMEM5), A
          IN A, (KBSEL)      ; 输入 S3 的状态
          BIT 5, A           ; 检查台在哪一边
          JP NZ, DISUP       ; 转至显示程序
          JP 0800H           ; 转至 PROM

```

分析以上程序可知, 当开关 S2 在 MONRST 位置时, 执行初始化程序必然出现提示符 “-”。但在显示器上出现提示符 “-”, 并不能说明执行了或执行完了全部初始化程序, 不注意这一点, 在调试程序或实验中常常会引起错误。如在调试应用到中断技术的程序时 (例如使用了 CTC 接口芯片), 常常出现这种情况, 使用了 RESET 按钮出现提示符后, 从程序首地址执行程序时, CPU 能正确地响应 CTC 的中断申请。但在程序执行中使用了 MON 命令键出现提示符后, 再从程序首地址执行程序时, 则有时 CPU 不再正确地响应 CTC 的中断申请了, 只有重新按下 RESET 按钮后重新执行程序, CPU 才能正确地响应 CTC 的中断申请。这是因为 TPBUG 中 MON 键处理程序的作用是强迫程序返回初始化程序的 RESTAR; 没有清除用户中断触发器 IFF2 标志的缘故。又如在调试程序时, 常常需要临时中止程序的运行。检查 CPU 各寄存器内容及程序运行到何处, 用以判断程序是否正确。这种情况只能使用 MON 键, 因为按下 MON 键时 CPU 各寄存器的内容被保存了, 故采用检查程序计数器 (PC) 内容的方法, 就可以知道按下 MON 键时程序执行到何处。若采用 RESET 按键, 则改变了程序计数器内容, 因而无法检查程序运行到何处, 亦无法判断程序是否正确。

(2) 键盘输入程序 由于教材中都有介绍, 所以只把键盘输入程序列在下面, 不再详细分析。

```

ORG 0123H
DECKY: LD A, 7FH
          OUT (SEGLH), A      ; 断开显示
          LD A, 3FH
          OUT (DIGLH), A      ; 输出使所有行为低
          IN A, (KBSEL)       ; 输入列数据
          AND 1FH              ; 屏蔽掉无用位
          CP 1FH               ; 有任意键闭合吗?
          JP Z, DISUP          ; 无, 返回显示程序
          CALL D20MS           ; 有, 调20MS 延时子程序
          LD C, DIGLH          ; 端口地址送给 C
          LD B, 01H            ; 置使第一行为低值
KEYDN1: OUT (C), B             ; 使所选择的行为低
          IN A, (KBSEL)       ; 输入列数据
          AND 1FH              ; 屏蔽掉无用位

```



```

CP  1FH          ; 有任一键闭合吗?
JR  NZ, KEYDN2   ; 有, 转至译码程序
SLA  B           ; 无, 选择下一行
LD  A, 40H
CP  B           ; 所有行都选择了吗?
JR  NZ, KEYDN1   ; 未完, 循环
JP  DISUP        ; 已完, 返回显示
LD  C, 00H
DEC  C
SRL  B
JR  NZ, KEYDN3
SLA  C
SLA  C
SLA  C
SLA  C
ADD  A, C        ; 通过以上转换, 形成键值在表中的编码
LD  HL, KYTBL    ; 置键值转换表指针
CP  (HL)         ; 查表
JR  Z, KEYDN5    ; 找到, 转至 KEYDN5
INC  HL
INC  B
JR  KEYDN4       ; 在 B 中得到键值
IN  A, (KBSEL)   ; 检查键是否释放
AND  1FH
CP  1FH
JR  NZ, KEYDN5   ; 未释放循环等待
CALL D20MS       ; 消除键抖动
LD  A, B
CP  10H          ; 是命令键吗?
JR  NC, KEYDN6   ; 转至命令键处理
LD  HL, (KEYPTR)
LD  (HL), B
OR  A
LD  BC, DSMEM1
SBC  HL, BC
JR  Z, KEYDNA
OR  A
LD  BC, DSMEM3
LD  HL, (KEYPTR)

```