

(京)新登字149号

内 容 简 介

本书为数字电路课程的实验教材。全书包括11个配合课堂教学的单元电路实验、6个小型数字系统的综合实验和2个大型示教实验,并简介了数字电路安装调试和故障排除的技巧,以及常用实验仪器的使用方法。

本书实验内容以中规模集成电路应用为主,兼顾了A/D、D/A、SRAM、DRAM、EPROM等大规模电路的应用。实验题例多取自于教学、科研实践、有一定的参考价值。

本书实验内容丰富,按由浅入深,从简单到复杂安排,每个实验后还附有较多的思考和选作内容,以满足不同层次学生的需要。

本书可作为电子、通信、自控等专业本科和大专学生的数字电路实验教材,也可供有关工程技术人员参考。

数字电路实验与应用

程震先 恽雪如 编著

◆

北京理工大学出版社出版发行

各地新华书店经售

北京通县向阳印刷厂印刷

◆

787×1092毫米 16开本 8.75印张 218千字

1993年8月 第一版 1993年8月 第一次印刷

ISBN 7-81013-776-X/TN·41

印数:1—4000册

定价:4.10元

前 言

“数字电路”是一门实践性很强的技术基础课，实验教学在该课程中占有极其重要的地位。实验教学的目的在于：巩固和扩展课堂教学内容，训练学生的实际工作技能，培养学生的科学工作作风，为他们步入社会从事技术工作打下良好的基础。本书是为“数字电路”课程编写的实验教材。为适应电子科学技术的迅猛发展、教学改革的不深入，以及因材施教的需要，在编写本书的工作中，加强了中、大规模集成电路的应用，拓宽和加深了实验内容，力求使教材具有一定的新颖性和先进性。具体安排如下：

1. 以中规模集成电路为主来组织实验内容，对A/D和D/A转换电路、动态和静态RAM、EPROM等大规模电路也作了适当安排。

2. 实验内容以设计性实验为主，验证性实验为辅，并兼顾实用性、趣味性和可行性。每个实验除必作的基本实验内容外，还提供了较多的思考和选作内容，以开拓学生思路。这些内容既为学有余力的学生提供了深入学习的机会，也为学生开展课外实践活动准备了课题。

3. 实验类型多样化，有密切配合课堂教学的单元电路实验，又有专题性的小型数字系统综合实验，还有综合应用多种技术的示教实验。

4. 加强对使用仪器设备和安装调试电路的技能训练，在不少实验中，专门安排了仪器使用和故障检测的内容。

5. 为适应不同层次学生的需要，实验内容的安排有难有易，实验步骤有详有略，部分实验只提要求，方案和步骤则留给学生自拟，以充分调动学生的学习主动性，锻炼其独立组织实验的能力。

全书共分五章，第一章为十一个单元电路实验，第二章为六个综合实验，第三章为两个示教实验，第四章综述数字电路的安装调试方法和常见故障的排除技巧，第五章简介常用实验仪器设备的使用方法。本书所用器件的功能表和引脚图等统一列于附表中。

本书可作为电子、通信、自控等专业本科和大专学生的数字电路实验教材，也可供有关工程技术人员参考。

本书各个实验都包括必作实验和选作实验两部分，部分实验还安排了故障检测训练，因而实验内容较多，为使用者提供了较大的选择余地。每个实验(必作内容)的参考学时：单元实验为2~3学时，综合实验一、二、三、四为4~6学时，综合实验五、六为9~12学时。实验内容一般按由易到难，由简单到复杂安排，实验步骤则前面写得较详细，后面写得较简略，使用者可根据学生程度、学时分配等酌情选用。

本书单元电路实验1.7、1.8、1.9，综合实验2.3、2.4、2.5、2.6，示教实验3.1和双踪脉冲示波器由程震先编写，其余部分由恽雪如编写。魏仪儒等参加了实验工作。

炮兵指挥学院吕德新教授在百忙中审阅了全书，并提出了宝贵的指导性意见。

编写本书时参考和采纳了北京理工大学电子工程系电子技术应用教研室数字组集体编写的“数字电路实验指导书”，并采纳了部分内容。编写过程中借鉴了兄弟院校实验教学的好经验，吸取了编者所在教研室多年教学和科研实践的成果，得到了教研室的关心和支持。数字

组全体同志认真讨论了本教材的内容安排，并提出了宝贵意见。在此，谨向在本书编写、审阅和出版过程中给予热情帮助和支持的所有同志表示由衷的感谢。

由于编者水平有限，书中难免有不当或错误之处，恳盼读者批评指正。

编 者

1992.9

目 录

第一章 单元电路实验

1.1 门电路的逻辑功能	(1)
1.2 门电路的应用	(5)
1.3 加法器、比较器和显示译码器	(7)
1.4 译码器和数据选择器	(10)
1.5 组合电路设计和竞争冒险	(12)
1.6 触发器和锁存器	(14)
1.7 集成计数器	(17)
1.8 移位寄存器	(24)
1.9 时序电路分析和设计	(27)
1.10 多谐振荡器与单稳态触发器	(30)
1.11 555定时器的应用	(34)

第二章 综合实验

2.1 CMOS 组合电路的应用	(39)
2.2 三位数字显示可控计时器	(42)
2.3 程序分频器	(45)
2.4 m序列信号发生器	(49)
2.5 EPROM字符发生器	(52)
2.6 逐次逼近式A/D转换器	(66)

第三章 示教实验

3.1 ΔM 语音采集、存储和重放系统	(76)
3.2 PCM语音采集、存储和重放系统	(85)

第四章 实验电路的安装与调试

4.1 安装	(92)
4.2 调试数字电路的一般步骤	(95)
4.3 故障检测	(96)
4.4 数字集成电路使用须知	(101)
4.5 实验报告	(102)

第五章 实验常用仪器设备的使用

5.1 逻辑箱	(104)
5.2 双踪脉冲示波器	(106)

附录1. 数字集成电路分类简介	(121)
-----------------------	-------

附录2. 集成电路型号命名规则	(122)
一、 我国集成电路型号命名规则	(122)
二、 美国德克萨斯公司(TI)TTL集成电路型号命名规则	(122)
三、 国外集成电路主要制造厂家及型号前缀	(123)
附录3. 部分常用集成电路功能表	(123)
一、 TTL类	(123)
二、 CMOS类	(127)
附录4. 部分常用集成电路引脚图	(130)
一、 TTL类	(130)
二、 CMOS类	(132)
主要参考书	

第一章 单元电路实验

1.1 门电路的逻辑功能

一、目的

1. 掌握门电路逻辑功能的测试方法;
2. 熟悉脉冲示波器和逻辑箱的使用方法;
3. 了解TTL器件和CMOS器件的使用特点。

二、简要原理

测试门电路的逻辑功能有两种方法。一是静态测试法,其特点是给门电路输入端加固定的高(H)、低(L)电平。用示波器、万用表或发光二极管(LED)测出门电路的输出响应。二是动态测试法,其特点是给门电路的输入端加一串脉冲信号,用示波器观测输入波形与输出波形的同步关系。

在测试时,示波器的探头或三用表的表笔必须与被测门电路的引脚直接接触,以免电路其它部分接触不良而产生错误判断。

门电路的逻辑符号对各类不同系列的器件虽是通用的,但由于电路结构不同,使用时应注意各自的特点。有关CMOS类和TTL类门电路的使用须知请参阅本书第四章第4.4节。

在实验中,正确使用实验仪器和设备是非常重要的,这不仅有助于获得正确的实验结果,而且有利于提高工作效率,还能避免仪器设备不必要的损坏。另外,还应了解安装和调试数字电路的一般知识。因此,在实验前,应充分预习本书第四章和第五章的有关内容。

三、器件

1. 74LS00	四2输入与非门	1片
2. 74LS02	四2输入或非门	1片
3. 74LS51	2-3输入、2-2输入与或非门	1片
4. 74LS86	四异或门	1片
5. CD4011	CMOS四2输入与非门	1片
6. CD4001	CMOS四2输入或非门	1片
7. CD4070	CMOS四异或门	1片
8. 晶体二极管		2只
9. 发光二极管(LED)		3只
10. 阻容元件若干(数百 Ω ~数百k Ω)		

四、实验内容和主要步骤

1. 用静态测试法测试门电路的逻辑功能。

(1) 用三用表测量逻辑箱中的+5V电源电压, 检查无误后引入通用接插板。

(2) 测试与非门的逻辑功能。按图1.1.1接线, 设置输入变量A、B的高(H)、低(L)电平。测量与非门的输出电压值, 填入表1.1.1中, 输入高、低电平可分别用+5V电源和地线设置, 也可用逻辑开关控制。

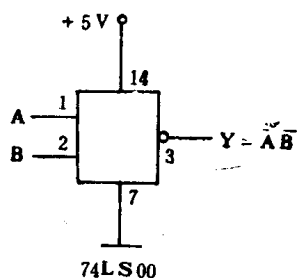


图 1.1.1

表1.1.1

输 入		输 出	
A	B	Y	电压(V)
L	L		
L	H		
H	L		
H	H		

(3) 测试或非门的逻辑功能。选用CMOS或非门CD4001重复上项中的操作, 操作中要注意CMOS门电路的使用特点: 应先加电源电压, 再接输入信号; 断电时则相反, 应先撤输入信号, 再断电源电压。另外, CMOS电路的多余输入端不得悬空。

2. 用动态测试法测试门电路的逻辑功能。

(1) 用双踪示波器观测逻辑箱中的连续脉冲信号及2、4、8、16次分频信号。若无逻辑箱, 可按本书图5.1.2自行搭接电路产生各种分频信号。

注意: 测试上述各种信号时, 应选择周期最长的信号作示波器的触发(同步)信号。

(2) 用动态测试法测试图1.1.2(a)、(b)、(c)所示各门电路的逻辑功能, 输入信号从上项实验中的信号源选取, 器件型号自定。

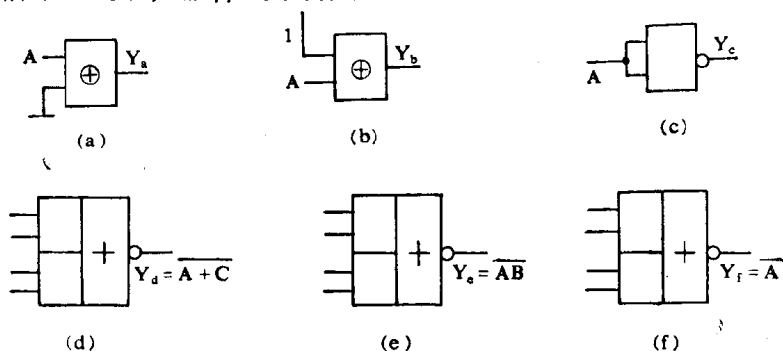


图 1.1.2

(3) 正确处理图1.1.2(d)、(e)、(f)各图中多余输入端, 使之实现图中给定的逻辑功能, 要求用动态测试法验证输入、输出波形。

五、故障检测练习

图1.1.3所示电路, 只用一片74LS00即可组装一支简易逻辑笔, 用来测试逻辑高(H)、

低(L)电平和悬空状态。要求:

1. 分析此电路工作原理, 说出各主要测试点的状态和红、绿、黄三只发光二极管的亮灭情况, 并与实验结果进行比较。

2. 对下述各种故障分析其原因或现象, 并实验验证之:

(1) 各测试点工作正常, 但无论输入何种信号, 三只发光二极管都不亮, 或有一只始终不亮, 是什么原因?

(2) 若输入端两只二极管 D_1 、 D_2 的极性都接反, 会出现什么现象?

(3) 若电阻 R_1 与 R_2 位置互换, 会有什么结果?

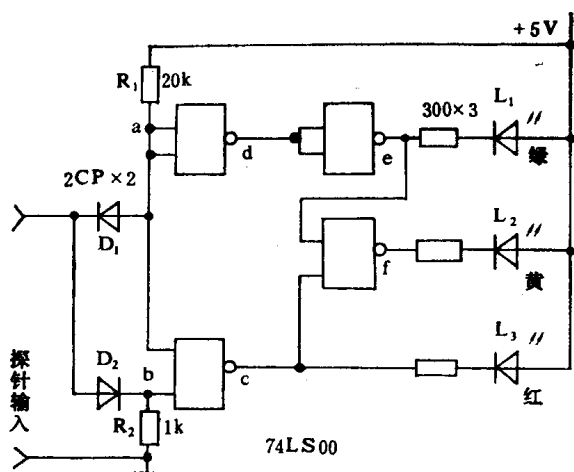


图 1.1.3

六、实验报告

1. 画出各实验步骤的逻辑图, 整理实验数据和测试波形。

2. 回答问题:

(1) 使用双踪示波器时, 应怎样正确选择同步触发信号?

(2) 怎样判断门电路的逻辑功能是否正常?

(3) 使用CMOS器件时, 接入输入信号 V_I 和电源电压 V_{DD} 的正确次序应怎样? V_I 的范围有何限制?

(4) TTL门和CMOS门(使用+5V电源电压时)的输出高、低电平(V_{OH} 、 V_{OL})大约各是多少伏?

(5) 为什么说异或门是可控反相器?

七、思考和选作内容

1. 图1.1.4中各门电路输出是高电平还是低电平? 说明外接输入电阻的阻值对TTL门和CMOS门的输出电平各有什么影响? 为什么?

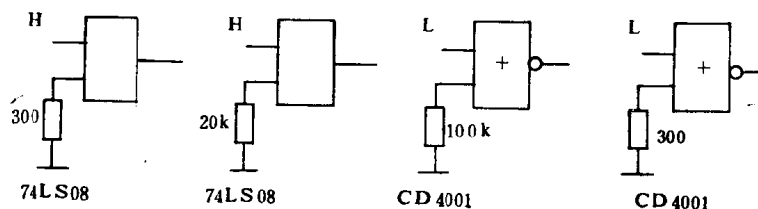
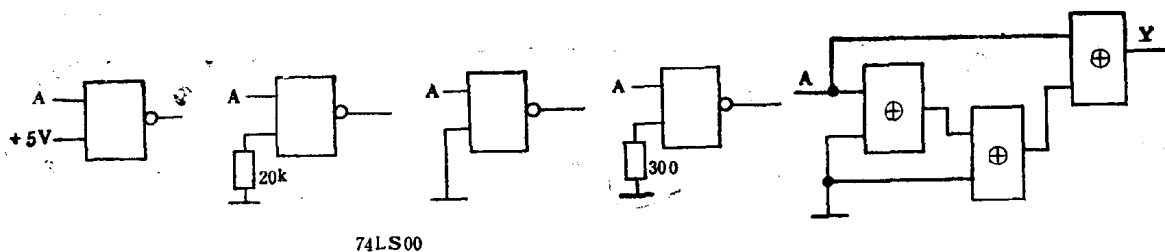


图 1.1.4

2. 测试图1.1.5中各门电路A输入端的电压值, 与理论分析比较之。

3. 图1.1.6所示的电路, 利用异或门的延时, 可组成倍频器。试画出考虑门的延时时间 t_{pd} 时, 输入A与输出Y的波形图(设输入信号的频率为1MHz)并实验验证之。



74LS00

图 1.1.5

图 1.1.6

4. 从图1.1.7中选择合适的电路, 测试TTL与非门的下列参数:

- (1) 输入短路电流用_____图;
- (2) 输入低电平的最大值用_____图;
- (3) 输入高电平的最小值用_____图;
- (4) 输入反向漏流用_____图;
- (5) 输出高电平用_____图;
- (6) 输出低电平用_____图;
- (7) 电压传输特性用_____图。

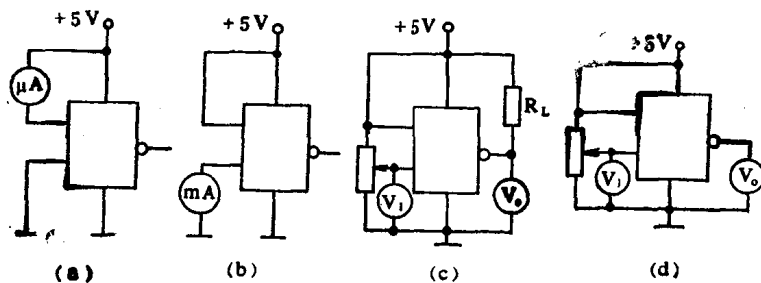


图 1.1.7

5. 试分析图1.1.8的工作原理(逻辑笔)。

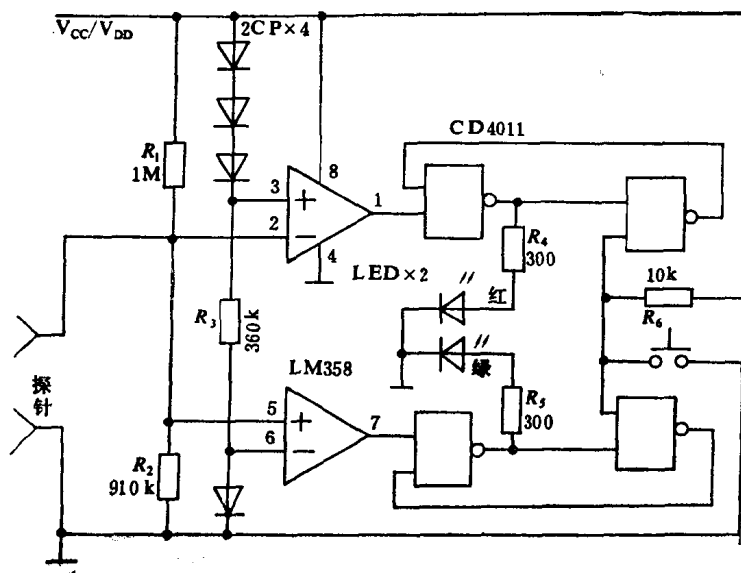


图 1.1.8

1.2 门电路的应用

一、目的

1. 熟悉集电极开路门(OC门)和三态门(TS门)的应用;
2. 掌握逻辑函数的表示方法。

二、简要原理

1. OC门

普通的TTL门电路有两种输出结构,一是图腾柱输出结构,见图1.2.1(a),二是集电极开路输出结构(OC类),见图1.2.1(b)。对前者输出端不能直接并接(线与),否则,不仅会造成逻辑电平的混乱,还有可能损坏器件。对OC类则可以“线与”,但使用时必须外接负载电阻 R_L ,并应正确选择 R_L 的数值。OC门可用作电平转换,高压显示驱动和总线缓冲驱动器等。

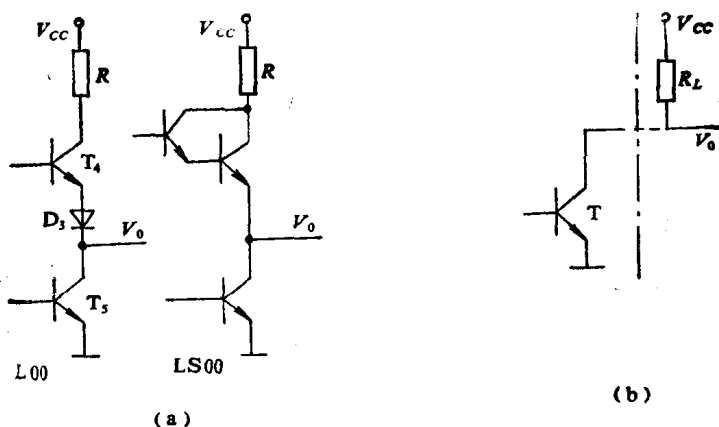


图 1.2.1

2. 三态门(TS门)

TS门有三种输出状态,即输出高电平,输出低电平和高阻状态,TS门最重要的用途是用来形成总线。所谓总线是指用同一根导线轮流传送多个不同的数据或控制信号。在中大规模集成电路中广泛采用三态输出电路,作为计算机和外围电路的接口电路。图1.2.2(a)是两

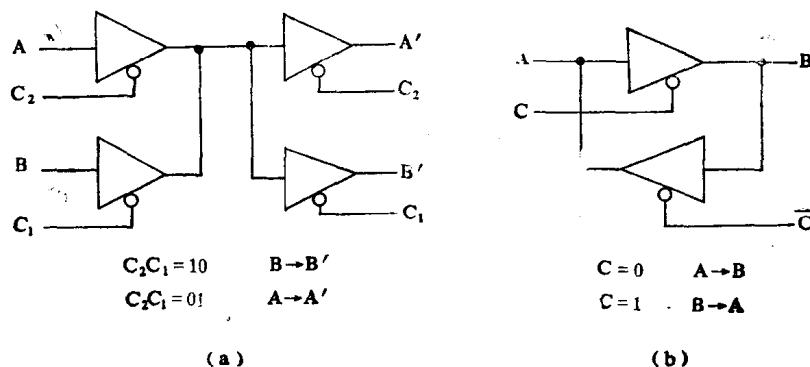


图 1.2.2

位数据的单向传送。图1.2.2(b)是一位数据的双向传送。

3. 逻辑函数的表示方法有以下几种：真值表、逻辑表达式、卡诺图、逻辑图、工作波形图。它们是可以相互转换的，必须指出，同一逻辑函数的逻辑表达式和逻辑图可以是多种多样的。

三、器件

1. 74LS03	四2输入与非门(集电极开路输出)	1片
2. 74LS04	六反相器	1片
3. 74LS10	三3输入与非门	1片
4. 74LS20	双4输入与非门	1片
5. 74LS86	四异或门	1片
6. 74LS51	2路3输入、2路2输入与或非门。	1片
7. 74LS125	三态输出的四总线缓冲门。	1片
8. 电位器100k Ω 、10k Ω		各1只
9. 电阻器1k Ω 、300 Ω		各1只
10. 发光二极管(LED)		1只

四、实验内容和主要步骤

1. OC门

(1) 分析图1.2.3电路的逻辑功能，写出 Y_1 、 Y_2 的逻辑表达式、列出真值表，并用静态测试法验证之。说明OC门的“线与”功能。

(2) 观察OC门外接负载电阻 R_L 的取值对输出电平的影响。

设置图1.2.3中 $AB=01$ 或 10 ，改变电位器 W_1 的阻值，测量输出电平 Y_1 的变化情况；设置 $AB=00$ ，改变 W_1 的阻值，测量输出电平 Y_1 的变化情况，分析实验结果。

2. TS门

(1) 单向总线

按图1.2.2(a)所示电路接线，采用动态测试法，检测单向总线的信号流向。器件用74LS125。

(2) 双向总线

验证图1.2.2(b)所示电路的逻辑功能。

注意：三态门输出端并联使用时，不允许两个门同时处于工作状态。

3. 已知真值表1.2.1，从下列给定门电路中任选一组实现其逻辑功能。要求写出逻辑表达式，画出实验逻辑图，并用动态测试法验证所设计的电路，器件型号自选。

(1) 用异或门、与或非门和非门；

(2) 用与非门；

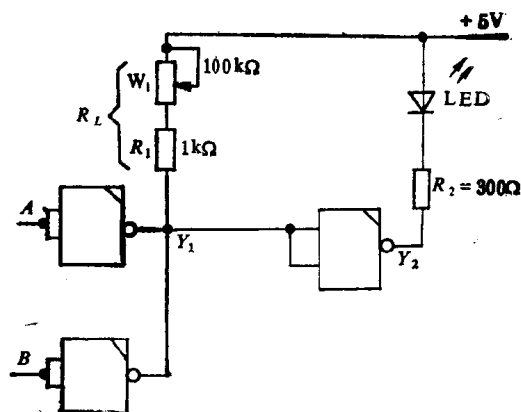


图 1.2.3

(3) 用或非门。

五、实验报告

1. 画出各步骤的实验逻辑图，整理并分析实验结果；

2. 写出实验内容3中逻辑表达式的变换过程；

3. 回答思考题1、2。

六、思考和选作内容

1. OC门的外接负载电阻 R_L 的取值原则是什么？ R_L 值过大或过小对输出高、低电平有什么影响？

2. TS门和 OC 门都可以形成总线，请说明各自的优缺点，以及使用中应注意的问题。

3. 如何用实验方法迅速判断三态门的好坏？试用74LS125验证之。

4. 图1.2.4示出了TTL门的几种不正常接法，试说明这些接法有什么问题。

表1.2.1

A	B	C	y_1	y_2
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

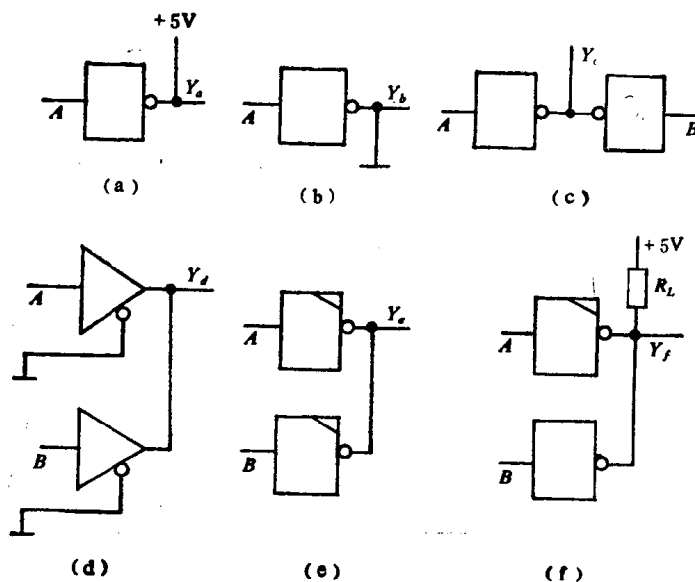


图 1.2.4

1.3 加法器、比较器和显示译码器

一、目的

1. 掌握加法器、比较器的功能和典型应用；
2. 了解显示译码器件的应用。

二、简要原理

1. 加法器 实现一位二进制数全加的电路叫全加器，全加器的真值表见表1.3.1。输入

变量 A 、 B 、 C_0 分别是加数、被加数、和低位来的进位，输出变量 Σ 、 C 分别是本位和及向高位的进位。

表1.3.1

输 入			输 出	
A	B	C_0	Σ	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

n 个一位全加器级联可组成 n 位加法器。加法器的型号很多，可适应不同场合的要求。74LS283是超前进位四位二进制加法器，运算速度较快。图1.3.2中有它的表示符号。图中 $A_4 \sim A_1$ 和 $B_4 \sim B_1$ 是两组输入二进制数， C_0 是低位来的进位， $\Sigma_4 \sim \Sigma_1$ 是和数， C_4 是向高位的进位， C_4 可用来扩大加法器的字长，作组间行波进位用。

用加法器可实现加/减运算。图1.3.1是一位二进制数全加/全减的原理图，当 $M=0$ 时，全加和 $\Sigma = A + B$ ， $M=1$ 时， $\Sigma = A + B + 1 = A + B_{补} = A - B$

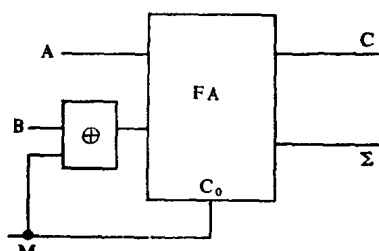


图1.3.1

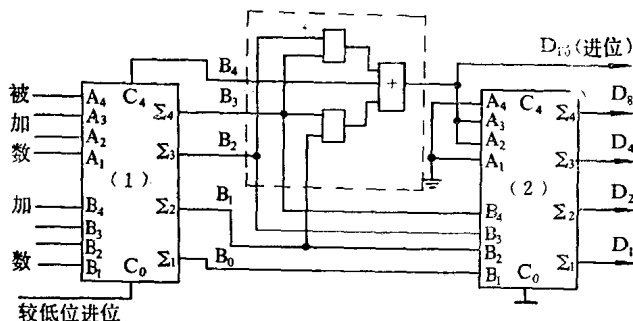


图1.3.2

用四位二进制加法器可实现二—十进制(BCD)码的加法运算。二—十进制加法运算的基本方法也是二进制相加，不同的是组间的进位。二—十进制(BCD)码用四位二进制数表示一位十进制数，每四位间逢十进一，所以当两位BCD码相加的和数大于 $9 = (1001)_2$ 时，就应向高位二进制数要大于 $15 = (1111)_2$ 时才有进位。因此，在对BCD码加法运算时，必须对和数进位进位。而四行加6校正，以保证和数大于9就产生进位。图1.3.2是实现一位BCD码全加的逻辑图。74LS283(1)完成两组二进制数全加，得 $A + B = A_4 A_3 A_2 A_1 + B_4 B_3 B_2 B_1 = C_4 \Sigma_4 \Sigma_3 \Sigma_2 \Sigma_1$ 。74LS283(2)和门电路用来对和数进行加6校正。校正后的和数为 $D_{10} D_8 D_4 D_2 D_1$ ，其中 $D_8 D_4 D_2 D_1$ 是个位8421BCD码， D_{10} 是进位数。和数显示原理见下节内容。

2. 显示器及显示译码器

(1) 半导体发光二极管(LED)

LED的正向电压 V_F 一般为 $1.5 \sim 3V$ ，达到可见度的电流 I_F 仅需几~几十毫安。图1.3.3示出了LED的几种使用方法，图中 R 为限流电阻，一般取几百欧。改变 R 的阻值，可调节LED的亮度。

(2) LED数码管及其译码驱动器

LED数码管由七个发光二极管组成8字型，由BCD/七段译码器输出控制各段的亮灭。

当译码器输入为8421BCD码时，七段LED数码管即可显示相应十进制数字。

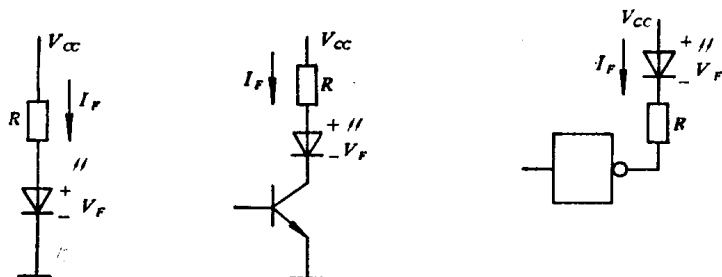


图1.3.3

七段LED数码管的内部接法有两种，即共阳接法和共阴接法，因此，需采用不同的显示译码器。使用共阳数码管时，公共阳极接电源电压，七个阴极a~g由相应的BCD/七段译码器来驱动。对共阴数码管，则为公共阴极接地，相应的BCD/七段译码器的输出驱动a~g各显示段的阳极。显然，用于共阴数码管的显示译码器的输出为高有效。本实验选用共阴数码管LC5611，用74LS49BCD/七段译码器驱动，74LS49是集电极开路输出结构，使用时必须外接负载电阻，LC5611与74LS49的连接方法参见图1.3.4。

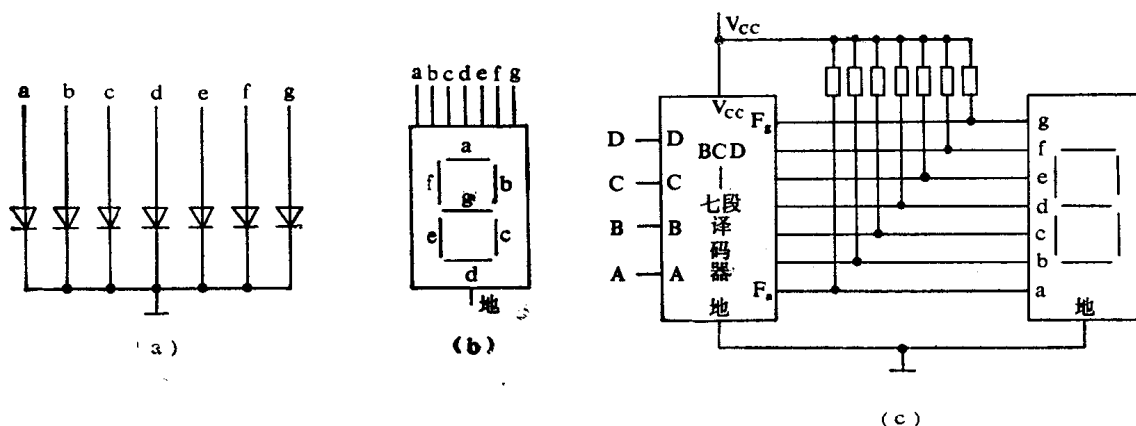


图 1.3.4

3. 数码比较器

比较器的主要功能是判断两个二进制数是否相等或哪个大哪个小，它广泛应用于电子测量和各种控制电路中。图1.3.5是四位数码比较器74LS85的表示符号，它可对两组四位二进制数 $A_3 \sim A_0$ 和 $B_3 \sim B_0$ 进行比较，给出 $A > B$ ， $A = B$ ，和 $A < B$ 三种比较结果。无需外加电路，即能扩展成任意位数的级联级联时，低位片的三个级联输入端 $(a < b) = 0$ ， $(a > b) = 0$ ， $(a = b) = 1$ ，而三个输出端分别接至高位片的三个相应输入端。

三、器件

- | | | |
|-----------|-----------|----|
| 1. 74LS00 | 四2输入与非门 | 1片 |
| 2. 74LS49 | BCD/七段译码器 | 1片 |
| 3. 74LS85 | 四位数码比较器 | 1片 |

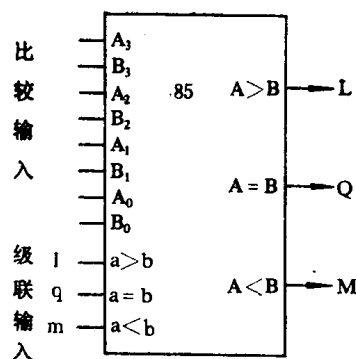


图 1.3.5

4. 74LS86	四异或门	1片
5. 74LS283	四位二进制加法器	2片
6. LC5611	共阴式七段数码管	1只
7. 发光二极管		1只
8. 电阻器	300 Ω ×8	

四、实验内容和主要步骤

1. 实现一位8421BCD码至余3BCD码的转换。

对于一个十进制数，其余3码比对应的8421码多3(0011)₂，故用一片74LS283即可实现它们之间的相互转换。试自拟两组8421BCD码，将它们转换成余3码，并用LED检查转换结果。

2. 完成一位8421BCD码的加法运算

(1) 分析图1.3.2的工作原理，将图中虚线框中的电路改用与非门实现。

(2) 自拟被加数A和加数B各两组以上8421BCD码，并使 $A+B > (9)_{10}$ 。参考图1.3.2用两片74LS283和一片74LS00实现 $(A+B)_{8421BCD}$ 。

(3) 检查 $(A+B)_{8421BCD}$ 结果是否正确。用LED检查其十位数，用显示译码器检查其个位数。

注意：数码管在使用前，应检查其是否完好。检查的方法是，将共阴式数码管的地线与+5V电源的地线相连，再将+5V电源线通过一个数百欧的电阻轮流接通a~g各段，观察各段是否发亮。切勿将+5V电源直接加到各段，以免损坏数码管。

3. 用两片74LS283和一片74LS85实现一位8421码加法运算。

五、实验报告

1. 写出图1.3.2校正电路的设计过程；
2. 写出实验内容2中校正网络的逻辑表达式，画出实验逻辑图，整理实验结果；
3. 写出实验内容3中实验电路的设计过程并验证结果。

六、思考和选作内容

1. 试用74LS283和74LS86实现二进制数相减；
2. 试设计并装调一位8421BCD码减法器，器件自选；
3. 试设计并装调一个9的补码发生器，器件自选；
4. 试用74LS283和74LS85实现一位8421码至5421码的转换；
5. 试用一片74LS85实现五位二进制数的比较。

1.4 译码器和数据选择器

一、目的

1. 熟悉集成译码器(DEMUX)和数据选择器(MUX)的逻辑功能；

2. 掌握译码器和数据选择器的主要应用。

二、简要原理

1. 二进制译码器 它有 n 个输入, 2^n 个输出, 除完成译码功能外, 还可作数据分配器、实现组合逻辑函数和进行码制变换等。常用集成译码器有74LS139(双2—4线), 74LS138(3—8线)。74LS154(4—16线)。本实验选用74LS139。

74LS139的表示符号见图1.4.1(a), 图中B、A为代码输入码, B是高位, $Y_3 \sim Y_0$ 是输出端, 低有效。E为使能端, 用于控制译码器 $Y_0 \sim Y_3$ 的状态, $E=1$ 时, 译码器输出全高, $E=0$ 时, 输出低电平的位置与B、A的二进制取值相对应。此外, E端还有两个作用, 一是用来消除译码噪声, 二是用来扩展译码器的输入变量个数。

2. 数据选择器 它有多路输入, 一个输出, 其功能类似于单刀多掷开关, 故又称多路开关(MUX)。在选择控制端的作用下, 可从多路并行数据中选择一路送输出端。数据选择器的主要应用是实现多路信号的分时传输, 实现组合逻辑函数, 进行数据的并-串转换等。常用集成数据选择器有74LS151(8选1), 74LS153(双4选1), 74LS157(四2选1)。本实验选用74LS153。

74LS153的表示符号见图1.4.1(b), 图中 $D_0 \sim D_3$ 是数据输入端, $S_1 S_0$ 是公用的选择输入端, S_1 是高位, 输出Y是原码, E是选通端, 低有效。E=1时, 数据选择器不工作, E=0时, 输出函数的表达式为

$$Y = \bar{S}_1 \bar{S}_0 D_0 + \bar{S}_1 S_0 D_1 + S_1 \bar{S}_0 D_2 + S_1 S_0 D_3$$

根据 $S_1 S_0$ 的不同取值, 决定 $D_0 \sim D_3$ 中的一个输出。

3. 多路信号的分时传送 图1.4.2可用来分时传送四路信号。在发端, 数据选择器作多路开关(MUX), 分时将输入信号送入信息公共传输通道(信道)YE。在收端, 译码器作数据分配器(DEMUX), 分时将YE线上的信号分配至各路, 何时传送那一路信号, 由公用地址 $A_1 A_0$ 决定。应当指出, 只有带使能端E的译码器才可作数据分配器。

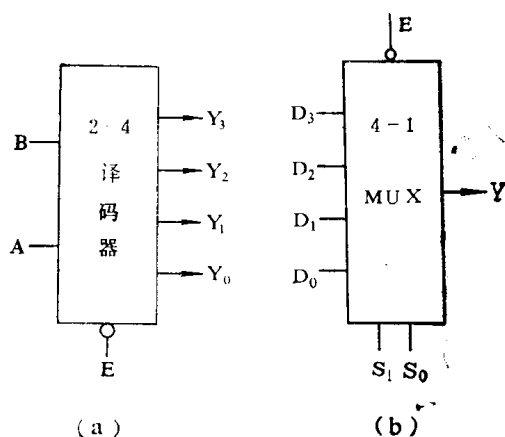


图 1.4.1

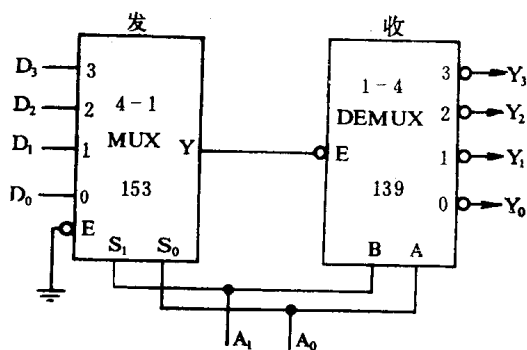


图 1.4.2

三、器件

1. 74LS04	六反相器	1片
2. 74LS139	双2-4线译码器	1片
3. 74LS153	双4选1数据选择器	1片

四、实验内容和主要步骤

1. 译码器的扩展

(1) 将双2-4线译码器74LS139扩展为3-8线译码器；

(2) 用动态测试法验证上项内容中3-8线译码器的逻辑功能,画出其输入、输出波形图。

2. 用74LS153实现一位二进制数全加器,并用动态测试法验证其逻辑功能。为便于观测波形,可选用逻辑箱中简易信号源的8、4、2分频信号作为全加器的三个输入信号。

3. 验证图1.4.2电路的逻辑功能。器件选用74LS139和74LS153。图中 A_1 、 A_0 的信号可分别取自简易信号源的16、8分频信号,数据输入端 $D_0 \sim D_3$ 可设置固定码或送入脉冲信号。若送入脉冲信号,则脉冲信号的频率应高于 A_1 、 A_0 信号的频率,以利观察实验结果。

五、实验报告

1. 写出用74LS153构成一位全加器的设计过程。

2. 画出各实验步骤的逻辑图,波形图,分析实验结果。

3. 回答思考题1、2。

六、思考和选作内容

1. 如何将74LS153扩展为8选1数据选择器？

2. 译码器和数据选择器各有什么用途？用它们实现组合逻辑函数各有什么优缺点？

3. 试用半片74LS153设计1个1010~1111代码检测电路,并实验验证之。

4. 试用一片74LS86实现图1.4.3同样的逻辑功能。

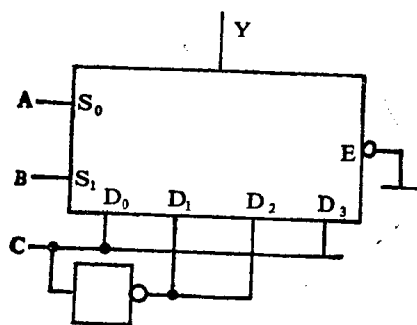


图 1.4.3

1.5 组合电路设计和竞争冒险

一、目的

1. 掌握组合电路的一般设计方法；

2. 观察组合电路的竞争与冒险现象,了解消除毛刺的方法。