

数字CMOS

〔美〕Eugene R. Hnatek 编

集成电路应用手册



数字CMOS集成电路应用手册

尤金·汉特
[美] Eugene R. Hnatek 编

上海科学技术文献出版社

数字 CMOS 集成电路应用手册

[美] Eugene R. Hnatek 编

*
上海科学技术文献出版社出版

(上海市武康路 2 号)

上海发行所发行

上海商务印刷厂印刷

开本 787×1092 1/32 印张 12.5 字数 302,000

1986 年 5 月第 1 版 1986 年 5 月第 1 次印刷

印数：1—11,200

书号：15192·434 定价：2.30 元

《科技新书目》112—238

前　　言

CMOS 集成电路是一种功耗低、噪声容限大、电源电压范围宽的新颖半导体集成电路，近年来发展极为迅速，已成为集成电路制造技术发展的主要趋势。CMOS 技术不但适用于制造标准的中、小规模集成电路（即目前已经广泛流行的 4000 系列电路）；而且最近已迅速地开发了新一代的高速 CMOS 标准中、小规模集成电路（通称 74HC/54HC 系列电路），成为与 74LS TTL 电路相竞争的对手。同时，在向大规模集成电路（LSI）和超大规模集成电路（VLSI）发展的过程中，目前 NMOS 技术仍占优势。但是 NMOS 有一个致命的弱点——功耗较大，随着集成度的进一步提高这将成为一个难以克服的障碍。这使人们不得不将注意力又集中到 CMOS 技术方面来。随着微细加工技术的进步，CMOS 硅栅等平面全离子注入工艺有了突破，CMOS 的主要弱点，即速度较低，已经可以克服，这样制造 8~16 位 CMOS 微处理器电路、64K 位 CMOS 静态存贮器及其外围配套电路就成为可能。除此之外采用 CMOS 技术还可以制造各类 A/D 和 D/A 转换器、通信电路及各种专用和半专用电路等。过去 CMOS 电路的应用范围较窄，仅局限于各种便携式仪器、袖珍计算器、电子手表及宇航设备等方面。而现在已经广泛地应用于几乎所有的电子产品，甚至包括全 CMOS 的微型计算器系统。

本书除了对 CMOS 集成电路的基本概念作一个概括的叙述外，重点介绍的不是标准的中、小规模 CMOS 集成电路，而是以 CMOS 数据转换器、通信电路、存贮器和微处理器电路为重

点。本书对于从事电子产品设计的研究人员、工程技术人员和大专院校的有关专业师生具有一定的参考价值。

本书共分五章。第一章是评述，第二章讨论了 CMOS 逻辑电路的特性，第三章论述了数据转换器(A/D 和 D/A)和通信电路，第四章介绍了各种 CMOS 存贮器(RAM, ROM, PROM)及其应用，第五章的内容为 CMOS 微处理器。

本书由上海无线电十四厂潘鼎铭、沈保华、童志祥以及上海市仪表局情报所谢官木翻译，由上海无线电十四厂陆德纯、复旦大学徐元华校对。

译者

1984.11.

目 录

第一章 概述	1
一、工艺	2
二、CMOS 逻辑电路	7
三、非逻辑应用	14
第二章 CMOS 逻辑特性和电路应用	19
一、逻辑电路——倒相器	21
二、传输门	42
三、存贮器单元	50
四、动态移位寄存器	52
五、四相 CMOS 逻辑电路	53
六、三态逻辑	55
七、CMOS 逻辑电路应用实例	56
第三章 数据转换和通信电路	77
一、数据转换电路	80
二、通信电路	185
第四章 CMOS 存贮器	231
一、半导体存贮器是什么?	234
二、CMOS 存贮器单元结构	235
三、存贮器结构	243
四、通用型 CMOS 随机存贮器	255
五、流行的 CMOS ROM/PROM	287
六、CMOS 存贮器应用实例	311

第五章 微处理机	318
一、微处理机结构	321
二、商品化 CMOS 微处理机	330

第一章 概 述

最近几年, CMOS[互补(对称)金属氧化物半导体]工艺在各种重要的半导体工艺中已占有举足轻重的地位。然而, 在1977年之前, 人们认为CMOS工艺仅适用于制造中小规模集成逻辑模块, 以及用于便携式小功率电池供电的设备中, 在这些设备中速度并不是关键的设计参数。但是, 从1977年以来, 由于双极型和MOS工艺的进步(诸如器件按比例缩小制作工艺, 氧化物隔离工艺, 投影光刻工艺, 在同一块片子上制出兼有双极和MOS的工艺以及SOS硅蓝宝石工艺等等), 改变了CMOS的设计和应用领域, 出现了省能源的高密度、高速CMOSLSI(大规模集成电路)工艺。这个成就是与RCA公司、Hewlett-Packard公司、Harris半导体公司、Intersil半导体公司、Motorola半导体公司、Analoge Devices公司、National Semiconductor公司和Hughes飞机公司以及其他许多研究机构的努力工作分不开的。

CMOS可用于制作门电路、触发器、缓冲器、多路转换器和其他各种逻辑电路, 还可以制作移位寄存器、D/A(数字/模拟)和A/D(模拟/数字)转换器、编码译码器、存贮器和微处理器。此外, 它已广泛用于手表、时钟、袖珍式和台式计算器、通信控制器、民用频段合成器、交叉点开关等等。表1-1归纳了CMOS的主要应用领域。

表 1-1 CMOS 的主要应用领域

计时	电子手表, 时钟, 定时控制器
汽车	汽车时钟, 座位安全带, 污染与驱动机构控制, 点火定时与控制, 燃料喷射
工业控制	铣床, 精炼器和印刷机的过程控制设备
计算机	外围设备, 通信缓冲器, 便携式存储器
电话	音调合成与检测, 交叉点, 拨号盘, 编码译码器, 话音合成器
医疗	起搏器, 流体分析器, 病号监控器
通信	高频数字调谐器, 公用天线电视转换器, 袖珍式 呼叫器
军事	引信装置, 航空计算机, 电子对抗设备, 设备控 制器
卫星	数据采集, 低功耗逻辑, 计算机
其他	仪表读数器, 交通控制器, 烟雾探测器, 电视游 戏机

一、工 艺

作为一种工艺, CMOS 兼有 I^2L (集成注入逻辑) 的低功耗特性和 NMOS (N 沟金属氧化物半导体) 的高速特性。从半导体工艺惯用的品质因数来看, CMOS 所占的位置介于 I^2L 与 NMOS 工艺之间, 由图 1-1 所示的速度-功率曲线可以说明这一点。图中还对 CMOS 与 TTL (54L, 54LS 及 54H) 的速度-功率特性作了比较。

使 CMOS 成为引人注目的工艺的主要特点, 有如下几点:

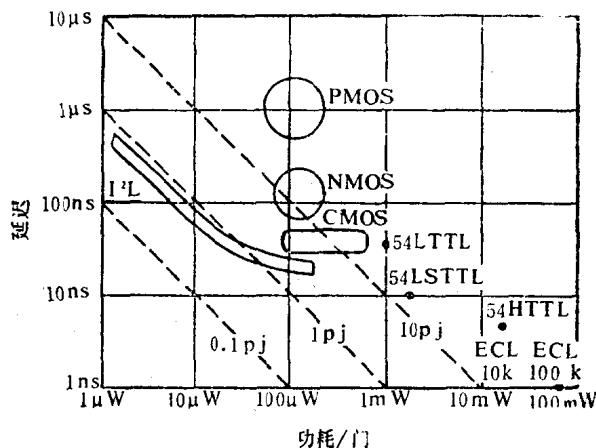


图 1-1 各种逻辑系列的速度和功耗性能的比较

1. 抗噪声能力强；
2. 可不用稳压电源工作；
3. 对于需要备用电池的便携式控制器、仪表、通信系统，及电池供电的医用电子装置，如起搏器来讲，功耗只有微瓦级；
4. 具有其他高抗扰度器件系列所不可能有的复杂功能，而速度又可以与 NMOS 相比；
5. 噪声低，特别适合于制造医用电子设备。低噪声对医学领域是十分重要的。

从电路结构的观点来看，CMOS 没有分立的晶体管；最简单的 CMOS 器件是在一块芯片上由 N 沟与 P 沟晶体管构成的倒相器。因此必须从基本的 MOSFET（金属-氧化物-半导体场效应晶体管）的理论来阐明 CMOS 原理。

不象双极型的或普通的晶体管，这些器件的工作依靠两种载流子（空穴和电子）；而 FET（场效应晶体管）仅依靠其中的一种载流子。P 沟 FET 依靠空穴载流子，N 沟 FET 则依靠电子

载流子。

FET 原理可以用电荷控制来说明。电荷可比方为按照严格规则运动的“车辆”。每个FET都由三个部分组成，源、漏与栅。源可以比作通向地下通道的“入口”，而漏是“出口”。电荷的流动（“交通”）是通过表面上的栅来调整的，栅好象起着“交通警”或“控制器”的作用。

位于栅上的任何电荷都会使半导体层内或居于源与漏间的通道内产生数目相等极性相反的电荷。因此，表面上的栅电荷会影响“地下交通”的电荷，就象交通灯指挥车辆的流动那样。

在 MOSFET 中，金属栅电极与导电层之间用绝缘层隔离。这样，当栅压增加沟道中的电导率时不会消耗输入功率。正是由于这个特点，才使 MOS 和 CMOS 的功耗极低。

最简单的 CMOS 器件是倒相器电路，这个电路是由一对并联的制作在同一块芯片上的 N 沟与 P 沟 MOSFET 组成的，如图 1-2 所示。在这个电路中，只有从输出为逻辑低电平 (Q_1 饱和, Q_2 截止) 转换到输出为逻辑高电平 (Q_1 截止, Q_2 饱和) 期间才消耗功率。

因此，在正常静态条件下，器件所消耗的功率主要是由于晶

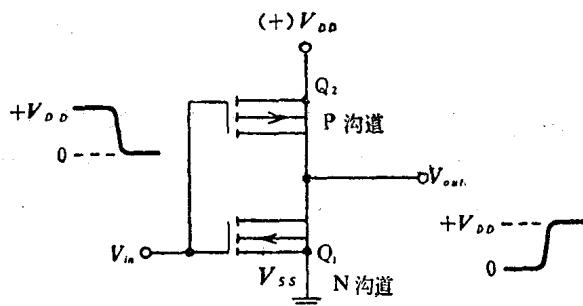


图 1-2 基本的 CMOS 倒相器电路，输入高电平，
 Q_1 导通, Q_2 截止。输入低电平，则 Q_1 截止, Q_2 导通

体管截止时仍然存在泄漏电流而引起的。这充分说明，在静止状态下，电流和功耗都是极微小的。

但是，即使在工作情况下，两个晶体管都只有部分导通，仅占工作过程的一小部分时间而已。工作电流仍为微安级。在 $10\sim11\text{kHz}$ 的中速范围内，每个门功耗不到 $1\mu\text{W}$ 。当然，在高频时功耗的确要增大，因此，按照TTL速度工作的金属栅CMOS结构，每个门可能消耗 20mA 电流。

对于P管导通过渡到N管导通（反之亦然）和电流交叠的情况，见图1-3。从图中可看出，倒相器的阈值出现在输入电压为电源电压 V_{DD} 的一半左右(V_{DD} ，电源电压，通常也写作 V_{DD} ，漏电源电压)。这个事实说明了为什么CMOS对输入逻辑低电平或输入逻辑高电平具有抗高压干扰的原因。

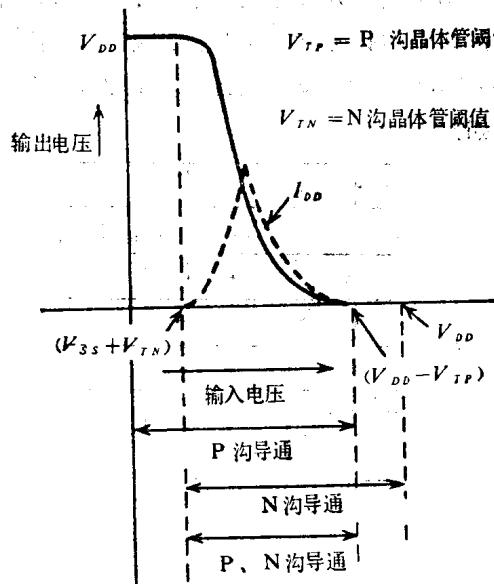


图1-3 CMOS电压传输特性曲线，只有在Q₁与Q₂同时导通的过渡期间内，电流才流过器件

此外,与其他各种逻辑系列不同,CMOS 电路不需要昂贵的高精度电源或昂贵的单板稳压电源。因为倒相器的结构对电压的变化是不敏感的,电路从 3V 到 8V 均能工作。

因为 CMOS 具有近乎理想的逻辑传输特性,所以它的温度稳定性很好,抗扰性极强(见图 1-4)。这种抗扰性使 CMOS 在诸如汽车和工厂内的一些应用场合下能成为一种强有力逻辑技术。CMOS 的保证噪声容限值接近于 1.5V,而 TTL 系统的噪声容限只有 0.4V,所以现在已经采用 CMOS 逻辑电路来制作电子点火系统和燃料喷射系统。在工艺控制设备中,标准 CMOS 逻辑电路也正在迅速地取代 TTL 电路。

遗憾的是,CMOS 器件的速度没有常见的双极型 TTL 电路快。对于最常用的标准金属栅 CMOS 制造工艺来说,所制得的器件电容值限制了实际开关速度,使之低于 5MHz。因此 CMOS 并不适用于诸如高速计数器或数据处理系统。但是,随着氧化隔离 CMOS 的出现,CMOS 的高速工作也正在实现,这在 LSI 领域中尤为如此。

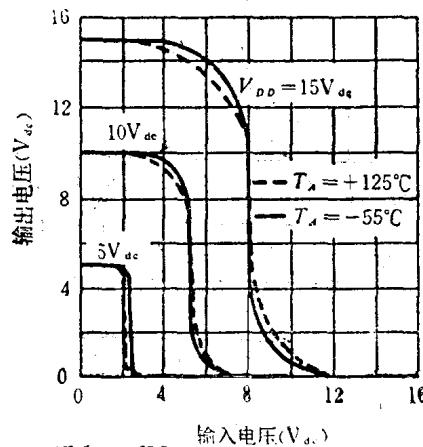


图 1-4 CMOS 倒相器的传输特性曲线。注意
器件的良好温度稳定性和曲线的陡度

二、CMOS 逻辑电路

最流行的 CMOS 逻辑系列是 RCA 公司于 1968 年制成的 4000 系列。它具有许多品种的功能不同的电路，可供用户选择使用。并且其他许多厂商也供应这个系列产品。

4000 系列的同类产品主要是由 National Semiconductor 公司生产的 54C/74C 系列。4000 系列和 54C/74C 系列电路都采用标准的金属栅制造技术和硅衬底材料，因此，它们具有大致相同的性能。

但与 4000 系列不同的是，54C/74C IC（集成电路）已发展成为与 7400TTL 电路相对应的 CMOS 同类逻辑产品。它含有等效于 TTL 电路的关键性接口特性，而且电路管脚完全相同。因此，熟悉普通 TTL 电路的设计人员可把这方面的已有经验沿用到 54C/74C 的设计工作中去。

另有几家工厂生产了自己专有的 4000 型 IC，以满足用户对更为复杂的 CMOS 电路的需要。例如，Motorola 公司的 14500 系列产品可提供更多的 MSI（中规模）功能，14400 系列则可提供单片的 MSI 和 LSI 通信电路，这些电路非常适合于特殊应用场合。

除了 54C/74C IC 的管脚设计可以直接使用 TTL 的插座外，另外一些公司的优良 CMOS 产品仍保留有 4000 系列管脚排列。这些电路是 Fairchild 公司和 Motorola 公司独自设计和生产的。同时，这两家公司产品能使用户对原来采用 4000 电路所设计的成品作进一步改善和提高。因为它们采用了硅片隔离技术或 SOS 制造技术，以及硅栅和离子注入工艺，以改善速度，降低阈值和提高电路密度，从而改进了 CMOS 电路性能。采用

这些工艺制造出的产品已商品化了。

近五年来，CMOS 稳步地前进着。其输出驱动能力有了提高，对输入和输出图形的灵敏度也降低了。

作为 4000 系列的补充，现在大多数 CMOS 制造厂已可提供标准 CMOS 芯片的改进型 B 系列产品。其极佳的输入、输出和内部传输特性，使它比老系列产品更易使用。

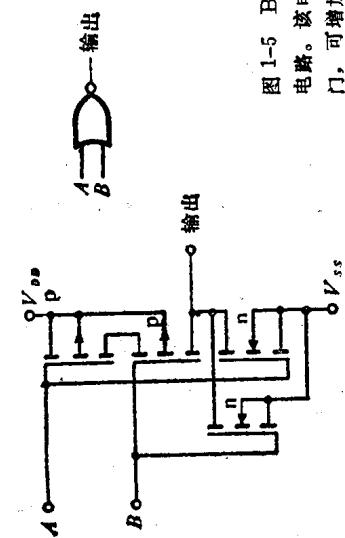
在标准非缓冲 CMOS 电路中，输出端的图形灵敏度是个问题。例如，在非缓冲两输入端或非门（图 1-5a）中，只要有任何一个输入端为高电平，接地的 N 沟晶体管之一 (V_{ss} 电源电压) 就导通，经过导通器件的导通电阻而使输出端变为低电平。如果两个输入端都为高电平，则两个 N 沟道器件都导通，这时使导通电阻减小一半，致使输出阻抗（从而下降时间）成为输入变量的函数。

同样，P 沟器件是靠低电平信号导通的。也就是说，当两个输入端都为低电平时， V_{DD} 到输出端导通，输出高电平。P 沟器件是串联的，如果要把输出阻抗控制在技术规范的范围以内，就必须减小导通电阻（扩大它的芯片面积）。随着门输入端数的增加，甚至还需要尺寸较大的 P 沟器件导致 V_{ss} 的输出阻抗具有更高的图形灵敏度。

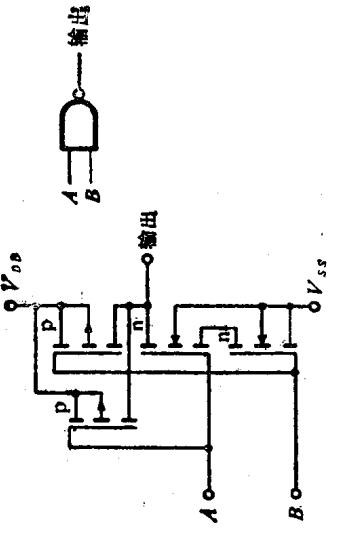
在普通的非缓冲 CMOS 两输入端“与非”门中采用了两串两并的连接方式（图 1-5b）。因为这时 N 沟器件是串联的，所以 N 沟器件尺寸必须增大。从而输出电阻的变化取决于并联在 V_{DD} 和输出端之间的 P 沟晶体管。

图 1-5c 和图 1-5d 中画出了解决这种图形灵敏度问题的缓冲门结构，两图分别表示全缓冲“或非”门和“与非”门。

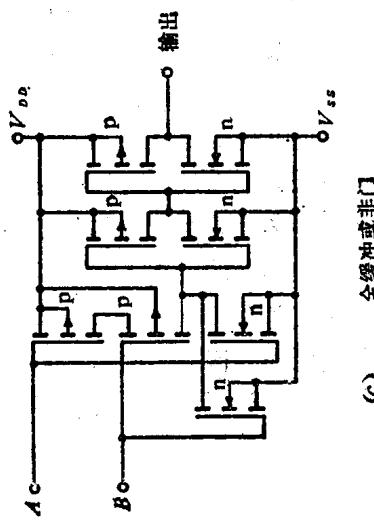
由于每个门的输出端都具有两个缓冲倒相器，它们的增益高，可减小开关阈值的变化，也能隔离开输出驱动与所有输入条



(a) 全缓冲或非门

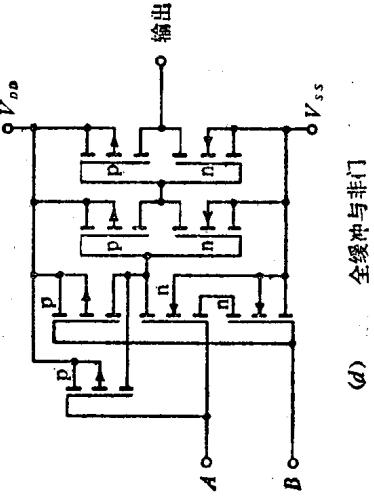


(b) 非缓冲与非门



(c) 全缓冲或非门

图 1-5 B 系列 CMOS 电路。该电路含有缓冲门，可增加驱动输出并减小电路的图形灵敏性



(d) 全缓冲与非门

件之间的关系。

在制造缓冲门时，多数公司采用标准的小尺寸 CMOS 晶体管，以构成所需的逻辑功能。该逻辑功能反过来又用于驱动低阻抗缓冲器级。这样，工艺的复杂性并没有增加多少，布局尺寸却保持最小。因为在此种电路结构中只需要两个大的输出晶体管。同时，输出门的上升和下降时间与输入图形无关。

另外还有一些额外的好处。其中一个优点是，由于内部的逻辑门可以过驱动，输出缓冲级可减小失真，所以系统速度得到提高。这意味着，采用了这种结构的电路，门的传输延迟对输出负载电容大小是不敏感的。

缓冲门的另一优点是改善了抗扰性。由于电压增益高（大于 10,000），可以获得接近理想的传输特性曲线（图 1-6a）。增益高还能显著改善脉冲的波形（图 1-6b，图 1-6c）。当输入转换时间为 100ns 或小于 100ns 时，普通 CMOS 门和缓冲 CMOS 门的输出波形是差不多的。但当输入转换时间扩大到 1 μ s 时，普通的 CMOS 门的转换时间就要增加，而缓冲 CMOS 门则依然不变。这一特征可以防止系统中的脉冲特性进一步变坏。

CMOS 设计人员面对需要更复杂功能的 MSI 和 LSI 时应当克服限制 CMOS 密度提高的三个设计因素：金属互连，栅对准和隔离互补结器件的保护环结构。

在标准的金属栅 CMOS 结构中（图 1-7a），这些问题特别棘手，因为每个 N 沟或 P 沟器件都需要金属栅，金属栅必须覆盖住源和漏区域。为了消除器件之间的导电沟道，每个晶体管首先需要放置在一个没有经过扩散的区域内，然后，用极性与源和漏相反的扩散区域包围住。这样的保护环会浪费许多面积，所以在高密度电路设计中，不可能使用标准金属栅 CMOS