

单片微型计算机 应用和开发系统

徐爱卿 孙涵芳 盛焕鸣 编著

北京航空航天大学出版社

单片微型计算机应用和开发系统

308-1

42/1

7.1 -8.1
X 45 / 1

单片微型计算机应用和开发系统

徐爱卿 孙涵芳 盛焕鸣 编著



0022794

北京航空航天大学出版社

(京)新登字 166 号

内容简介

本书着重叙述 8031 和 8098 单片机的应用实例,并全面介绍了 MCS-51 系列单片机的开发装置——BJ-51 单板式仿真器。应用实例的资料完全开放。对于一些典型系统,除叙述工作原理外,还介绍了设计方法。系统而详尽地描述单片机开发装置,在国内尚属首次。

本书还首次用相当的篇幅全面地介绍了 Intel 公司近期推出的一种新型存储器——快速擦写存储器(Flash)。

本书深入浅出、叙述清晰,适宜于从事单片机应用工作的广大工程技术人员阅读。

单片微型计算机应用和开发系统

DANPIAN WEIXING JISUANJI YINGYONG HE KAIFA XITONG

徐爱卿 孙涵芳 盛焕鸣 编著

责任编辑 杨昌竹

北京航空航天大学出版社出版

新华书店总店科技发行所发行 各地新华书店经销

通县兔子店印刷厂印刷

787×1092 1/16 印张:23 字数:589 千字

1992 年 8 月第 1 版 1992 年 8 月第 1 次印刷 印数:10000 册

ISBN 7-81012-293-2/TP·058 定价:12 元

前言

笔者合作编著的几本有关单片机的书籍出版之后,深得广大读者的关心和支持。很多学校和单位选用它们作为培训班、大学本科或研究生的教材,以致拙作一版再版,成了科技畅销书。身为作者,自己的劳动得到社会的承认,甚感欣慰。但同时,有形和无形的压力也随之而来,一种想法时刻萦绕在我们的脑海中:切莫辜负读者的期望,一定要写出更多更好的书籍,为单片机在我国的推广应用继续尽绵薄之力。但现在已不是出版我们第一本有关单片机的书籍时的1986年,近年来,这类书已出得很多,再写同类的书,又期望得到读者的认可,其难度可想而知。因此,我们接受出版社的约稿之后,多次想“临阵退却”,是读者和编辑们的热切期望鞭策了我们,使我们有勇气在繁重的本职工作之余,挤出一滴一滴的时间来,完成这本“难产”的书。写完之后,自己也不满意,但时间已不允许我们再作修改和补充。稍感安慰的是,我们这本书终究和别的同类书有所不同,至少在以下几个方面多少有一点特色:

1. 本书实现了几位笔者当初共同约定的宗旨:资料开放性。当今社会,“知识产权”愈来愈受到公众的尊重、社会的保护,这是好事。但随之而来,很多文献资料却蒙上了一层“神秘”的面纱,读者视之,朦朦胧胧,似懂非懂,不利于知识的普及和科学的发展。本书则把应用实例的资料无保留地向读者开放,硬件电路尽可能详尽绘出,但程序清单太占篇幅,只能选择典型例子列出。

2. 本书强调实用与理论分析相结合,对某些应用系统(如第七章“个人计算机中的单片机智能接口板”、6.1节“多功能智能钟”、6.4节“智能频率—时间—相位测量仪”),不仅给出了具体的电路,还对设计方法作了详细说明,有利于科技普及和提高,这也是笔者多年来一直为之努力奋斗的目标。

3. 本书首次公布了BJ-51 单板式仿真器的详细的资料,并对其硬件和软件作了充分的分析和注解,想必对我国的仿真器开发研究工作会起到积极的推动作用。

4. 本书主要是讲应用,所涉及的大多是“旧内容”,但也不乏一些新的内容。书中多次涉及了可编程逻辑器件PAL和GAL的应用,这些较新的逻辑器件已在国内愈来愈广泛地得到应用。本书还以相当大的篇幅向读者介绍了一种新型存储器——快速擦写存储器,或简称Flash。这种存储器,内部结构上类同于EPROM,功能上类同于EEPROM,是一种高集成度、高可靠、可多次擦写、非易失的存储器,特别适用于程序代码经常需要修改的应用系统和数据采集系统中。人们还期待它作为固态存储器而在很多场合下取代机电式的软磁盘和硬磁盘,大大提高计算机系统的整体性能。

本书在结构上大体分为三大篇。第一篇包括前四章,为通用篇,叙述各类存储器的扩展方法,多种显示器的应用和显示驱动电路的设计方法,某些A/D转换器的接口方法,以及单片机系统中的软件抗干扰方法。第二篇包括第五章至第八章,介绍了12个应用系统的实例。第三

篇包括最后两章——第九章和第十章,全面介绍了 BJ-51 单板式仿真器。

本书取材于笔者长期科研活动所积累的素材和部分公开发表的文献资料。有些文献的作者提供了详尽的素材,已在有关章节中专门说明。在此,我们对本书《参考文献》中所列的全部作者表示深切的谢意,感谢他们为本书提供了可贵的参考资料。

虽经多次审核,书中仍难免出现错误和不妥之处,竭诚欢迎读者批评指正。

最后,我们不能不遗憾地向读者说明两点:

1. 很多电路图我们都是用 Tango 软件画的,调用了软件中的元件库。这些元件库是经很多人设计后积累起来的,其中低电平有效信号引脚的标注法很混乱,甚至有错,但维护这些元件库要花很多功夫,本书出版前,我们来不及做这件事,因此图中遗留了这类混乱和错误,敬请读者谅解。好在这类错误很容易分辨,也不影响大家读图。

2. 第二章中我们指出,为了保证动态扫描多位显示器的足够亮度,采用 7406 这一类芯片作为显示驱动器件是不合理的,因为它们允许输出的电流太小。而在本书后续章节所引用的某些应用实例中,原设计就是用 7406 作为动态扫描显示电路驱动芯片的,我们保留了原设计的面貌,未加改动。虽然线路不尽合理,但在环境光不太强的情况下,还是可以工作的。

编 著 者

目 录

1 存储器及存储系统	1
1.1 程序存储器的扩展	1
1.1.1 8031 系统扩展 EPROM 的方法	1
1.1.2 8098 系统扩展存储器的方法	2
1.1.3 EPROM 在单片机系统中的应用	11
1.2 带有地址锁存器的 EPROM	19
1.3 带有输入/输出端口的 EPROM(I/O 扩展器)	22
1.3.1 87C75PF 的 3 个存储面	22
1.3.2 87C75PF 的功能框图及引脚	25
1.3.3 87C75PF 的 I/O 口	27
1.3.4 87C75PF 在 80C31 系统中的应用	29
1.3.5 87C75PF 在 8098 系统中的应用	32
1.4 带有地址锁存器的集成随机访问存储器 iRAM	36
1.5 快速擦写存储器(Flash)	39
1.5.1 主要性能特点	39
1.5.2 封装和引脚	42
1.5.3 基本工作原理	46
1.5.4 设计考虑	52
1.5.5 快速擦写存储器的再编程方法	53
2 显示器	65
2.1 人与显示器	65
2.2 LED 的驱动	67
2.3 条形显示器	69
2.3.1 输入为模拟量的条形显示器接口	69
2.3.2 输入为数字量的条形显示器接口	70
2.4 多段 LED 显示器	74
2.4.1 多段显示器驱动电路的设计问题	75

2.4.2 OBE 显示器	82
2.5 LED 点阵显示器	83
3 模拟/数字转换器	88
3.1 12 位 A/D 转换器 ICL7109	88
3.1.1 芯片内部结构和工作原理	90
3.1.2 ICL7109 与计算机的接口	90
3.1.3 ICL7109 的外接元件	92
3.2 ICL7109 在单片机系统中的应用	94
3.2.1 ICL7109 工作于直接方式	94
3.2.2 ICL7109 工作于握手方式	96
3.3 12 位 A/D 转换器 ADC1210	97
3.3.1 ADC1210 的主要性能指标	97
3.3.2 ADC1210 的内部结构及引脚	97
3.3.3 ADC1210 的输入方式	98
3.3.4 ADC1210 的时序	100
3.4 ADC1210 在 8031 系统中的应用	100
4 单片机系统的抗干扰措施	108
4.1 监视定时器	108
4.1.1 8096 中的监视定时器	108
4.1.2 软件 WDT	108
4.2 软件陷阱(Trap)	114
4.3 硬件复位	116
4.4 利用空操作 NOP 指令抗干扰	116
4.5 RAM 数据冗余	117
4.6 数字滤波	118
4.7 消除零点误差及零漂	121
4.8 输出口的软件干扰	122
5 单片机的通信应用	123
5.1 波特率自动调整	123
5.1.1 波特率发生器的误差源	123
5.1.2 允许的波特率误差	124
5.1.3 波特率自动跟踪的方法	124
5.2 主从式多单片机系统的并行通信	127
5.3 8031 单片机与袖珍计算机 PC-1500 的双向通信	136
5.3.1 工作原理	136
5.3.2 通信程序的设计	138
5.3.3 8031 发送子程序的设计	139

5.3.4 8031 接收子程序的设计	140
6 单片机中定时器/计数器的应用	143
6.1 多功能智能钟	143
6.1.1 概述	143
6.1.2 硬件设计	144
6.1.3 原理及使用	146
6.1.4 软件设计	148
6.2 5512 型计时器	155
6.3 日历时钟 MSM5832 在单片机系统中的应用	157
6.3.1 MSM5832 的性能及引脚描述	157
6.3.2 MSM5832 的时序	159
6.3.3 MSM5832 与 8031 的接口设计	159
6.4 智能频率—时间—相位测量仪	167
6.4.1 测量原理	167
6.4.2 利用 8032 内部计数器的测量方法	171
6.4.3 系统电路原理	175
6.4.4 软件设计简述	179
7 个人计算机中的单片机智能接口板	185
7.1 基于 8051 单片机的智能测控接口板	185
7.1.1 系统组成	185
7.1.2 8031 与 PC 机的并行通信	188
7.1.3 模拟数据通道	197
7.1.4 电流环式 I/O 通道	203
7.1.5 采用 GAL 芯片后的系统电路	204
7.2 基于 8098 单片机的智能测控接口板	209
7.2.1 系统组成及原理	209
7.2.2 软件概述	213
7.2.3 GAL20V8 的编程	214
8 几个不归类的应用实例	218
8.1 球类比赛计时记分装置	218
8.1.1 功能和硬件结构	218
8.1.2 软件设计	222
8.2 数字式仪器与单片机的接口	226
8.3 8031 控制的近地—远地显示系统	229
8.3.1 系统描述	229
8.3.2 软件设计	234

9 BJ-51 单板式仿真器	237
9.1 概述	237
9.2 BJ-51 的硬件结构	237
9.2.1 单片机及仿真座	238
9.2.2 地址译码电路	239
9.2.3 存储器管理电路	240
9.2.4 单步控制电路	241
9.2.5 LED 显示器、键盘、打印机接口电路	242
9.2.6 EPROM 编程器	242
9.2.7 磁带写入与读出电路	245
9.2.8 RAM 断电保护电路	246
9.2.9 联机通信电路	246
10 BJ-51 的监控程序	250
10.1 概述	250
10.2 监控程序的运行环境	251
10.3 监控程序总体结构	254
10.4 监控程序清单	268
参考文献	358

1 存贮器及存贮系统

本章叙述了传统的存贮器和各类新型的存贮器在单片机系统中的应用方法。特别化了很大篇幅向读者介绍了一种新型存贮器——快速擦写存贮器(Flash)的应用方法。Flash 是一种具有诱人的应用前景的新型元件,值得引起读者的注意。

1.1 程序存贮器的扩展

目前我国应用单片机开发的产品中,绝大多数采用片内无 ROM 的型号如 8039, 8031, 8098, 8096 等。因此都需在系统中扩展片外的程序存贮器。Intel 公司的单片机系列产品无一例外地采用了低 8 位地址/数据分时复用总线,高位地址则由某一具有锁存功能的口线提供,地址线的根数根据所需扩展的 ROM 容量确定。本节将介绍各类单片机扩展各类程序存贮器的方法。

1.1.1 8031 系统扩展 EPROM 的方法

大容量的 EPROM 存贮器发展很快,价格也日趋便宜,在单片机系统中扩展程序存贮器时,采用大容量 8kB 以上存贮器比采用小容量的更为适宜。况且 EPROM 芯片在引脚按排上考虑了它们的兼容和替代性能。2764(8kB), 27128(16kB), 27256(32kB) 和 27512(64kB) 均为 28 引脚的双列直插型芯片。除 1、26、27 三个引脚外的全部控制信号、地址、数据线的引脚都是一样的,如图 1-1 所示。只要在印制板设计时简单地采用跳接线的方法,就可以相互替代。

例 1 8051 扩展 64kB 程序存贮器

8051 有两个片外存贮器空间,使程序存贮器和数据存贮器都能外扩至 64kB。本例向读者介绍采用不同容量的 EPROM 时怎样连接线路。图 1-2, 1-3, 1-4 示出了分别采用 8kB, 32kB 和 64kB EPROM 时的连接方法,其中图 1-2 用 8 片 2764 组成 64kB 存贮器系统。8051 的分时复用地址/数据总线为 P0 口,图中用 74LS373 作地址锁存器,也可以用 Intel 公司的 8282,但引脚不同。高位地址由带有锁存功能的 P2 口提供,需用 5 根,即 P2.0~P2.4。用 3—8 译码器 74LS138 的输出控制 2764 的片选端 $\overline{CE}$ 。译码器的输入为 P2 口的高位 P2.5~P2.7。图 1-3 采用集成度较高的 27256, 2 片就可以组成 64kB 的存贮器系统。这样就可以不用地址译码器,通过 P2.7 的输出来实现片选控制。当 P2.7=0 时 27256(1)被选中,其地址为 0000H~7FFFH,当 P2.7=1 时,经反相后将选中 27256(2),其地址为 8000H~FFFFH。

图 1-4 采用集成度更大的 27512 EPROM,一片的容量就是 64kB,连接线路就更为简单,片选端只要简单地接地,使它总处于选中的状态即可。

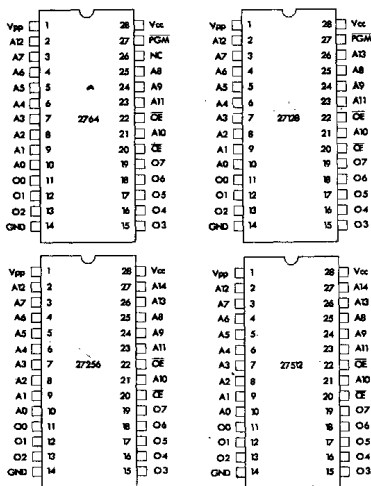


图 1-1 2764,27128,27256,27512 的管脚图

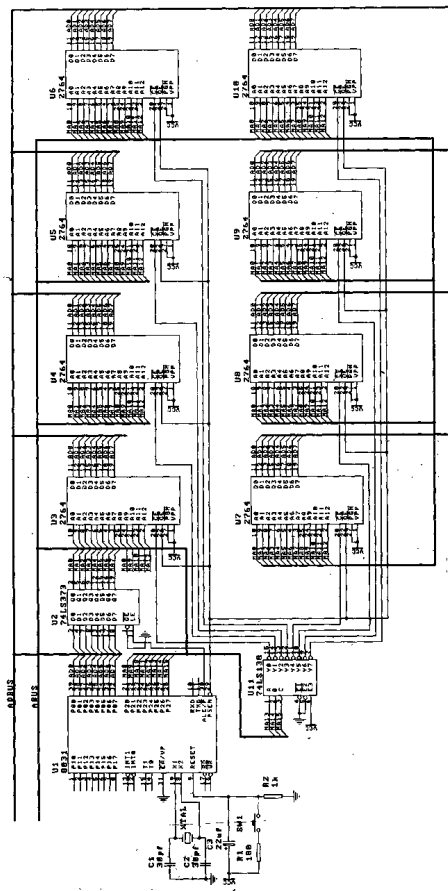
1.1.2 8098 系统扩展存储器方法

8098 只有一个存储空间,总容量为 64kB,如图 1-5 所示,其中 0000H~00FFH 为片内 RAM 专用的空间,这 256 个字节片内 RAM 中有 8098 的通用寄存器组、堆栈指针和一些专用寄存器。1FFE~207FH 为保留的存储空间,用以存放中断向量、密码、芯片配置字节、P3 口、P4 口的内容,还有一些单元是 Intel 公司保留作产品测试和开发用的。8098 复位后,CPU 从 2080H 单元取第一条指令。这样设计便于用户在 1FFFH 以下的空间内配置 RAM 芯片,与片内 RAM 构成一个连续的 RAM 空间。下面将介绍一个配有 16kB EPROM 和 8kB RAM 的电路,见图 1-6。EPROM 采用一片 27128,RAM 采用一片 6264,8098 的分时复用地址/数据总线为 P3 口,高位地址信号由带有锁存功能的 P4 口提供。RAM 安排在 0000H~1FFFH,ROM 安排在 2000H~5FFFH。显然 27128(U3)和 6264(U4)的片选信号应为:

$$\overline{CE3} = \overline{A15} \cdot \overline{A14} \cdot \overline{A13} \cdot \overline{A12} + \overline{A15} \cdot \overline{A14} \cdot A13 \cdot \overline{A12} + \overline{A15} \cdot A14 \cdot \overline{A13} \cdot \overline{A12} + \overline{A15} \cdot A14 \cdot A13 \cdot A12$$

$$= \overline{A15} \cdot \overline{A14} \cdot A13 + \overline{A15} \cdot A14 \cdot \overline{A13} \quad (1-1)$$

$$\overline{CE4} = \overline{A15} \cdot \overline{A14} \cdot A13 \quad (1-2)$$



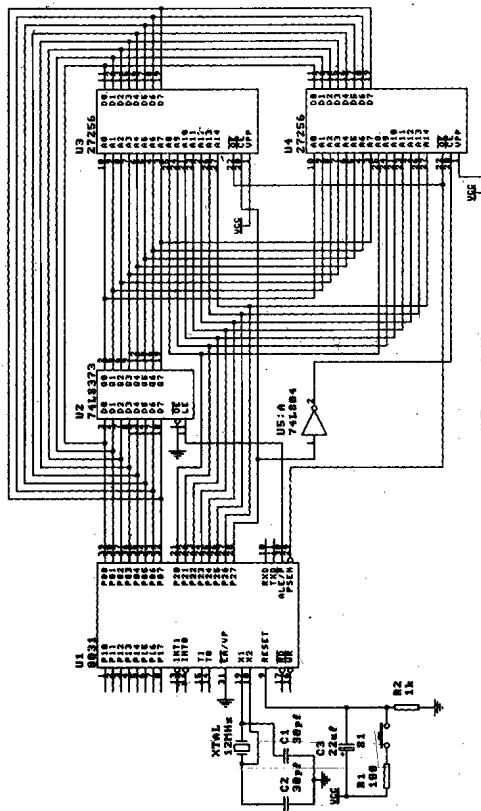


图 1-3 用 27256 扩展 64KB EPROM

地址	存储器	容量
0000H~1FFFFH	6264(1)	8k
2000H~9FFFFH	27256	32k
A000H~BFFFFH	6264(2)	8k
C000H~DFFFFH	6264(3)	8k
E000H~FFFFH	6264(4)	8k

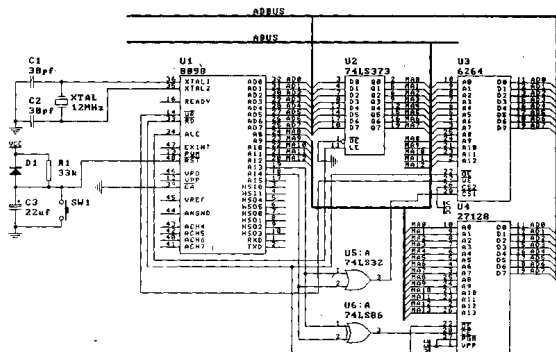


图 1-6 具有 16kB EPROM 和 8kB RAM 的 8098 系统

存储器上低 8 位地址 A0~A7 由 P3.0~P3.7 通过地址锁存器 74LS373 提供,高位地址 A8~A12 由 P4.0~P4.4 直接提供。P4.5~P4.7 用 3—8 译码器的地址输入 A、B、C,译码器的输出 Y0、Y5、Y6、Y7 分别接在每片 6264 的 $\overline{\text{CE}}$ 端,Y1、Y2、Y3、Y4 经 4 输入正与门 74LS21 接至 27256 的 $\overline{\text{CE}}$ 端。27256 的片选信号 $\overline{\text{CE3}}$ 的逻辑要求为:

$$\overline{\text{CE3}} = \overline{Y1} + \overline{Y2} + \overline{Y3} + \overline{Y4} = \overline{Y1} \cdot \overline{Y2} \cdot \overline{Y3} \cdot \overline{Y4}$$

这正是 74LS21 所能完成的逻辑功能。

为了减少芯片数量,使电路更具有灵活性,可采用可编程逻辑器件作为译码电路。为了可编程逻辑器件的编程,我们应给出正确的逻辑方程。对于图 1-7 的各存储器芯片的片选信号,有:

$$\overline{\text{CE3}} = (\overline{\text{A15}} \cdot \overline{\text{A14}} \cdot \text{A13} + \overline{\text{A15}} \cdot \text{A14} \cdot \overline{\text{A13}} + \overline{\text{A15}} \cdot \text{A14} \cdot \text{A13} + \text{A15} \cdot \overline{\text{A14}} \cdot \overline{\text{A13}}) \quad (1-5)$$

$$\overline{\text{CE4}} = \overline{\text{A15}} \cdot \overline{\text{A14}} \cdot \overline{\text{A13}} (\text{RD} \sim \text{WR}) \quad (1-6)$$

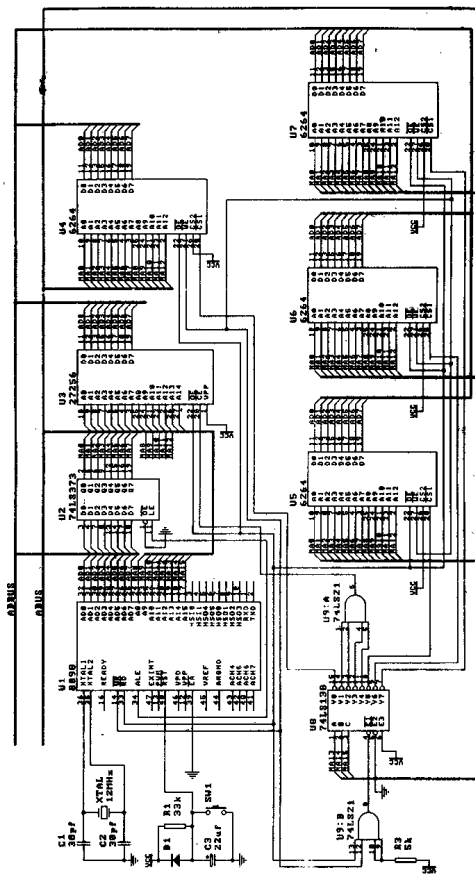


图 1-7 具有 32KB EPROM 和 32KB RAM 的 8098 系统

$$\overline{CE5} = A15 \cdot \overline{A14} \cdot A13(\overline{RD} + \overline{WR}) \quad (1-7)$$

$$\overline{CE6} = A15 \cdot A14 \cdot \overline{A13}(\overline{RD} + \overline{WR}) \quad (1-8)$$

$$\overline{CE7} = A15 \cdot A14 \cdot A13(\overline{RD} + \overline{WR}) \quad (1-9)$$

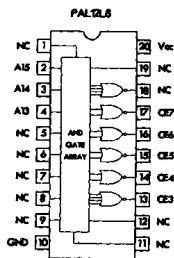


图 1-8 用 PAL12L6 作译码电路

图 1-8 是用可编程逻辑器件 PAL 实现的片选译码电路的引脚逻辑符号图。由于该译码电路只有 3 个输入信号；需产生 5 个译码输出信号；输出低电平有效，不需要锁存；片选信号逻辑方程(1-5)~(1-9)中，只有式(1-5)包含有 4 个逻辑乘积项，其它各式都只包含 1 个乘积项，故可供选用的 PAL 器件的型号较多，如 PAL12L6、PAL14L8、PAL16L6 和 PAL16L8 都是合适的芯片。图中采用的是 PAL12L6。12L6 表示可编程逻辑阵列的输入数为 12 个，低电平输出，阵列输出数为 6 个。但器件型号上反映的这些参数还不能成为我们选择芯片的充足根据。例如，仅从这几个参数看，似乎 PAL12L10 也可以满足我们的需求，但事实上从 PAL12L10 的逻辑图[11]可以看出，其阵列输出项只包含 2 个逻辑乘积项，不能直接实现逻辑方程(1-5)的功能，故 PAL12L10 不是合适的候选芯片。因此，我们在选用 PAL 芯片时，除了从型号中得到一些基本信息外，还必须查阅一下它们的逻辑图。

PAL12L6

ADDRESS DECODER

XU AIQING OCT 15 1990

DECODE

NC A15 A14 A13 NC NC NC NC NC GND ;PIN NUMBER

NC NC CE3 CE4 CE5 CE6 CE7 NC NC VCC ;PIN NUMBER

$$/CE3 = /A15*/A14*/A13 + /A15*/A14*/A13$$

$$+ /A15*/A14*/A13 + A15*/A14*/A13$$

$$/CE4 = /A15*/A14*/A13$$

$$/CE5 = A15*/A14*/A13$$

$$/CE6 = A15*/A14*/A13$$

$$/CE7 = A15*/A14*/A13$$

DESCRIPTION

THIS IS A MEMORIES' ADDRESS DECODER IN 8098 SYSTEM

WHICH INCLUDES ONE ROM CHIP (27256) AND FOUR RAM

CHIPS (6264).

图 1-9 地址译码器的 PAL 设计说明书