

入門 數字 信號計

# S1240

程控數字交換系統培訓教材

溫文声 编

## 时钟和 号音模块



642

S1240程控数字交换系统培训教材

# 时钟和信号音模块

温文声 编



人民邮电出版社

8810536

## 内 容 提 要

时钟和信号音模块是S1240程控数字交换机的功能模块。其中时钟模块提供同步时钟频率信号，信号音模块提供交换机所需的各种不同频率、不同断续比的信号音。本书首先简述了时钟与同步的问题，实现同步的几种方式，接着重点介绍了时钟信号和信号音的产生、分配及警报系统，最后对信号音源作了示例说明。书末列有本书所用英文缩略语解释。

本书可供具有中专水平的S1240交换机的维护、管理人员和技术干部的培训教材，也可供程控专业的师生参考。

S1240程控数字交换系统培训教材

### 时 钟 和 信 号 音 模 块

温文声 编



人民邮电出版社出版

北京东长安街27号

河北省邮电印刷厂印刷

新华书店北京发行所发行

各地新华书店经售



开本：787×1092 1/32      1988年5月第 一 版  
印张：2 16/32页数：40      1988年5月河北第1次印刷  
字数：55千字      印数：1—2 500册

ISBN7115—03597—0/TN

定价：0.60元

DL17/63

## 出版说明

S 1240是70年代后期发展起来的程控数字交换系统。它的设计思想新颖，系统结构独特，工艺技术先进。其突出的特点是全分布式控制方式，硬件与软件高度模块化等。它是一种“对未来保险的”新型数字交换系统。

为培养S 1240的维护、使用和管理人员，我们组织编写了这套S 1240程控数字交换系统培训教材。这套培训教材是以比利时BTM公司的培训材料为基础，经加工整理重新编写而成。全套书共15本，较系统地介绍了S 1240程控数字交换系统的系统结构、功能模块及其软件系统。内容较为全面，叙述力求通俗。本书可作为具有中专水平的S 1240的维护、管理人员和技术干部的培训教材，也可供有关院校教学参考。

由于原培训材料内容过于简单，加上我们对该设备所采用的技术和工艺尚不十分了解，书中难免有错误和不当的地方，恳请读者批评指正。

人民邮电出版社

# 目 录

<b>第一章 时钟与同步</b> .....	( 1 )
1.1 同步 .....	( 1 )
1.1.1 频率同步 .....	( 2 )
1.1.2 帧同步 .....	( 3 )
1.1.3 对同步系统的要求 .....	( 5 )
1.2 滑码 .....	( 6 )
1.3 实现同步的几种方式 .....	( 8 )
1.3.1 准同步方式 .....	( 8 )
1.3.2 异步同步方式 .....	( 9 )
1.3.3 外基准同步方式 .....	( 9 )
1.3.4 主从同步方式 .....	( 10 )
1.3.5 相互同步方式 .....	( 11 )
<b>第二章 时钟和信号音模块概述</b> .....	( 14 )
2.1 性能要求 .....	( 14 )
2.1.1 硬件部分及其组成单元 .....	( 15 )
2.1.2 软件部分 .....	( 15 )
2.2 时钟和信号音模块的基本构成简述 .....	( 16 )
<b>第三章 时钟信号发生器及其分配系统</b> .....	( 19 )
3.1 简介 .....	( 19 )
3.2 时钟系统功能 .....	( 19 )
3.3 外部时钟同步信号接口设备 .....	( 20 )
3.3.1 数字中继线同步接口 .....	( 20 )
3.3.2 基准频率信号源接口 .....	( 21 )

<b>3.4 中央时钟的构成</b>	( 24 )
3.4.1 概述	( 24 )
3.4.2 内部基准时钟信号源 ( IRS )	( 26 )
3.4.3 内部基准时钟信号源的基本功能	( 28 )
3.4.4 基准时钟信号的选用	( 28 )
3.4.5 计数缓冲寄存器	( 28 )
3.4.6 频率自动校正功能	( 29 )
3.4.7 频率控制	( 29 )
3.4.8 B 处理机接口	( 30 )
3.4.9 校正电路和选择电路	( 31 )
3.4.10 警报寄存器	( 31 )
<b>3.5 时钟信号的分配</b>	( 32 )
<b>3.6 机架时钟信号</b>	( 33 )
3.6.1 机架时钟选择器	( 34 )
3.6.2 相位校正电路	( 34 )
3.6.3 锁相电路	( 35 )
3.6.4 机架时钟警报	( 36 )
<b>第四章 中央时钟振荡频率的软件控制</b>	( 37 )
<b>4.1 中央时钟的硬软件结构</b>	( 37 )
4.1.1 中央时钟的硬件部分	( 37 )
4.1.2 频率控制单元	( 38 )
4.1.3 中央时钟设备接口	( 38 )
<b>4.2 频率控制原理 ( 程序部分 )</b>	( 39 )
<b>4.3 频控-频率信息模块 ( FC-FMM ) 的作用</b>	( 41 )
4.3.1 FC-FMM开始启动	( 41 )
4.3.2 对频率数据信息的处理	( 41 )
4.3.3 对控制数据信息的处理	( 41 )

4.4	频率数据信息的收集系统	( 42 )
4.5	压控晶体振荡源 ( VCXO ) 的频控功能	( 43 )
4.5.1	对外部基准时钟信号 ( ERS ) 的追踪	( 44 )
4.5.2	对虚拟基准时钟信号 ( VRS ) 的追踪	( 44 )
4.5.3	对内部基准时钟信号 ( IRS ) 的追踪	( 45 )
4.6	增值测量	( 46 )
4.6.1	测量的准备工作	( 47 )
4.6.2	测量步骤	( 47 )
4.7	对系统时钟信号技术状态的鉴定	( 48 )
<b>第五章</b>	<b>数字信号音发生器及其分配系统</b>	( 51 )
5.1	日期时间信号	( 51 )
5.1.1	基本要点	( 51 )
5.1.2	处理机接口	( 52 )
5.1.3	时间计数器	( 56 )
5.1.4	同步信号源电路	( 57 )
5.2	数字信号发生器 ( DSG )	( 57 )
5.2.1	信号音发生器工作原理	( 57 )
5.2.2	数字信号音在 S 1240 系统中的应用	( 59 )
5.2.3	信号音链路的组合	( 60 )
5.3	其它	( 64 )
5.4	信号音的分配网络	( 66 )
<b>第六章</b>	<b>机架警报系统</b>	( 67 )
<b>第七章</b>	<b>信号音源实例说明</b>	( 69 )
7.1	简述	( 69 )
7.2	信号音及其在链路网上的通道安排	( 69 )
7.3	信号音的抽样可编程序只读存储器的基本内容	( 71 )
<b>缩略语</b>		( 72 )

# 第一章 时钟与同步

目前，数字程控电话交换机已经日益受到重视而大量进入长市通信网。

S 1240数字程控电话交换机已经开始在国内使用。该交换机为完成各种交换性能而拥有多种不同功能的硬、软件模块。本文着重讨论其中的时钟模块和信号音模块。

时钟模块提供同步时钟频率信号，信号音模块提供交换机所需的各种不同频率、不同断续比的信号音。

在介绍时钟模块和信号音模块之前，首先讨论一下数字交换网的同步问题。

## 1.1 同步

我们知道，数字程控电话交换机之所以能够正常运行，主要由于采用了时分交换和脉码传输技术。而脉码传输要依靠数字传输路由两端脉码端机的同步运行，尤其在具有一定规模的数字网内，各个脉码端机之间如果没有一个统一的基准时钟信号作为数字网的共同参考点时，全网的脉码传输要保证正确无误是很难实现的。

在二点之间进行脉码传送对同步问题的要求是比较低的，而在三点之间或多点之间相互进行脉码传送时对同步问题的要求就较高了；实现同步的方式也非同一般。

我们知道，脉码信号的传送是通过时间分割的方式将连续

的模拟信号按固定的时间进行连续分割，并进行量化、抽样、编码等步骤，使之成为时间分割信号即数字信号，并以一定的速率传送。当数字信号到达接收端后又以相同的速率进行解码，复原为模拟信号。

在脉码信息传递过程中，某一瞬间，甲地端机以第一路发话，而同时，乙地端机也需要以第一路接收，以后各路甲乙两端机都要严格按照一一对应的顺序传送，这样才能完成脉码信息的成功传递。

所以在脉码通信里，甲乙两端机在时间上的精密配合是十分重要的。而同步系统就是为这样一个重要的时间要求提供条件，以保证发端与收端控制时间的吻合。

同步系统首先提供工作时序划一的条件，使发信端机按时间分割配置的各话路码群，在收信端机也能准确无误地分配到相应的话路上去。

其次，同步系统还要能保证在脉码传送过程中即使受到某些临时性的干扰时，时钟的准确性也不致受到影响，而且，即使同步系统暂时失去同步特性时，系统本身也应能很快地诊断出来并自动予以校正，使系统能很快地恢复两个端机的同步状态。

同步系统主要包括两个方面，即频率同步与帧同步。

### 1.1.1 频率同步

设在甲乙两局的两个脉码端机的主控时钟频率分别为  $F_1$  与  $F_2$ 。频率同步就是要能达到  $F_1 = F_2$  的基本要求（实际上  $F_1$  与  $F_2$  很难做到完全相等，只是它们之间的频率偏差值限定在一个允许范围之内）。

多个数字局的时钟频率  $F_1, F_2, F_3, F_4 \dots F_N$ ，要求达

到 $F_1=F_2=F_3=F_4$ ……是较难做到的，但是系统上又有这样的要求。经过多年的努力，终于得到了一些解决办法。

一般利用高稳定度原子钟或压控晶体振荡器（VCXO）以及利用锁相环电路进行监控等措施即可基本达到稳频和频率同步的目的。关于压控晶体振荡器和锁相环电路后面将要讨论到。

### 1.1.2 帧同步

在讨论帧同步之前，先介绍一下时分复用的一些基本情况。

30/32路的PCM系统对音频话路每 $125\mu s$ 抽样一次，即对每个话路每秒钟抽样8000次（抽样频率=8000次/秒）。

每抽样一次用时 $3.9\mu s$ 。

这样在 $125\mu s$ 的时间内共抽样 $\frac{125}{3.9}=32$ 次。

每抽样一次称为一个时隙，抽样32次即形成了32个时隙。

在 $125\mu s$ 时间内对32个时隙的信息轮流传送一次称为传送一帧，如图1.1所示。

每个时隙由8个比特组成，每一路话音的内容即寄存于此8比特之中进行传递。这样在每一个抽样周期内共传送 $8 \times 32 = 256$ 个比特。

每秒钟抽样8000次，即每秒钟共传送信息量为 $8000 \times 256 = 2048$ 千比特。这就是30/32制PCM一次群的传送码率。如果每个时隙具有16个比特位，则传送码率为 $4096kb/s$ ，每帧容量为 $16 \times 32 = 512$ 比特。

在每帧32时隙中，把第0时隙与第16时隙安排它用，如第0时隙安排专门传送同步信息，即下面要谈的帧同步信息，第

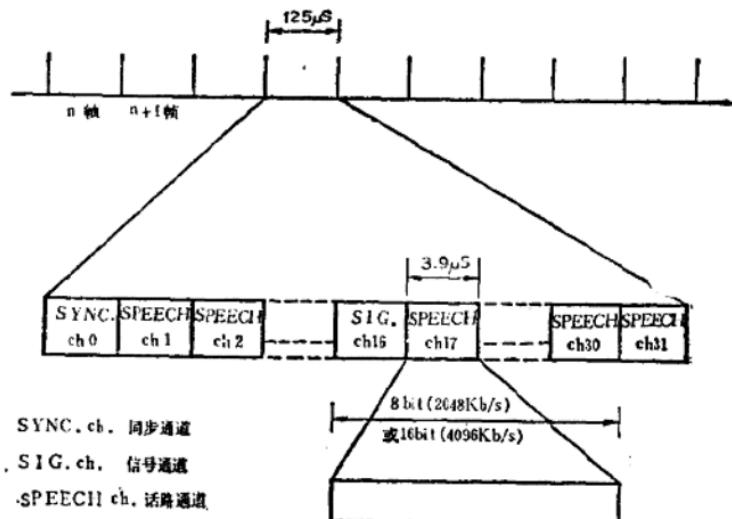


图 1.1 PCM 帧结构示意图

16时隙专门用来传送信号，如局间多频互控信号（MFC）、随路信道第6号信号等。

由前述内容我们知道这种 PCM 的传送方式是以时间分割来达到多路复用目的的，在发送端发送出一帧又一帧的数码。这些数码严格按照时序排列，一路紧挨一路，一帧紧挨一帧，排列得非常整齐严格。每帧内部的排列也都是依照要求预先编排好的，因此，只要能把每帧的始端内容和末端内容辨认出来，则每一路的时序也就自然能够辨认了。这样就能在收端局准确地识别出由发端所传到的 PCM 数码中哪些是第一路的内容，哪些是第二路的内容了。

因此只要保证接收端定时产生的时钟脉冲时序能很好地与发送端相配合，就能达到同步的目的。

为了在收端能很好的识别出 PCM 码的时序，所以在PCM 码中加入帧同步码，以便于同步识别。帧同步码有其特定的码型，以与一般的信息码相区别（如 0011011），帧同步码的插入位置一般在帧首或帧尾。在 30/32 系统中插入到每帧之首，即确定每帧的第一时隙（即 0 时隙）传送帧同步码，同时只插入到偶数帧里。在接收端只要能识别出此特定的帧同步码型，就能够很容易对准 PCM 码的时序了。

上面就频率同步和帧同步的基本内容作了一些讨论。就二者的关系来看，频率同步处于基础的位置，即失去频率同步时，帧同步就失去意义了。

### 1.1.3 对同步系统的要求

上面讨论了在 PCM 脉码传输过程中同步系统的重要作用及其分类，下面再讨论一下对同步系统本身的一些要求。

1. 要求同步系统在脉码端机万一失步时，系统本身能够很快地进行捕捉，在允许的短暂时间里一出现帧同步码型，立即就能准确无误地捕捉住，使脉码端机立即恢复同步状态。因为在失步（不同步）状态时，将会有大量的信息丢掉。

2. 同步系统自身的工作状态要能够保持高度的稳定可靠性，动作要保证快速准确，即在同步状态时，不因传输过程中由于任何短暂的误码产生而破坏同步。同时，如果出现了失步状态而使同步系统进入捕捉状态时，不因出现假同步码而使系统停留在误同步状态，从而延长了失步时间。

因此要求同步系统具有高度灵敏的识别功能以便能够迅速识别出是真帧同步码还是假帧同步码，从而避免进入假同步、误同步状态。上述这些识别功能由同步系统的保护电路来执行。

## 1.2 滑码

当甲乙两端局的脉码振频  $F_A$  与  $F_B$  不相等或虽二振频相等但由于传输线路受环境温度差别的影响而导致传输延迟变化，这些都将产生滑码现象。

设在 A、B 两局间传送脉码信息，A 发 B 收，A 局脉码主振频率为  $F_A$ ，B 局脉码主振频率为  $F_B$ ，B 局在接受 A 局送来的脉码信息流时先储入一个设在 B 局入口端的缓冲寄存器中。然后再依 B 局的振频所安排的时序定时提取信息流，再送入 B 脉码端机中。

信息储入缓冲寄存器的过程即称为“写”的过程，而由缓冲寄存器提取信息流的过程即称为“读”的过程。

例如在某瞬间，由于某种原因而导致产生  $F_A > F_B$  的现象，则将造成“写”的频次变密，或称“写”的间隔时间变短，而“读”的间隔时间相对变长，这样当积累到一定的程度时，就会有某次“写”入的内容被漏“读”了，每产生一次漏读就称之为产生一次滑码。

同样，当出现  $F_A < F_B$  的现象时，由于信息“写”入的时间间隔长而信息“读”出的时间间隔相对变短，当此种现象积累到一定时间时，便将导致产生一次重“读”现象，这也称之为产生了一次滑码。

总之，每当 A、B 二局的二脉码端机的主振频率不相同时 ( $F_A \neq F_B$ )，就将产生漏“写”或重“读”现象，即产生滑码。

产生滑码频次的高低取决于  $F_A$  与  $F_B$  差值的大小，二者成正比关系。一般来说，振频的精度愈高，产生滑码的时间间隔

也就愈长。当振频精度为 $10^{-7}$ 时，产生滑码的间隔时间约为1280秒，当振频精度为 $10^{-11}$ 时，产生滑码的间隔时间将加长到145天。

这也就是说，两地局的主振频率精度愈高，则两地局振频的频率偏差愈小，滑码的发生间隔也愈长。当然滑码产生的间隔时间也与传送码率的高低有关。

如果是单纯传送话音信息，滑码的影响并不十分严重，至多每隔一定时间例如几分钟产生一次短暂的杂音，因此对于单纯传送话音的电路来讲，对于振频的精度要求也就无需过高，一般不低于 $10^{-6}$ 即可。

对于传送公共信道信号来讲，产生滑码最多只能造成信息传送的某些延误，而对整个信号性能并不会造成什么严重后果。

但是，对于数据传输和传真传输情况就不一样了，每一次滑码的产生都将可能丢失大量的数据或破坏了整幅图象。因此，对这种情况，对振频的精度要求必需要达到较高的水平。

产生滑码的原因是由于A、B两地局的脉码端机时钟振频频率产生差异，但即使两个脉码端局的时钟振频频率完全相同也有可能产生滑码，其原因是：一个数字网的构成要由大量的传输电缆将各数字局连接起来，而一定距离的传输电缆对于内容为 $64\text{kb/s}$ 的高速传输信息来讲，会出现传输时延的，而这种由于传输线所引起的传输时延数值遇到环境温度的变化会有所改变，这种改变将会引起传输信息的提前到达或滞后到达，它的效果正相当于振频的不稳，同样会导致失步而引起滑码。

## 1.3 实现同步的几种方式

### 1.3.1 准同步方式

在数字交换网内各数字交换局里分别设有各自独立的、高精度的时钟振荡源。这种方式的振荡源的振频精度要求很高，一般在  $10^{-11}$  以上。这样，由于各数字局的振频精度都很高，所以虽然各振荡源之间没有任何控制联系，但由于各振荡源的绝对误差都很小，所以也就等效于同步的效果。

但是，要取得振频精度不低于  $10^{-11}$  的要求，一般类型的振荡源是难达到的，只有采用高精度的原子钟作为时钟振荡源才有可能满足上述要求，如铯原子钟和铷原子钟等。

这种同步方式虽然不需要复杂的相互控制系统，但是所需费用是很高昂的。这是因为不但原子钟的成本很高，而且使用寿命也很短，所以一般只有在振频精度要求很高的国际电信局才考虑使用。

准同步方式结构见图1.2。

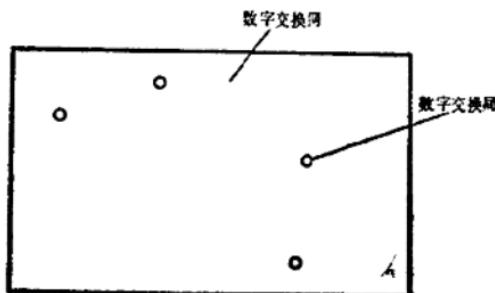


图 1.2 准同步方式图

### 1.3.2 异步同步方式

这种同步方式基本与准同步方式相似，也是在各脉码局端机处各设独立的振频信号源，各数字局主振源之间互不连接、互不控制。由于这种同步方式只限用于话音脉码传送，所以对振频精度的要求可以低些（由前述知话音信息传输对滑码的容忍度最高），但在这种同步方式中不宜于传送非话音信息。

### 1.3.3 外基准同步方式

在一个数字交换网内，各脉码端局的时钟振频信号都受控于外界某精度较高的基准振频源，如图1.3所示。

由于各脉码端局的振频源都受控于同一精度较高的基准振频源，所以各局本身的振频源的精度就可以相应降低，例如采用一般的压控晶体振荡器就可以了，而且整个数字网的同步水准并不低。

这种方式的优点在于各脉码端局的时钟振频都受控于精度较高的统一的振频源，所以整个网的同步效果比较好，同时各脉码端局的时钟振频源的成本也不太高。但缺点是当整个数字网比较庞大时，这套控制系统就会很复杂，在维护上也不太方便。

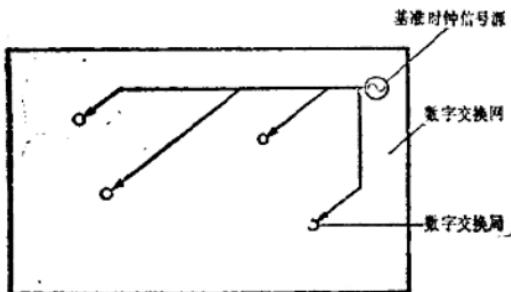


图 1.3 外基准同步方式图

便。

#### 1.3.4 主从同步方式

即在一个数字网中有若干个脉码端局，以其中一个脉码端局的时钟振频源作为主振源，（如图1.4中的A）。

主振源的时钟振频控制着本网内其它各脉码局的时钟振频，这些被控局就叫作从局（如图1.4中的B、C、D、E、F）。通过强迫从局振频同步的方法来达到全数字网频率同步的目的，这种频率控制方式就叫作简单式的主从同步方式，如图1.4所示。

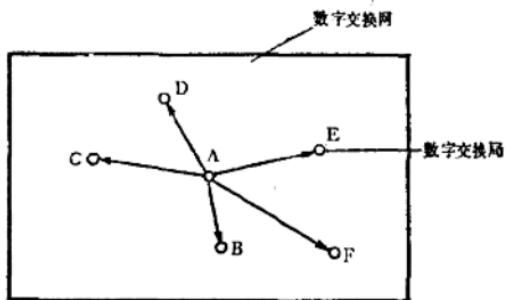


图 1.4 简单式的主从同步方式图

这种简单式的主从同步方式虽然简单易行，但也有它的某些缺点，例如一旦主局的时钟振频源由于某些故障而停止输出时，其它从局振频的同步状态势必难以维持。为此，又发展了另一种主从同步方式，称为分级式的主从同步方式，如图1.5所示。

分级式的主从同步方式就是安排主局有两个或三个，平时主局为A局（称第一级主局），从局为B、C、D、E…局，但从同步网的结构安排，B局也可作为主局而控制其它各局。