

电子技术教学小丛书

计数器及其 逻辑设计

蔡惟铮 编

高等教育出版社

电子技术教学小丛书

TP3-
2

计数器及其逻辑设计

蔡 惟 铮 编

高等教育出版社

内 容 简 介

本书是高等学校工科电工教材编审委员会电子技术编审小组组织评选的“电子技术教学小丛书”之一。书中讨论了作为时序数字电路中的一大类型电路——各种计数器的工作原理、分析与设计方法以及典型应用。主要内容有各种进制的同步计数器、移位寄存器型计数器、可逆计数器、异步计数器、格雷码计数器以及各种中规模集成电路计数器等。本书比教材讲述的计数器内容广泛而深入。可作为大学生扩大知识面的阅读材料,也可供有关教师和科技人员参考。

本书由南京工学院李士雄教授审阅。

JS468/1R

电子技术教学小丛书

计数器及其逻辑设计

蔡惟铮 编

*

高等教育出版社出版

新华书店北京发行所发行

二二〇七工厂印装

*

开本 787×1092 1/32 印张 4.5 字数 93,000

1985年7月第1版 1985年7月第1次印刷

印数 00,001—10,800

书号 15010·0569

定价 0.96 元

前 言

计数在人类的生产活动中是不可缺少的，计数促进了人类科学技术和文化的发展。同时，在人类文明的发展过程中，计数本身也得到了飞速发展。在古代，人类用打绳结、刀刻痕等原始的方法来计数，今天，人们用种类繁多的计数器来计数。

计数器可用齿轮等机械零件构成。这种机械类型的计数器有汽车里程表、电度表计数器、录音机走带计数器、绕线机上记圈数的齿轮计数器、记录摆轮运动周期数的钟表等等。机械类型的计数器计数速度低，精度也差。算盘和手摇计算器这类计数器，虽然可用来进行一些简单的运算，但它们离不开人们的手工操作。

随着电子技术的发展，出现了由电子器件构成的计数器。电子计数器具有灵敏度高、计数速度快、精度高等优点。此外，电子计数器还便于接受控制信号和发出控制信号，从而可完成更复杂的功能，这是机械计数器无法相比的。特别是集成电路技术的发展，使电子计数器又具有了微小型、长寿命和低成本的新特点。所以，上面举的一些机械类型的计数器都可以用集成化的电子计数器来代替。今天，电子计数器已经成为几乎所有技术领域中都要用到的数字电子计算机、数字化仪表、数字控制装置、电子钟表等的重要部件。四个现代化离不开电子技术，也离不开电子计数器。

本书的任务是讨论各类电子计数器及其逻辑设计, 所用电子器件均以集成电路为主。第一章首先介绍了同步计数器的分析与设计方法, 这些方法对一般的同步时序数字电路原则上也适用。其次对常用的几种同步计数器作了介绍。第二章介绍异步计数器, 它的计数速度低于用同类元件组成的同步计数器, 但它的电路比较简单, 在计数速度相对要求不高的场合使用很多。异步计数器的设计方法比较复杂, 也不如同步计数器完善, 本章介绍了一种较好的设计方法, 可供读者参考。第三章介绍中规模集成电路计数器, 由于集成电路技术的发展, 可以在一个单独的硅片上制造出位数多而功能更齐全的计数器。本章分析了几个中规模集成电路计数器的产品, 以及用可编程序逻辑阵列设计计数器的方法。第四章通过实例使读者了解计数器的应用。电子计数器除了计数外, 再配备一些电路可实现多种测量和控制功能。电子计数器作为一种通用测量仪器, 应用越来越广, 对它的基本工作原理及应用也作了必要的介绍。

本书是高等学校工科电工教材编审委员会电子技术编审小组组织评选的电子技术教学小丛书之一。读者可以在学习“电子技术基础”课程的基础之上, 结合阅读本书, 进一步掌握学到的知识, 扩充有关计数器的知识面。

全国电子技术教材编审小组成员南京工学院李士雄教授多次审阅了书稿, 热情指导了本书的编写, 在此谨向他表示衷心感谢。由于作者水平有限, 对于书中的错误敬请读者指正, 以使本书不断充实提高。

编 者 1983年于哈尔滨工业大学

目 录

前言.....	1
---------	---

第一章 同步计数器

§ 1-1 时序数字电路的定义及组成	1
§ 1-2 同步计数器的分析	3
§ 1-3 计数器的编码	12
§ 1-4 同步计数器的设计	20
§ 1-5 移位寄存器型计数器	27
§ 1-6 可逆计数器	42

第二章 异步计数器

§ 2-1 异步计数器的分析	56
§ 2-2 异步计数器的设计	60
§ 2-3 译码反馈式异步计数器	69
§ 2-4 循环码计数器	72

第三章 中规模集成电路(MSI)计数器

§ 3-1 同步 2/16 进制和 2/10 进制计数器	75
§ 3-2 可预置同步 2/10 进制可逆计数器(双时钟)	86
§ 3-3 中规模异步计数器	95
§ 3-4 可编程序逻辑阵列(PLA)任意进制同步计数器	101

第四章 计数器的应用

§ 4-1 计数器直接用于计数	108
-----------------------	-----

§ 4-2 计数器用于控制	111
§ 4-3 十进制数字乘法器	114
§ 4-4 计数器在测量中的应用	118
§ 4-5 频率计数器实例分析	123
习题	134
参考文献	136

第一章 同步计数器

计数器是一种时序数字电路。本章介绍了有关时序数字电路的一些基本概念和特点。同步计数器的分析与设计方法是分析与设计其它各种电子计数器的基础，这一方法稍加补充也可适用于计数器之外的其它同步时序数字电路。因而本章是本书的重点。

§ 1-1 时序数字电路的定义及组成

计数器是一种时序数字电路。在讨论计数器之前，先说明一下时序数字电路的定义、组成和分类。

数字电路分为组合数字电路和时序数字电路两大类。若在一个数字电路中，现在的输出不仅取决于现在的输入，而且也取决于过去的输入，这样的数字电路就称为时序数字电路。

根据定义，时序数字电路必须有记住电路过去状态的本领，所以时序数字电路中应包括记忆电路。时序数字电路一般是由组合数字电路和记忆电路两部分组成，在计数器中记忆电路一般是由触发器组成的。时序数字电路的方框图见图 1-1。

在图 1-1 中 $X_1, X_2, X_3, \dots, X_n$ 为外部输入信号； $P_1,$

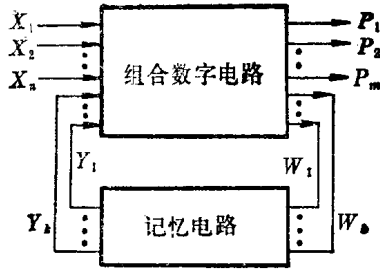


图 1-1 时序数字电路框图

$P_2, \dots, P_m$ 为输出信号; $W_1, W_2, \dots, W_k; Y_1, Y_2, \dots, Y_k$ 为内部传输信号。 $W_1, W_2, \dots, W_k$ 也称为状态控制逻辑函数, $Y_1, Y_2, \dots, Y_k$ 也称为状态变量。 W_k 一般就是触发器数据输入端的控制函数, Y_k 一般是由各触发器 Q 端的状态来表示的。时序数字电路输出逻辑函数的一般式为

$$P_i = f_i[X_1(t), \dots, X_n(t); Y_1(t), \dots, Y_k(t)] \quad i = 1, 2, 3, \dots, m \quad (1-1)$$

输出量是与外部输入量 X 和内部记忆电路的状态变量 Y 有关的时间函数。这显然与组合数字电路的输出仅仅取决于该时刻的输入是大不相同的。时序数字电路记忆部分的状态控制逻辑函数为

$$W_i(t) = g_i[X_1(t), \dots, X_n(t); Y_1(t), \dots, Y_k(t)] \quad i = 1, 2, 3, \dots, k \quad (1-2)$$

显然, 状态控制函数取决于外部输入信号与记忆电路的状态变量。记忆电路本身的特征方程式(也称特性方程式)为

$$Y'_i(t) = h_i[W_1(t), \dots, W_k(t); Y_1(t), \dots, Y_k(t)] \quad i = 1, 2, 3, \dots, k \quad (1-3)$$

式中 $Y_i(t)$ 为现状态, $Y'_i(t)$ 为下一时刻的新状态。如果记忆

电路是触发器,也可用 Q_i 和 Q'_i 来代替 Y_i 和 Y'_i , 与 Q_n 、 Q_{n+1} 相当。

从时序数字电路状态改变的方式来划分,可分为同步时序数字电路和异步时序数字电路两大类。同步时序数字电路状态的变化是统一的、同步的,在所谓时钟脉冲(CP)的统一控制下,从原状态变化到新状态,按时钟脉冲的节拍一步一步地工作。异步时序数字电路没有起统一同步作用的时钟,因而电路状态的改变没有一定的节拍。异步时序电路有时虽有时钟,但这个时钟仅起到外部输入的作用,电路状态的改变并不都与这个时钟直接有关。有时异步时序数字电路根本就没有时钟。

计数器还可按编码方式来分类,有二进制计数器、二-十进制计数器、循环码计数器、环形计数器以及任意进制计数器等等。

按计数方向来划分有加法计数器(递增计数器)、减法计数器(递减计数器)和可逆计数器。

§ 1-2 同步计数器的分析

分析同步计数器的方法原则上也适用于各类同步时序数字电路,稍加补充也适用于异步计数器的分析。

现分析图 1-2 所示的同步计数器,主要包括列出其状态转换表和画出状态转换图,确定计数器的编码和计数器的进制,画出各输出端的波形,讨论它的负载能力和计数速度。

一、写出触发器数据输入端的控制逻辑函数式

根据图 1-2 中触发器数据端的连线,可写出触发器数据

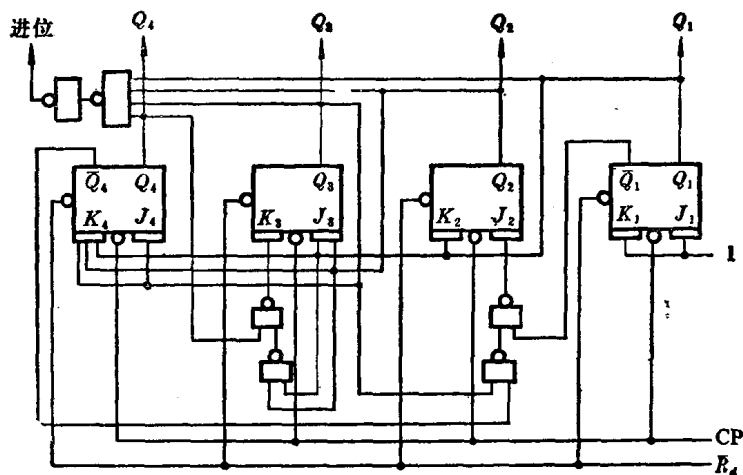


图 1-2 同步计数器分析例图

输入端的控制逻辑函数式(也称驱动方程), 具体见式(1-4)。

$$\left. \begin{aligned} J_1 &= 1 & K_1 &= 1 \\ J_2 &= \overline{Q_1 Q_3 Q_4} & K_2 &= Q_1 \\ J_3 &= Q_1 Q_2 & K_3 &= \overline{Q_1 Q_2 Q_4} \\ J_4 &= Q_3 & K_4 &= Q_1 Q_2 Q_3 \end{aligned} \right\} \quad (1-4)$$

二、作出状态转换表和状态转换图

1. 状态与计数周期

设计数器中的触发器有 n 级, n 级触发器共有 2^n 个状态, 一般常用每个触发器 Q 端状态的集合来表示, 记为 $[Q_1 Q_2 \cdots Q_n]$ 或 $[Q_n Q_{n-1} \cdots Q_1]$ 。注意这不是 $Q_1 Q_2 \cdots Q_n$ 的与运算, 也不特指 2^n 个状态中的某一个。

设计数器的计数周期为 M , M 就是计数器的进制。显然触发器的级数至少要满足下式

• 4 •

$$2^{n-1} < M \leq 2^n \quad (1-5a)$$

如对触发器的级数不加限制也可使用下式

$$M \leq 2^n \quad (1-5b)$$

例如, $n=4$, 可有表 1-1 中的十六个状态, 每个状态可用相应的二进制码来表示, 称为**状态的二进制编码**; 每个状态也可用二进制编码所对应的十进制码来表示, 称为**状态的十进制编码**。在图中或文中有时在状态编码的外面加一个圆圈或椭圆圈, 以资区别。

表 1-1 状态的二进制编码与十进制编码

状态的二进制编码 $Q_3 \quad Q_2 \quad Q_1 \quad Q_0$				状态的十进制编码
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

2. 设初始状态, 作状态转换真值表

图 1-2 的计数器共有十六个状态, 我们的任务是找出这

些状态之间的转换关系。先设一个初始状态，一般设 $[Q_4Q_3Q_2Q_1]_{n+0}=0000^*$ ，即 $Q_4=Q_3=Q_2=Q_1=0$ ，将它们代入式(1-4)，可算出 $J_1=K_1=1, J_2=J_3=J_4=0, K_3=1, K_2=K_4=0$ ，并填入表 1-2 中对应态序 0 的一行。然后根据这些 $J、K$ 值，由触发器的真值表决定第一个时钟脉冲作用后触发器的新状态 $[Q_4Q_3Q_2Q_1]_{n+1}=0001$ ，记入对应态序为 1 的第二行。再将 $Q_4=Q_3=Q_2=0, Q_1=1$ 代入式(1-4)，又可算出四对 $J、K$ 值记入表中对应态序为 1 的一行，然后根据真值表确定第二个时钟作用后的新状态 $[Q_4Q_3Q_2Q_1]_{n+2}=0010$ ，记入对应态序为 2 的一行。这样一直进行下去，直到状态出现循环为止。文中提到的态序乃状态转换顺序的简称，它和时钟脉冲的编号相对应。

表 1-2 状态转换真值表

态序	状态 标号	Q_4	Q_3	Q_2	Q_1	J_4	K_4	J_3	K_3	J_2	K_2	J_1K_1
0	①	0	0	0	0	0	0	0	1	0	0	1 1
1	②	0	0	0	1	0	0	0	1	1	1	1 1
2	③	0	0	1	0	0	0	0	1	0	0	1 1
3	④	0	0	1	1	0	0	1	1	1	1	1 1
4	⑤	0	1	0	0	1	0	0	1	1	0	1 1
5	⑥	1	0	1	1	0	0	1	1	1	1	1 1
6	⑦	1	1	0	0	1	0	0	0	0	0	1 1
7	⑧	1	1	0	1	1	0	0	0	1	1	1 1
8	⑨	1	1	1	0	1	0	0	0	0	0	1 1
9	⑩	1	1	1	1	1	1	1	1	1	1	1 1
10	⑪	0	0	0	0	0	0	0	1	0	0	1 1

* 下标 $n+0$ 表示初始状态，第一个时钟脉冲作用后，电路的状态用 $[Q_4Q_3Q_2Q_1]_{n+1}$ 表示，余类推。

我们从表 1-2 可看出电路状态转换的顺序和状态转换时触发器数据端应有什么样的真值。表 1-2 常称为**状态转换真值表**，或称为**状态转换条件表**。实际上从表中就可以知道该计数器使用的是 BCD 2421 编码，这是一种用二进制码表示的十进制编码。我们将在下一节中讨论计数器的编码问题。

3. 作出状态转换图

将表 1-2 左半部份的状态转换表按态序依次画出，状态的转换方向用箭头表示，见图 1-3(a)、(b)，图中状态分别用二进制编码和十进制编码注明。但这两个状态转换图并不完整，尚有六个状态没有包括进来。从尚缺的状态中设一个为初始状态，按照作表 1-2 的方法，考查这些状态间的转换关系，具体结果见表 1-3。将表 1-2 与表 1-3 的转换关系画在一起，就得到了一个完整的状态转换图，见图 1-3(c)。

表 1-3 状态转换真值表

状态标号	Q_4	Q_3	Q_2	Q_1	J_4	K_4	J_3	K_3	J_2	K_2	J_1	K_1
⑦	0	1	1	1	1	1	1	1	1	1	1	1
⑧	1	0	0	0	0	0	0	0	0	0	1	1
⑨	1	0	0	1	0	0	0	0	1	1	1	1
⑩	1	0	1	0	0	0	0	0	0	0	1	1
⑪	1	0	1	1								
⑤	0	1	0	1	1	0	0	1	1	1	1	1
⑩	1	0	1	0								
⑥	0	1	1	0	1	0	0	1	1	0	1	1
⑪	1	0	1	1								

状态的转换能构成循环的，我们称为**循环时序**或**循环状态**。有时一个时序数字电路可能有多个循环时序，我们只能

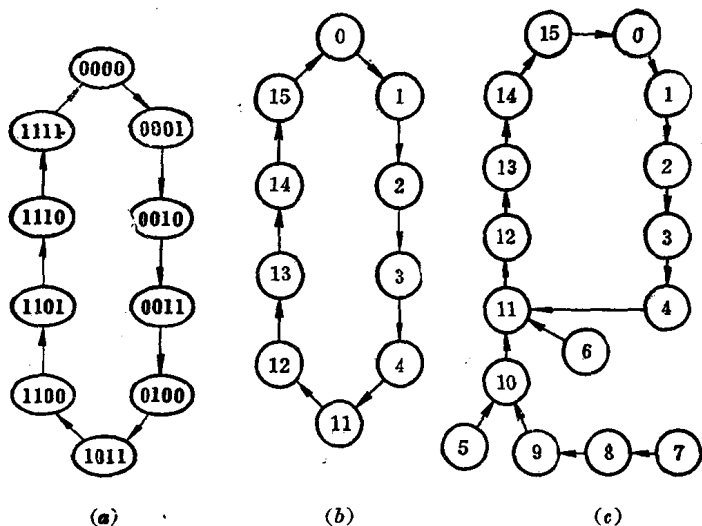


图 1-3 BCD 2421 码十进制同步计数器的状态转换图 (a) 用二进制码表示 (b) 用十进制码表示 (c) 完整的状态转换图

从中选用一个来工作。这个被选出来工作的循环时序便称为有效时序或工作时序。

三、动作说明

1. 逻辑功能说明

由表 1-2 左半部份的状态转换表可得知该计数器的计数周期 $M=10$ ，采用 BCD 2421 编码（有关 BCD 码可参看下节）。计数器可由直接置 0 电路置成初始状态，但从图 1-3(c) 可知，即使不置 0，最多也只要经过四拍（即从⑦到⑪的四个时钟节拍），计数器就可自动进入工作时序。

2. 波形图

有关波形见图 1-4，它实际上是状态转换表的波形化。它

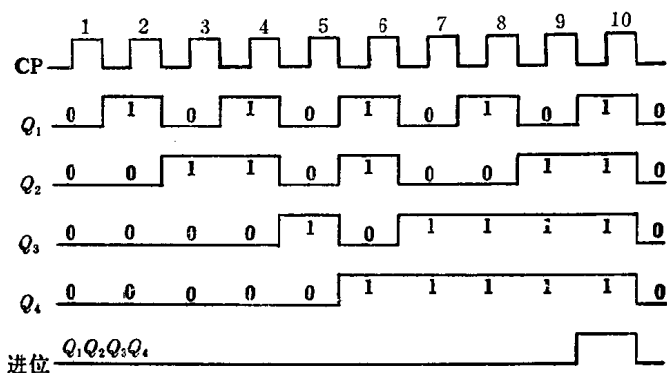


图 1-4 BCD 2421 码计数器的波形图

可由表 1-2 方便地得到,画波形时态序与时钟编号对应,并以时钟的下降沿为态序的分界线,因为我们假定触发器是按主从方式工作的。

图 1-2 的计数器只能记下 0~9,当第十个 CP 来到后,计数器变为⑩状态,所以该计数单元的计数容量为 9。要记下更多的脉冲数,就需要几个计数单元级联。当数个计数单元级联时,低位计数器应能向高位计数器送出进位信号。例如从状态⑮向状态①转换时,应送出进位信号,显然进位信号为一与逻辑 $Q_1Q_2Q_3Q_4$ 。

Q_4 端在一个时序循环中只有一次下降沿,正好处于状态⑮向①转换的时刻,对于主从触发方式, Q_4 端可直接作为进位端使用。但 $Q_4=1$ 的时间较 $CP=1$ 的时间长很多,会使下级计数器的抗干扰能力下降。

四、负载能力和计数速度

1. 负载能力

计数器的输出端包括各触发器的 Q 端、 $\bar{Q}$ 端和进位端等。

Q 、 $\bar{Q}$ 端一般接向记忆电路或译码器, 它们还要接向本级计数器的有关数据输入端; 进位端一般作为高位计数器的时钟使用。所以要考虑触发器的负载能力。

当使用 MOS 触发器时, 它的扇出与输出回路的时间常数有关, 一般认为不小于 10。当使用 TTL 触发器时, 就要结合电路的具体情况来考虑。例如, 设 TTL 触发器的扇出 $N_o \geq 8$; 灌电流 $I_{OL} = 12.8 \text{ mA}$; 拉电流 $I_{OH} = 0.4 \text{ mA}$; 输入短路电流: J 、 K 端小于等于 1.6 mA , CP 端小于等于 3.2 mA , $\bar{R}_d$ 、 $\bar{S}_d$ 端小于等于 4.8 mA ; 输入漏电流: J 、 K 端小于等于 $50 \mu\text{A}$, CP 端小于等于 $100 \mu\text{A}$, $\bar{R}_d$ 、 $\bar{S}_d$ 端小于等于 $150 \mu\text{A}$ 。

考查图 1-2 计数器各输出端的扇出情况如下:

① CP 端 时钟源要驱动四个 TTL 触发器, 最大需吸收 $3.2 \times 4 = 12.8 \text{ mA}$ 的电流。时钟源必须承受这么大的电流, 否则时钟的逻辑电平将不正常, 影响触发器正常翻转。

② $\bar{R}_d$ 端或 $\bar{S}_d$ 端 由电路图可知置 0 脉冲源需吸收 $4.8 \times 4 = 19.2 \text{ mA}$ 的电流才行, 这样用一个普通的与非门送出置 0 脉冲就不行了, 需要使用与非功率门或加接功放电路。

③ Q 端和 $\bar{Q}$ 端

Q_1 端	扇出 5	剩余扇出数 $8 - 5 = 3$
$\bar{Q}_1$ 端	扇出 1	剩余扇出数 $8 - 1 = 7$
Q_2 端	扇出 4	剩余扇出数 $8 - 4 = 4$
Q_3 端	扇出 4	剩余扇出数 $8 - 4 = 4$
Q_4 端	扇出 2	剩余扇出数 $8 - 2 = 6$
$\bar{Q}_4$ 端	扇出 1	剩余扇出数 $8 - 1 = 7$

剩余的扇出数才可用于连接计数器以外的电路。例如, 若