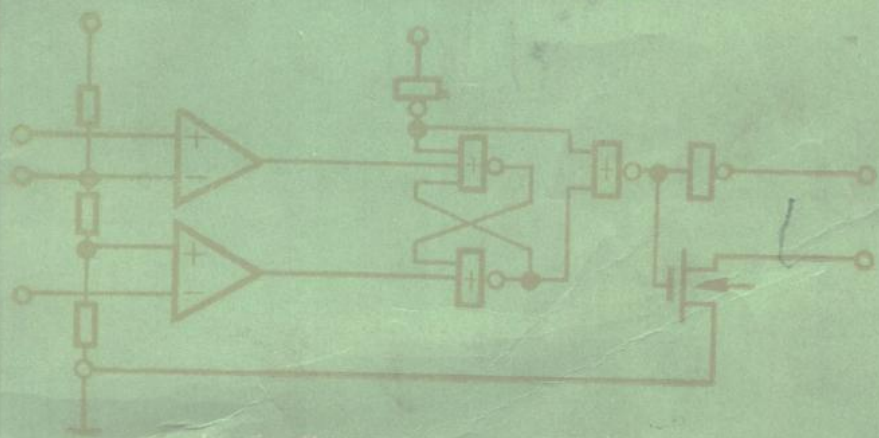


集成电路及应用



忻兵 黄河石 陈宝康 编 中国铁道出版社

CMOS 集成电路 及应用

忻兵 黄洵石 陈宝康 编

中 国 铁 道 出 版 社

1988年·北京

内 容 简 介

本书较全面的介绍了CMOS数字及线性集成电路的基本原理,系统应用的设计方法和各种典型应用电路;给出了CMOS4000系列和54HC/74HC系列集成电路器件的逻辑图、管脚图、特性参数及CMOS4000系列产品型号对照表。

全书共分十章,内容包括: MOS P沟和N沟器件; CMOS倒相器与传输门; 高速CMOS 54HC/74HC系列特性; 门电路的应用; 触发器、计数器、移位寄存器的应用; 编码器、译码器和运算器的应用; 应用系统设计; CMOS模拟电路; CMOS4000系列器件; 54HC/74HC系列器件等。

本书可供从事电子专业及使用CMOS器件的广大工程技术人员参阅,也可作大、中专院校有关专业的教学参考书。

CMOS集成电路及应用

忻兵 黄洵石 陈宝康 编

中国铁道出版社出版、发行

责任编辑 颜绍蓉 封面设计 王毓平

各地新华书店经售

中国铁道出版社印刷厂印

开本: 850×1168毫米 1/32 印张: 21.25 字数: 536 千

1988年8月 第1版 第1次印刷

印数: 0001—6,800册 定价: 5.20元

前 言

CMOS集成电路是逻辑集成电路中的后起之秀，与其它类型的集成电路相比，具有静态功耗极低、动态功耗正比例于工作频率、逻辑摆幅大、噪声容限高、工作电源电压范围宽等一系列优点。特别是高速CMOS逻辑集成电路的问世，它不仅弥补了早期标准CMOS逻辑系列速度不高的缺点，达到了与双极型标准逻辑系列的代表LSTTL同等的速度，而且引出端功能、电参数等性能基本上与LSTTL相一致，因而其具有替代性。

国内目前生产的标准型CC4000系列与国外生产的CD4000、MC14000系列兼容，品种日趋齐全。高速CMOS系列也已开始研制，被命名为CC54HC和CC74HC系列，已有几十种品种通过鉴定和定型。

CMOS集成电路的应用，正在逐渐渗透至各个领域，为此我们编写了本书。本书述及的面较广，实用性也较强，对于初学者来讲可以先阅读第一、二、三章的CMOS数字集成电路的基本原理。对于有一定基础的读者来讲，则可以根据需要参阅有关的系统设计方法和各种典型应用电路实例。书中所列的应用电路实例，其中有部分电路是作者多年来的科研和生产实践的结晶。本书的第九、十章还译、编了国内外CMOS4000系列和54HC/74HC系列集成电路的逻辑框图、基本参数等，以供读者参阅。

本书的第一、二、三、六章由陈宝康执笔，第四、五、七、八章由忻兵执笔，第九、十章由黄洵石执笔，全书由章群、张统豪审稿。在编写过程中得到各有关单位的多方面的大力支持，在此一并致谢。由于编者水平有限，不妥之处望广大读者批评指正。

编 者

1986年7月

目 录

第一章 MOS P沟和N沟器件	1
第一节 结构及图形符号	1
第二节 工作原理及特性	3
第二章 CMOS倒相器与传输门	8
第一节 结构及电路构成	8
第二节 倒相器的工作原理及特性	11
第三节 传输门的工作原理	20
第四节 4000系列器件的输入保护电路	24
第五节 门电路的开关特性	28
第三章 高速CMOS54HC/74HC系列特性	36
第一节 直流特性	36
第二节 交流特性（开关特性）	45
第四章 门电路的应用	57
第一节 单元门电路	57
第二节 选择器和模拟开关	79
第五章 触发器、计数器、移位寄存器的应用	91
第一节 触 发 器	91
第二节 计 数 器	136
第三节 锁存器和移位寄存器	158
第六章 编码器、译码器和运算器的应用	170
第一节 编码器和译码器	170
第二节 运 算 器	182
第七章 应用系统设计	202
第一节 输入输出	202
第二节 抗噪声度	213

第三节	级 联	221
第四节	电 源	223
第五节	三 态	230
第八章	CMOS模拟电路	240
第一节	基本电路的工作原理	240
第二节	应 用	259
第九章	CMOS4000系列器件	299
第十章	54HC/74HC 系列器件	580
附表一	图形符号对照表	644
附表二	各厂家全称、缩写及系列标记表	645
附表三	标准CMOS4000系列产品型号对照表	647

第一章 MOS P沟和N沟器件

CMOS集成电路是以MOS增强型P沟和N沟器件的串联互补（倒相器）和并联互补（传输门）为基本单元的组件。集成电路的特性与这些器件和基本单元密切相关。因此，在了解CMOS集成电路之前，须首先了解P沟和N沟器件的结构、特性、以及其工作原理。

MOS器件按导电沟道的不同分P沟道和N沟道两种。而P沟和N沟又有增强型和耗尽型的区别。增强型沟道是指导电沟道只有当控制栅极加控制电压至一定数值（称为沟道的开启电压 U_T ）时才产生，并且随着栅极电压的增加而加深沟道的深度，因而减小沟道的导通电阻，改变导电性能。耗尽型沟道则相反，其导电沟道原来就存在，当加栅极电压时，反而使沟道随着栅极电压的增加而逐渐耗尽。由于CMOS电路总是采用增强型P沟和N沟器件，所以下面只介绍这两种器件的结构及工作原理。

第一节 结构及图形符号

一、结 构

MOS增强型P沟和N沟器件的结构分别如图1—1(a)和(b)所示。它们分别以掺杂浓度较低、电阻率较高的 N^- 型或 P^- 型硅半导体为衬底。利用扩散的方法，在衬底中生长两个靠得很近（微米数量级）的高掺杂区（ P^+ 或 N^+ ），其中一区经引出线与衬底相连称为源区；未经引出线与衬底相连的称为漏区。然后在衬底表面覆盖一层绝缘性能良好的二氧化硅 SiO_2 薄层，并在二氧化硅表面及源区和漏区表面上分别安置三个电极（栅极G、源极

S和漏极D)，就形成了P沟和N沟器件。

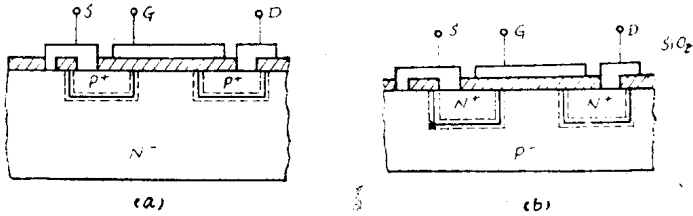


图 1—1 P沟及N沟器件的结构

生产MOS器件最常用的两种工艺是铝栅工艺和硅栅工艺。这两种工艺的主要区别在于栅极所用的材料不同。图 1—2 (a) 和 (b) 分别为金属铝栅和多晶硅栅MOS器件的物理结构，图中 Z 为沟道宽度， L 为沟道长度。目前4000系列CMOS集成电路一般都采用金属铝栅极工艺制作，新型高速CMOS集成电路则采用多晶硅栅极工艺制作。多晶硅栅极工艺，利用重掺杂多晶硅层作为栅极来制作CMOS器件。硅栅器件与铝栅器件相比，硅栅器件不仅有更高的工作速度，而且还有更低沟道开启电压。

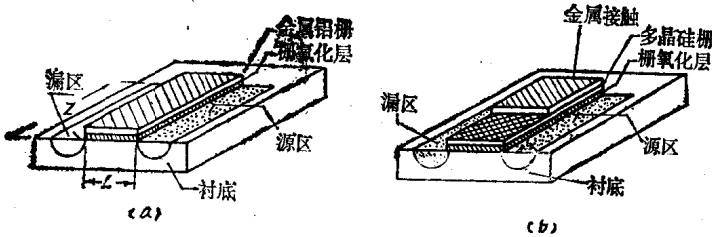


图 1—2 MOS器件的物理结构

CMOS逻辑集成电路也与其它逻辑集成电路一样，即使是一个功能不复杂的组件也要集成大量的P沟和N沟器件。用于组成CMOS集成电路的P沟和N沟器件，实际是制作在同一块以N型硅半导体为基片的薄片上的。在制作P沟器件时，直接利

用N⁻型硅基片作衬底，因此比较简单。但在制作N沟器件时，所需的P⁻型硅衬底要在N⁻型硅基片上用扩散法生长出来。这不仅增加了工序，而且由于不易掌握的衬底掺杂浓度会影响到沟道开启电压的大小，所以控制N沟器件的开启电压也较控制P沟器件的开启电压更为困难。

二、图形符号

用于CMOS集成电路的增强型P沟和N沟器件的图形符号分别如图1—3(a)和(b)所示。采用虚线表示源极、衬底和漏极，以示增强型沟道在零栅压时漏源之间无导电沟道。沟道的类型除了用字母P和N表示外，还在衬底引线上用箭头表示。箭头方向指向衬底向内的，表示该器件为P型衬底，即N沟道。反之，箭头方向背向衬底向外的，表示该器件为N型衬底，即P沟道。漏极D和栅极G相对于源极S的电压 U_{DS} 和 U_{GS} 都采用图1—3所示的习惯正方向。

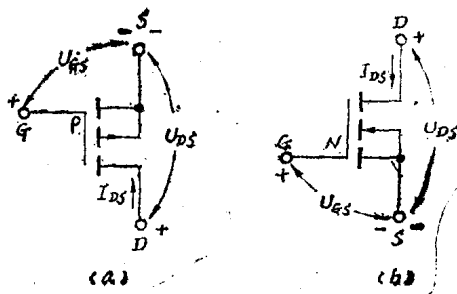


图1—3 P沟和N沟器件图形符号

第二节 工作原理及特性

一、工作原理

图1—4说明了增强型N沟MOS器件的基本工作原理。图1—4(a)为栅源短路（即栅源电压 $U_{GS}=0$ ）时的情况。这时栅极与P⁻型衬底之间无电位差，没有导电沟道产生，因而漏区

(N^+ 型)和源区(N^+ 型)之间为两个背向连接的PN结。不管漏源电压 U_{DS} 的极性如何(实际由于源极与衬底相连,漏源间不可以加负极性电压,否则衬底与漏区间的PN结会正向导通,造成大电流经由衬底和漏区流向电源负极而损坏器件)。两者总有一个处于反偏,使漏源隔离(即相当于漏源之间有很大电阻), $i_D=0$,但如果在栅源之间加正极性电压,如图1-4(b)所示。这时栅极与衬底相当于一个以二氧化硅为介质的平板电容器。在正的栅源电压作用下,介质中产生了垂直于衬底表面的纵向电场(由于二氧化硅绝缘层很薄,即使栅源电压 U_{GS} 只有几伏,也可产生高达 $10^5 \sim 10^6 \text{ V/cm}$ 数量级的强电场)。这个电场排斥衬底表层中的多数载流子(空穴),而吸引少数载流子(电子)到表层中来。当正的栅源电压大到一定程度时,就能将衬底表层中的空穴全部赶走,形成耗尽层。若进一步增大栅源电压,电场增强,则除上述吸引电子的作用进一步加强和耗尽层扩大外,强电场还将源区的电子诱导(感应)到栅极下的衬底表面。这些电子在衬底 P^- 型硅表面便形成了一个与 P^- 型衬底反型的 N 型薄层,这薄层被称为反型层或 N 型导电沟道,如图1-4(c)所示。这时的栅源电压称为开启电压 U_{TN} 。显然,这导电沟道的厚度将随着栅源电压 U_{GS} 的增大而增厚。反型层的出现使漏源之间有了导电沟道,若在漏极加正极性电压,漏源之间便有电流产生,并可以受栅极电压的控制。此外,由图1-4(c)可知,沟道出现后,漏区和源区通过沟道连了起来,成为 N 型导电整体。这一整体与 P^- 型衬底之间有一层耗尽区(即PN结)将两部分隔离。为了实现这种隔离作用,对于增强型 N 沟MOS器件,其 P^- 型衬底应接系统的最低电位,以避免这种起隔离作用的PN结正向导通,因为这不仅会破坏沟道的控制作用,而且会造成很大电流,损坏漏极引线的接触部分。

增强型 P 沟MOS器件的工作原理与上述增强型 N 沟MOS器件的工作原理基本相同,所不同的只是栅极和漏极应接负极性电压,衬底接系统最高电位。

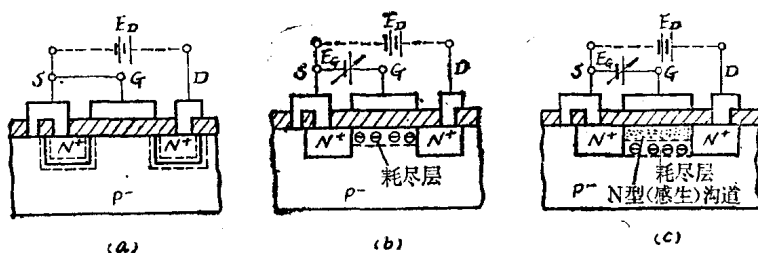


图 1-4 N沟道MOS器件的基本工作原理

二、输出特性与转移特性

N沟和P沟MOS器件的输出特性，即在一定栅压下漏极电流 I_D 随漏源电压 U_{DS} 变化的关系曲线。转移特性，即在一定漏源电压下漏极电流 I_D 随栅源电压 U_{GS} 变化的关系曲线。两者具有内在联系，可相互导出，所以下面只讨论输出特性。

图 1-5 (a) 和 (b) 分别为某一N沟器件的输出特性曲线和转移特性曲线。为叙述方便，我们仅以此曲线为例来进行分析。由图 1-5 (a) 可知，输出特性曲线是随栅源电压 U_{GS} 而变化的一簇曲线。最靠近横坐标的一根是栅极电压接近于开启电压 U_{TN} 的情形，即当 $U_{GS} < U_{TN}$ 时，漏源之间未产生沟道，两区被背向连接的PN结隔离，所以在漏源电压作用下，只有数值极微小的PN结的反向漏电流产生，且很少随漏源电压 U_{DS} 的变化而变化。但当栅源电压大于开启电压以后，即 $U_{GS} > U_{TN}$ ，曲线便随栅压的增加而抬高，不断增大栅压就可获得一簇漏极电流随漏源电压变化的曲线。因为当栅压大于开启电压以后，漏源已产生了沟道，漏极电流除PN结的反向漏电流外，还有沟道的导电电流，而后者已成为主要的，且随着栅压的增大而迅速增大。仔细观察这些曲线可以看到，它们中间的任何一条都由三部分组成：具有线性性质的起始部分Ⅰ区、平坦的中间部分Ⅱ区和后面突然上升的部分Ⅲ区，它们分别被称为可调电阻区、饱和区和击穿区。现

就这三区分别加以讨论。

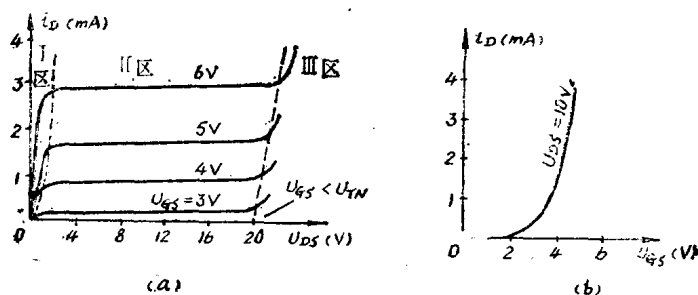


图 1—5 增强型N沟MOS器件的特性曲线

1. 可调电阻区

如上所述, 输出特性曲线的起始部分 I 区均是具有一定斜率的直线。它反映了在漏源电压 U_{DS} 较小时沟道具有线性电阻的性质, 因而漏极电流 I_D 随漏源电压具有成线性变化的关系。其所以有这种情况, 是因为栅极加正极性电压, 在二氧化硅介质中形成纵向电场使漏区与源区之间产生沟道的同时, 沟道又在漏源电压作用下产生横向电场, 这个横向电场的电场力驱动沟道内的载流子作定向运动, 从而形成漏极电流 I_D , 并在沟道上产生压降和不均匀电位分布, 导致栅极与衬底间的电位差不均, 因而造成如图 1—6 (a) 所示的沟道深度不一致的现象。随着 E_D 的增加, 漏端沟道深度愈来愈浅, 直到 $U_{GD} = U_{GS} - U_{DS} = U_{TN}$, 即 $U_{DS} = U_{GS} - U_{TN}$ 时, 漏端处沟道开始消失 (如图 1—6 (b))。根据测量, 曲线起始部分 (即 I 区) 将以此为终点。这就是说, 虽然沟道深度随 U_{DS} 的增大而愈来愈不均匀, 但只要沟道开启, 它便呈现为一定值的线性电阻 (漏极电流随漏源电压线性变化), 而与 U_{DS} 的增加无关。沟道电阻仅取决于栅极电压的大小, 表现为每条输出特性曲线起始部分的斜率各不相同, 栅压愈高斜率愈大, 即沟道愈深, 其电阻愈小。MOS管的这一特性常常使它被

作为一个受栅极电压控制的可变电阻元件来使用，因而输出特性的这一区域被称为可调电阻区。

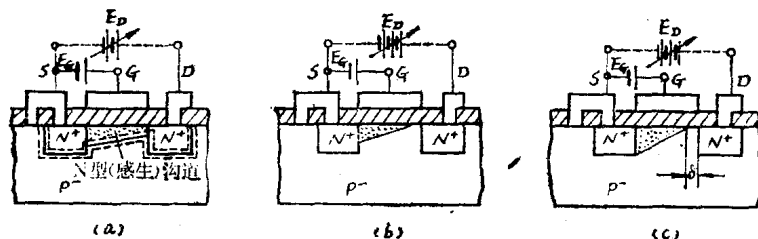


图 1-6 $U_{GS} > U_{TN}$ 时增强型 N 沟器件的沟道随漏源电压变化的情形

2. 饱和区

当漏源电压 $U_{DS} > U_{GS} - U_{TN}$ 后，如图 1-6(c) 所示，漏端处沟道消失，出现耗尽区 δ 。随着 U_{DS} 的增加，耗尽区有所扩大。因为耗尽区的电阻很高，降落了漏源电压 U_{DS} 的多余部分，沟道上的横向电压降几乎仍为 $U_{GS} - U_{TN}$ ，保持不变，所以沟道在漏端处夹断后，沟道上的电场强度不再变化，而耗尽区上的电压降却随着 U_{DS} 的增加而升高。这种流经沟道的在数值上很少变化的载流子将全被耗尽区吸收至漏区，维持漏极电流几乎不变，所以输出特性曲线的中间部分（Ⅱ区）比较平坦，电流不随漏源电压变化，被称为饱和区。

3. 击穿区

漏源电压 U_{DS} 继续增加，耗尽区内的电场强度因电压降增大而增强，经过耗尽区的载流子速度愈来愈高。当 U_{DS} 增大到一定程度时，耗尽区内由于高速运动的载流子对其它粒子的冲击而发生雪崩击穿，漏极电流 I_D 发生急剧上升。这时的漏源电压被称为漏源击穿电压 $B U_{DS}$ 。对于沟道长度非常短 ($3\mu \sim 4\mu$) 的高速型 MOS 器件，耗尽区 δ 有可能因漏源电压的增加而扩大至漏区，使漏区与源区穿通，沟道不再起作用，源区的多数载流子将不受控制地直接被耗尽区的电场吸收至源区，产生大的漏极电流。曲线的这部分称为击穿区（Ⅲ区）。

第二章 CMOS倒相器与传输门

与其它逻辑电路一样，CMOS器件品种繁多，仅通用型器件就有几百种，例如各种门电路、触发器、计数器、译码器、以及选择器等等。但是尽管如此，组成它们的基本单元却是两种最简单的电路（倒相器和传输门）。因此掌握倒相器和传输门的工作原理和特性是正确理解器件各种参数和应用CMOS器件的基础。本章将着重介绍它们的结构、电路组成、工作原理及特性分析。

第一节 结构及电路构成

一、结 构

基本CMOS倒相器结构如图2—1所示。CMOS传输门也有类似的结构。倒相器为P沟和N沟器件的串联结构；传输门为并联结构。制作时，用一块N⁻型硅半导体薄片作基片，然后将杂质（称作掺杂剂）在基片上作局部扩散，形成N⁺型区域P⁺型区。制作P沟道器件时，直接以N⁻型硅基片作衬底。制作N沟道器件时，因为需要P⁻型衬底，所以还要在N⁻型基片上掺杂扩散一个P⁻区，称为阱，然后再在P⁻阱上制作N沟器件。

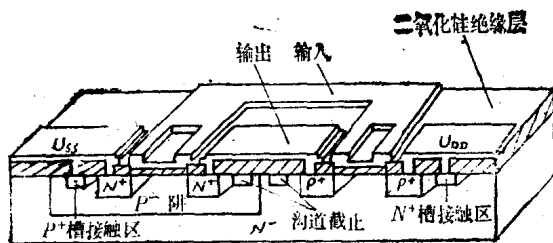


图2—1 P沟和N沟器件组成基本CMOS倒相器

图 2—2 为制造 4000 系列 CMOS 器件的铝栅极工艺流程示意图。第一道工序是将基片 (N^- 型硅半导体薄片) 抛光, 热生长第一层氧化层, 然后用光刻法开出阱区, 作较深的 P^- 阱扩散, 如图 2—1 (a) 所示。如上所述, 此 P^- 阱用作 N 沟器件的衬底, 这一步要严格控制, 以便能获得

符合要求的结深。 P^- 阱制成后, 其表面仍要覆盖氧化层。第二道工序是用扩散法在 P^- 阱上生长 N^+ 型源区和漏区, 以及在选定的区域里制作保护环。方法是先用光刻法除去场氧化层, 然后进行重掺杂 N^+ 扩散, 如图 2—2 (b) 所示。第三道工序, 采用光刻法除去氧化层, 然后以 N^- 型硅基片为衬底, 进行重掺杂扩散制作 P^+ 型源区和漏区, 形成 P 沟道, 同时在 P^- 阱上制作保护环, 如图 2—2 (c) 所示。保护环的作用

是防止器件与器件之间产生有害的漏电流, 也可防止由于高的电源电压造成表面导电。栅氧化层 (二氧化硅绝缘层) 被按排在第四道工序, 如图 2—2 (d) 所示。先将漏区与源区之间的氧化层除去然后制作栅氧化层。最后, 用“预欧姆掩蔽”法对接触窗口进行腐蚀, 然后在行星式蒸发系统中将高纯度的铝蒸发在整个圆上, 在较低的温度下淀积和钝化氧化层, 同时再次光刻为封装引线键合开一个键合点, 如图 2—2 (e)。为了在各道工艺步骤中尽量减少碎裂, 还要进行抛光磨薄等工作, 以便芯片在划片时能有规则地断开。在上述最后一道工序中, 硅片背面要进行蒸金。

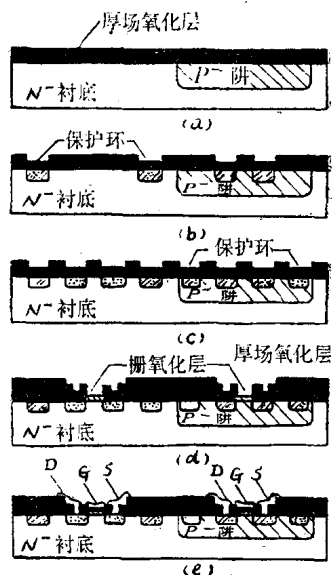


图 2—2 制造 CMOS 器件的铝栅工艺

栅氧化层 (二氧化硅绝缘层) 被按排在第四道工序, 如图 2—2 (d) 所示。先将漏区与源区之间的氧化层除去然后制作栅氧化层。最后, 用“预欧姆掩蔽”法对接触窗口进行腐蚀, 然后在行星式蒸发系统中将高纯度的铝蒸发在整个圆上, 在较低的温度下淀积和钝化氧化层, 同时再次光刻为封装引线键合开一个键合点, 如图 2—2 (e)。为了在各道工艺步骤中尽量减少碎裂, 还要进行抛光磨薄等工作, 以便芯片在划片时能有规则地断开。在上述最后一道工序中, 硅片背面要进行蒸金。

二、电路构成

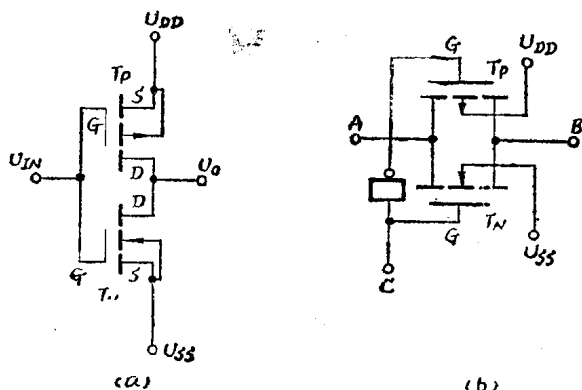


图 2—3 CMOS倒相器与传输门电路

图 2—3 (a) 和 (b) 分别为 CMOS 倒相器和 CMOS 传输门电路。由图 2—3 可知，CMOS 倒相器和传输门分别为 P 沟和 N 沟器件的串联和并联互补结构。对于倒相器，如图 2—3 (a) 所示，两个互补管 T_P 和 T_N 的栅极连在一起作输入端，漏极连在一起作输出端。为了使沟道成为漏区与源区之间的唯一电流通路，实现栅极的控制作用， T_P 和 T_N 两管的衬底均与各自的源极相连，并接至系统的最高和最低电位，使衬底与漏、源间的 PN 结处于反偏，避免衬底至漏区和源区流过电流。对于传输门，则如图 2—3 (b) 所示。 T_P 管的栅极经过反相器与 T_N 管的栅极相连作控制端 C，以便在控制端接“1”电平时，两管栅极分别获得高电平和低电平而同时产生沟道，将传输门打开。反之，控制端接“0”电平时，两管均不产生沟道，传输门关闭。传输门的输入输出端并无限定，信号可以双向传输。 T_P 和 T_N 管的源极和漏极也无一定，要根据在信号传输过程中经过沟道的电流方向来判定。例如图 2—3 (b) 中，当“1”信号自左至右传输时，电流由输入端流向输出端，根据电流的这一流向， T_P 管的左端为源极 S，右端为漏极 D； T_N 管的左端为漏极 D，右端为源极 S。反之，如果自左至右传输“0”信号，电流由输出端流向输入端，

则根据电流的流向, T_P 和 T_N 的右端分别成为源极和漏极, 而左端分别为漏极和源极。

第二节 倒相器的工作原理及特性

一、工作原理

倒相器在电路中的逻辑功能是将信号倒相, 如图 2—4 所示, 将低电平输入转变为高电平输出, 或将高电平输入转变为低电平输出。倒相器的工作过程可用直流传输特性和转移特性, 即输出电压 U_O 和漏极电流 I_D 随输入电压 U_{IN} 缓慢变化的函数关系来描述。图 2—5(b) 为 4000 系列基本 CMOS 倒相器在电源电压 $U_{DD}=10\text{V}$ 时的直流传输特性及转移特性。下面将根据这两种特性, 在输入电压 U_{IN} 从 0V 缓慢增至 10V 的过程中来分析倒相器的各种工作状态。为了讨论方便和简明, 假定倒相器两互补管特性对称, 即两管的跨导、动态电阻、沟道开启电压都基本相等, 属于比较理想的情形。此外还假定两管的沟道开启电压分别为 $U_{TP}=-2\text{V}$, $U_{TN}=2\text{V}$, 电源电压 $U_{DD}=10\text{V}$ 和 $U_{SS}=0\text{V}$ 。

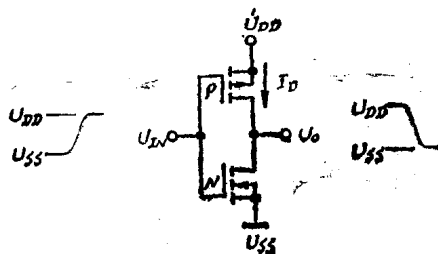


图 2—4 倒相器输入与输出信号的相位关系

1. 输出高电平状态

当倒相器输入电压 U_{IN} 在 0V 至 2V 范围内缓慢变化时, 为倒相器输出高电平状态, 输出电压 $U_{OH} \approx U_{DD} = 10\text{V}$, 漏极电流 $I_D \approx 0$ 。如图 2—5(a) 所示。此时, T_P 和 T_N 两管的栅源电压分别为: $U_{GSP} = U_{IN} - U_{DD} = -10\text{V} \sim -8\text{V} < U_{TP} = 2\text{V}$,