



半导体存储器 及其测试

林 雨 编 著

科 学 出 版 社

半导体存储器及其测试

林 雨 编著

科 学 出 版 社

1980

内 容 简 介

本书系统地介绍了半导体存储器的工作原理、电路结构、测试方法以及半导体存储器测试设备的工作原理与结构。对于各种类型的MOS存储器、双极存储器和在研制存储器测试设备中所涉及的数/模与模/数变换技术、计算机技术均作了适当的介绍。

书中较仔细地分析了目前正在研制的几种半导体存储器的电路结构,具体地介绍了半导体存储器测试设备的核心——测试图案发生器。

本书可供从事集成电路和计算机研制工作并具有计算机与集成电路基本知识的科技人员阅读,也可供大专院校有关专业的师生参考。

半导体存储器及其测试

林 雨 编著

*

科学出版社出版

北京朝阳门内大街137号

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1980年8月第一版	开本: 787×1092 1/32
1980年8月第一次印刷	印张: 11 3/4
印数: 0001—8,510	字数: 268,000

统一书号: 15031·289

本社书号: 1801·15—8

定价: 1.45 元

序

电子计算机的构成主要有信息处理与信息存储两个方面。在信息处理方面,虽然早期曾经用过电真空器件,但很快就被半导体器件和集成电路占领了全部阵地。然而在信息存储方面,则除了少量速度要求很快的寄存器早已半导体化以外,作为大量信息储存用的计算机存储器,直到近几年以前,始终还是利用磁性材料的不同磁化方向来存储信息。但是,近几年来大规模集成电路的飞速发展,使半导体在信息存储方面一举取代了磁心存储器,成为微电子学发展道路中最宽广、最迅速的领域。目前,国际上已经大量生产每片存储 4096 和 16384 位信息的 MOS 大规模集成电路,其读取速度比磁心体要快好几倍。研究试制的产品,每片存储量高达 64 千位和 256 千位。研制出来的双极型大规模集成电路的随机存储器,每片 4096 位,其读取时间与 TTL 电路相接时为 25 毫微秒,比磁心体快二十倍。若用于与 ECL 电路相接的情况,其速度更快,读取时间接近 10 毫微秒。这样高的速度和可观的存储容量将是其他方式所无可比拟的。

半导体存储器是存储器发展的一个重要方向。但目前国内在这方面的出版物还很少。本书从存储单元的种类、外围电路的结构、测试方法以及测试设备等方面,比较全面地介绍了半导体存储器有关知识。特别是在半导体存储器的测试方法与设备构成方面论述得细致深入,这对于接触到半导体存储器的研究、生产和应用方面的科技人员都很有实际的参考价值。

王守觉

1978 年 10 月

前 言

集成电路是微电子学中最活跃的一支,数字集成电路主要用于电子计算机。数字集成电路分为半导体存储器及随机逻辑集成电路两类。

先进的电子计算机及自动化设备都必须大量使用半导体存储器。随着半导体存储器的发展,其测试问题显得越来越重要。为了能够有效、经济地测试半导体存储器,则必须了解半导体存储器的结构、测试方法及测试设备。本书就是为了满足从事计算机、自动仪器及集成电路工作的有关人员的需要而编写的。

书中第一章介绍了半导体存储器与计算机的关系,半导体存储器的结构、分类、发展过程及发展方向。

第二章以电容存储信息为线索,由简单到复杂,论述了各种存储单元的结构。

第三章首先讨论存储器外围电路的框图及单元电路,然后分别介绍构成存储器外围电路几个主要部分的电路结构。

第四章讨论了双极存储器,重点介绍应用电流导引的外围电路的二极管耦合存储器。因为它是高速双极存储器的发展方向。

第五章讨论 MOS 存储器,重点介绍三管 $2X2Y$ 单元存储器及单管单元存储器。因为前者是目前产量最大的半导体存储器,后者是大容量半导体存储器的发展方向。

第六章介绍了半导体存储器的测试方法,重点讨论随机存储器的测试图案。

第七章介绍半导体存储器测试图案发生器。比较详细地介绍了一种组合控制的图案发生器的结构,并讨论了微程序控制测试图案发生器的程序指令与结构的联系。

第八章介绍了存储器测试仪的一般结构,以及数/模与模/数变换技术及计算机技术在存储器测试仪中的应用。

由于本书所涉及的知识面较广,限于我们的编写水平,书中可能会有许多错误不当之处,欢迎读者批评指正。

本书在编写过程中曾得到王守武、王守觉老师的指导,中国科学院半导体研究所、北京无线电仪器厂的有关领导及同志们给予了大力支持和帮助,赵群增、舒惠云等同志参加了资料的整理工作。在此,表示衷心感谢。

编 著 者

1978年3月

目 录

序.....	i
前言.....	iii
第一章 半导体存储器.....	1
1.1 计算机与半导体存储器	1
1.2 半导体存储器的一般结构与分类	7
1.3 半导体存储器的发展方向	22
第二章 存储单元.....	37
2.1 利用电容存储信息	37
2.2 信息的恢复周期与 P-ROM 存储单元.....	40
2.3 信息的恢复方式与存储单元的结构	48
2.4 信息的传送方式与存储单元的结构	55
2.5 功能器件与半导体存储器	62
第三章 半导体存储器器的外围电路.....	73
3.1 外围电路的结构	73
3.2 译码器	88
3.3 读写电路	104
3.4 时钟发生器	113
第四章 双极存储器.....	119
4.1 概述	119
4.2 双极存储单元	124
4.3 发射极耦合存储器	139
4.4 二极管耦合存储器	151
第五章 MOS 存储器	164
5.1 概述	164
5.2 MOS 存储器的存储单元	168

5.3	单管单元的动态存储器	177
5.4	三管单元的动态存储器	187
5.5	四管单元的动态存储器与静态存储器	199
第六章	半导体存储器的测试	206
6.1	半导体随机存储器的测试方法	206
6.2	功能测试与参数测试	207
6.3	半导体存储器的测试图案	214
6.4	半导体存储器的相脉冲及其他测试条件	231
6.5	半导体存储器的参数测试	235
6.6	唯读存储器及其测试	238
第七章	半导体存储器测试图案发生器	258
7.1	测试图案的发生	258
7.2	存储器的测试图案发生器	264
7.3	简易的测试图案发生器	268
7.4	采用微程序控制的测试图案发生器	296
第八章	半导体存储器测试仪	315
8.1	引言	315
8.2	存储器测试仪的结构	316
8.3	数/模与模/数变换技术及其在测试中的应用	321
8.4	计算机技术在测试中的应用	345

第一章 半导体存储器

1.1 计算机与半导体存储器

电路按其处理的信息不同,可分为数字电路与模拟电路。模拟电路处理模拟信息,数字电路处理逻辑信息。

信息的处理过程包括信息的变换与存储。信息在传输过程中实现信息的变换,只完成信息存储功能的部件称为存储器。存储模拟信息的存储器称为模拟存储器,一般所说的存储器是指存储逻辑信息的逻辑存储器。

计算机是现代最常见的数字处理系统,集成电路多半用于计算机。计算机由运算器、存储器、控制器及输入输出部件组成,其结构如图 1.1.1 所示。

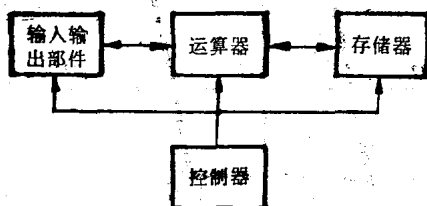


图 1.1.1 计算机的结构

目前计算机普遍用于国民经济的各个部门。

交通、工业的自动化与国防的现代化及尖端科学的发展,宇航的开发,要求不断提高计算机处理数据的能力。为提高计算机的数据处理能力,则必须提高计算机处理的速度及其存储器的容量。

因此,计算机需要高速大容量的存储器。对于存储器容量与速度的要求是矛盾的,为克服这个矛盾,现代大型计算机采用三级存储系统。其存储系统由高速小容量的缓冲存储器,低速大容量的外存储器,以及介于两者之间的主存储器所组成。其速度与容量的差别如表 1.1.1 所示。

表 1.1.1

类 别	速 度	容 量
缓冲存储器	$<100\text{ns}$	$<10\text{k}$
主 存 储 器	$0.1-10\mu\text{s}$	$<100\text{k}$
外 存 储 器	$>10\mu\text{s}$	$>100\text{k}$

在半导体存储器出现之前,计算机普遍应用磁存储器,磁存储器是利用磁性材料的铁磁特性实现信息存储的。

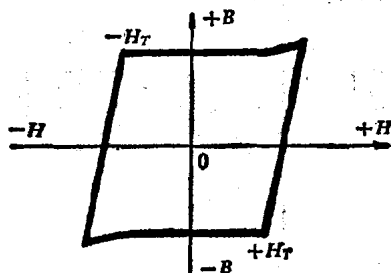


图 1.1.2 铁磁材料的磁化特性

铁磁材料的磁化特性如图 1.1.2 所示。当其正反向的磁化强度大于某阈值 H_T 时,内部磁畴发生转向,改变其剩磁的方向。而当 $-H_T < H < H_T$ 时,即保持原来的方向,因此可实现记忆。

磁存储器有磁心、磁鼓、磁盘、磁带等。带、鼓、盘的存储

容量大,但由于靠机械的运动实现时序的选址,因此其存储速度慢,只能用作计算机中的外存储器。

计算机的主存储器一般用磁心存储器。磁心存储器靠穿线的办法把磁心穿成板,配以晶体管的外围电路而成,为提高磁心的速度与容量,采用磁心的尺寸不断地缩小,使穿线越来越困难,穿线工艺的难度高及可靠性低,最终限制了磁心存储器的速度(微秒级)和容量。这是研究新的存储器取代磁心存储器的主要原因。为取代磁心,研究的方向有:

(一) 仍基于磁性材料的铁磁特性原理。利用薄膜工艺把磁心板结构平面化,以实现集成,而制成磁膜存储器。其速度可达 100ns ,但由于工艺困难,成品率低而进展缓慢。

(二) 利用其他材料制备存储元件。由于计算机的运控系统及存储器的外围电路已采用集成电路。因此,随着半导体集成电路技术的发展,大规模集成电路的出现,半导体存储器蓬勃发展。

最先,希望利用半导体负阻器件实现记忆,器件工作者注意力集中于结构比较简单的负阻器件。

一是单结晶体管,它呈现 S 型负阻的特性。

二是隧道二极管,它呈现 N 型负阻的特性。

由于隧道二极管的速度快,六十年代初隧道二极管存储器的研究成为热门。但由于隧道二极管的制备必须采用高掺杂的工艺,它与一般集成电路中的工艺不相容。因此,随着集成电路的发展,存储器外围电路集成化的实现,注意力转向研究基于晶体管触发器的半导体存储单元,用以发展单片的存储器。

集成电路常用的晶体管是双极晶体管与 MOS 晶体管。尽管在 1950 年就研究成功双极晶体管,而直到 1962 年 MOS 晶体管才问世。由于到 1962 年才出现集成电路,因此,在 1964

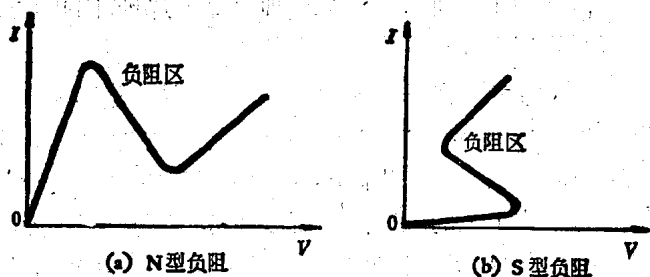


图 1.1.3 半导体负阻器件的特性

年双极存储器与 MOS 存储器相继出现。尽管到六十年代末才根本解决 MOS 晶体管的可靠性问题，但由于 MOS 晶体管集成电路结构简单、工艺容易，因此发展速度远比双极电路快。目前，MOS 半导体存储器占主要地位。1974 年生产的 MOS 存储器的容量已突破四千位大关，它将代替磁心存储器，成为计算机的主存储器。而双极存储器则是发挥其高速的优点，用来作为计算机中的高速缓冲存储器，读出时间可小于 10ns。

半导体存储器由于能够单片集成，因此与磁心存储器相比具有高速度、低功耗、低成本、高可靠的优点。

但是，它致命的缺点是电易失性。为此，必须寻求具有铁电特性的半导体元件来作为存储单元。利用电荷在 MIS 晶体管的绝缘栅中长期存储，可实现在停电后信息的长期保存。目前用此元件制成的存储器，其写入时间远比读出时间长，并且随着写入次数的增加，其信息存储性能变坏。因此，只能作为可程序的唯读存储器。

随着半导体存储器功耗的降低，使之可以采用电池或充电的电容器作为备用电源。一旦停电，便可用来维持存储单元的状态，以避免在停电时信息的损失。另一方面，由于电可程序

存储器的出现,可以采用在断电时把活动存储器的信息写到可程序的存储器内,使其长期保存的办法来克服半导体活动存储器电易失性的缺点,使得半导体活动存储器得到广泛的应用。

半导体存储器的的发展方向是高速与大容量。利用晶体管触发器作为存储单元的静态存储器,当处于待机状态时,为了维持单元的状态,必须消耗功率,以及其单元结构的复杂,影响了集成密度,从而限制了单片存储器的容量。

为降低单元的维持功耗以克服大规模集成电路中的主要矛盾——功耗与集成密度的矛盾,大容量存储器采用了利用电容实现存储的动态存储器。其单元待机时,维持电流降低为电容的漏电流,所以能够克服矛盾,实现大容量。

由于 MOS 晶体管输入端呈电容特性,因此可用它来存储电荷,以实现记忆,从而使得 MOS 动态存储单元结构十分简单。目前大容量存储器的发展方向是动态的 MOS 存储器。与静态存储器相比,动态半导体存储器的问题是由于存储电荷的漏失,必须定时地恢复信息。在恢复信息期间,存储器处于忙碌状态。为了充分发挥存储器的利用率,不仅要求复杂的时序与控制电路,而且当用动态半导体存储器代替磁心存储器时,要重新设计计算机的存储系统。

为了克服这个缺点,研究致力于:

(一) 采用全片恢复式的存储单元。最初的全片恢复式单元是利用原静态 MOS 单元实现脉冲式的供电。其缺点是单元结构复杂,影响集成密度。随着 N 沟硅栅工艺的发展,出现了新的三管的全片恢复动态单元。此类单元能以 0.01% 的占空比工作,因此在许多应用场合下不须重新设计计算机系统。

(二) 发展低功耗大容量的静态存储器。由于隔离技术

的改善,1974年单片双极静态存储器容量已突破一千位大关,使得用其作为主存储器成为可能。由于集成注入逻辑电路的出现,大大提高了双极集成电路的集成密度,其相应的集成注入逻辑存储单元的出现,将为双极电路争得大容量存储器的地盘。

由于互补 MOS 电路其待机的功耗可与动态 MOS 电路相比,而速度又可与双极电路相比,因此它是高速大容量存储器的发展方向。

到目前为止,用来作为高速缓冲存储器的是双极存储器。但是由于双极晶体管的饱和特性,影响了开关的速度。为了实现抗饱和,将使双极存储单元的结构复杂化。因此,近来致力于寻求新的高速的存储单元,为了避免饱和效应对速度的影响,注意力集中于单极性的场效应晶体管。1972年研究成功肖特基势垒场效应晶体管的 RAM,目前已制成两千位的存储器,其读出时间为 30ns。

高速大容量半导体存储器的发展将引起计算机结构的变革。

(一) 合并缓冲存储器与主存储器,从而省去两者之间数据传送的电路,简化了整机结构。

(二) 由于存储速度的提高,用于运控系统的编目寄存器可以用存储器代替。从而动摇了运控与存储之间的界线,而制成单片的微处理机。由这些微处理机组成阵列,完成大型计算机系统的处理功能。

(三) 由于存储器的发展,可程序唯读存储器的进展,将使得微程序控制技术得到广泛的应用,从而改革了原来组合逻辑控制的计算机系统。

由于半导体存储器容量的增长,其设计、制备、工艺及测试都必须依靠计算机来辅助。因此,随着计算机的发展,计算

机辅助设计、制版、工艺及测试的广泛应用又促进了半导体存储器的的发展。

1.2 半导体存储器的一般结构与分类

存储器的核心是由存储单元组成的阵列,为了实现把外信息存入指定的单元及从指定的单元取出信息,必须引进外围电路,以实现信息交换的控制。所以,存储器由单元阵列与外围电路构成。如图 1.2.1 所示。就信息的存储单元可把存储器分为

- (一) 固定的唯读存储器;
- (二) 半固定的可程序唯读存储器;
- (三) 活动的可读写存储器。

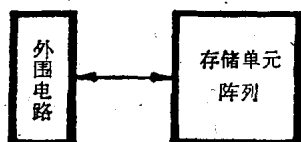


图 1.2.1 存储器的结构

按活动存储单元的工作状态又可分静态存储单元与动态存储单元。对于固定的存储单元,其信息的读出只能由外围电路实现选择。而活动存储单元信息的传送可通过以下两种方式进行:一是各单元并行地通过外围电路与外界交换信息。因此,对所有单元交换信息所需的时间是相近的,也就是处理机可以从任一指定的单元取出或写入信息。此类存储器称随机取址存储器。另一传送方式是只有一组单元可以直接通过外围电路与外界(处理机)交换信息,而其他单元则必须通过各邻近单元串行传送到此组单元实现交换。这样的存储器称为时序存储器。由于信息由单元接力传送,所以必须用活动单元。常见存储器的分类如图1.2.2所示。一般随机存储器与时序存储器在信息传送过程中只进行电平的变换,而不进行信息的逻辑变换,是“单纯”的存储器。随着大规模集成电路

的发展,计算机系统的变革,将在存储器的基础上引入运控电路来实现信号的逻辑变换,完成处理部件的功能,这是存储器发展的方向。目前出现的按内容存储的存储器(或称相联存储器)即是这个发展方向的产物。几种存储器结构与性能如表 1.2.2 和图 1.2.3 所示。严格说来,固定存储器完成译码器的功能,应归类于随机逻辑。半固定存储器如是电可变,即结构与活动存储器相似。而时序存储器的结构与测量较随机活动存储器简单,可以作为后者的特例。又由于随机活动存储器是数据处理系统中最急迫的元件,其品种与数量在大规模集成电路中占主要的地位。因此,是本书讨论的重点。

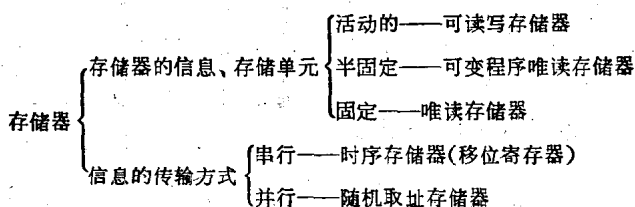


图 1.2.2 存储器的分类

表 1.2.1 活动存储器的性能

种 类 性 能	(a) 并行信 号寄存器	(b) 移位 寄存器	(c) 随机存储器	(d) 相联存储器
端 极 数	$2M$	$2M$	$2M + \log_2 N$	$3M + 2\log_2 N$
处 理 时 间	T	NT	T	$1.2T - 2T$
功 耗 / 单 元	P	$0.5P$	$0.1P$	$0.2P - 0.1P$
占 面 积	A	$0.1A$	$0.1A$	$0.2A - 0.1A$

注: $\log_2$ 为以 2 为底的对数, N 为地址数, M 为位数。

用于运算器、控制器的并行信息寄存器。 M 位用 M 个存储单元, 每位必须具有一个数据输入端与一个数据输出端。各

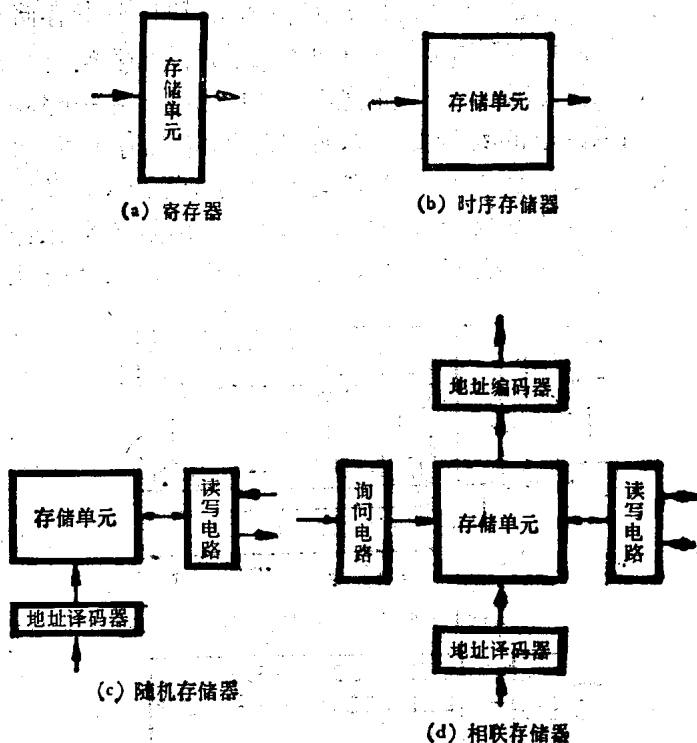


图 1.2.3 活动存储器

单元使用统一的电源与时钟,在表 1.2.2 中所列端极数未计入电源与时钟的端极数。

移位寄存器(一种时序存储器),同一位的 N 个字的单元串行传送数据。因此,其处理数据的时间为并行信息寄存器的 N 倍。由于在 N 个单元间只有一个单元与外面交换信息,其他作为内部的单元,其结构可比并行的寄存器简单,因此单元占的面积及功耗均可比并行信息的寄存器小。

随机存储器结构如图 1.2.5 所示,由地址码选择一字单元