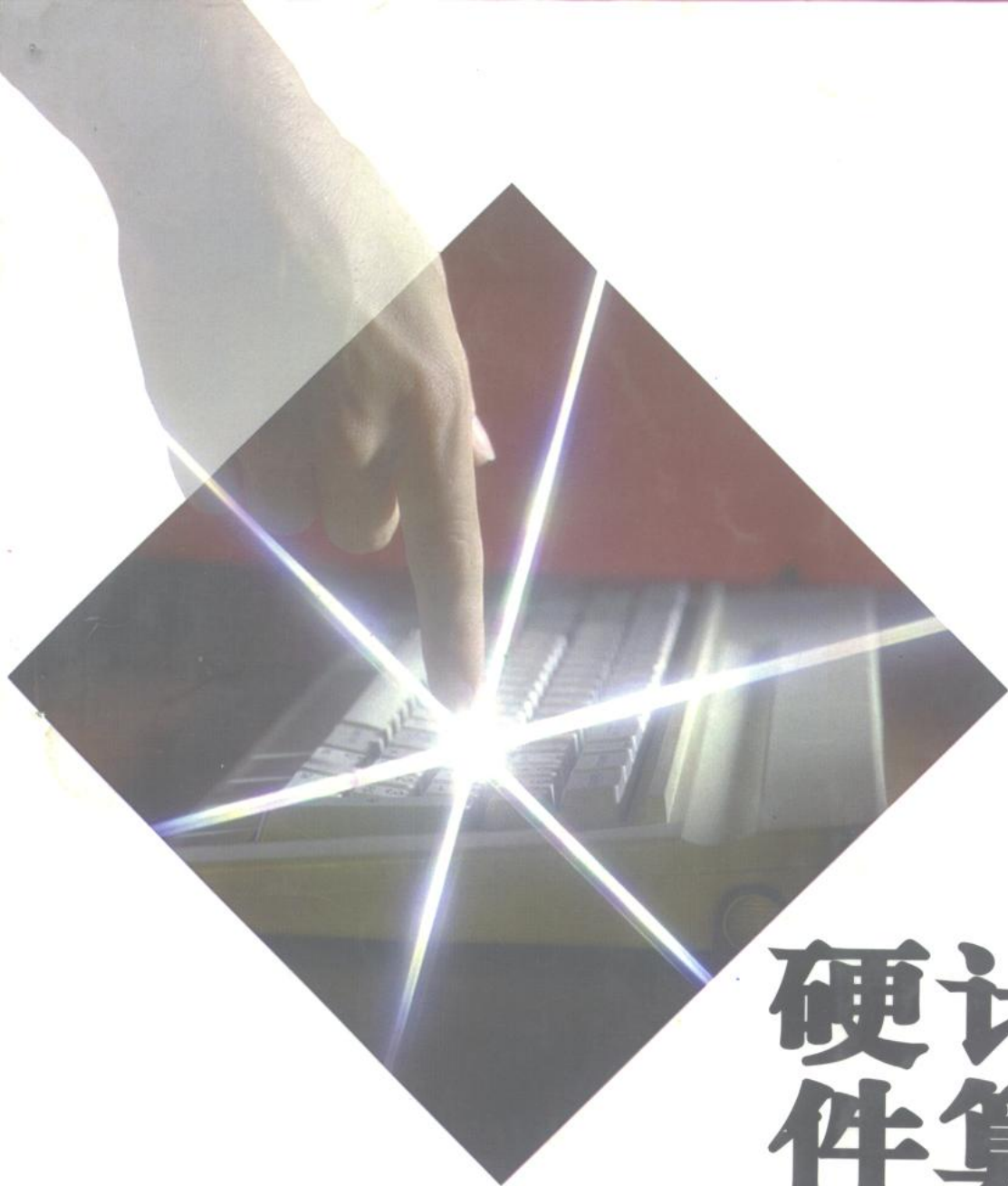


国家教委工科计算机基础课程系列教材

高等教育出版社

计算机 硬件技术基础

邹逢兴 编著



TP303
ZFX/1

国家教委工科计算机基础课程系列教材

计算机硬件技术基础

邹逢兴 编著

高等教育出版社

0046630

(京)112号

内 容 提 要

本书根据非计算机专业学生学习、应用计算机的特点和需要,以 PC/486 为主要背景机,系统全面地介绍了计算机的硬件技术基础。内容包括微机原理、微机接口、微机应用三部分。原理部分主要介绍微型计算机及其基本组成部分(中央处理器、存储器、I/O 接口和总线)的硬件结构及工作原理,以及中断机制、定时器/计数器和基于 80486 指令系统的汇编语言程序设计入门等内容;接口部分介绍了几种常见 I/O 设备的接口原理与技术,以及 PC 系列机中常用的 I/O 接口芯片;应用部分介绍了微机在测控系统中的应用技术与实例。全书反映了计算机及其应用技术发展的最新水平与趋势,体现了基础性、系统性、实用性和先进性的统一,内容充实,理论与实践结合紧密。各章有较丰富的例题和习题,书末有附录。

本书可作为高等学校非计算机类有关专业的本科生、研究生教材,也可作为计算机专业的教材或参考书。对于从事各类微机应用开发工作的科技人员,本书也是一本实用价值很强的参考书。

图书在版编目 (CIP)数据

计算机硬件技术基础 / 邹逢兴编著. —北京: 高等教育出版社, 1998

国家教委工科计算机基础课程系列教材

ISBN 7—04—006414—6

I . 计… II . 邹… III . 电子计算机—硬件—教材 IV . TP33

中国版本图书馆 CIP 数据核字 (98)第 09554 号

*

高等教育出版社出版

北京沙滩后街 55 号

邮政编码: 100009 传真: 64014048 电话: 64054588

新华书店总店北京发行所发行

北京华文印刷厂印装

*

开本 787 × 1092 1/16 印张 34.25 字数 840 000

1998 年 7 月第 1 版 1998 年 7 月第 1 次印刷

印数 0 001-5 103

定价 26.80 元

凡购买高等教育出版社的图书,如有缺页、倒页、脱页等

质量问题者,请与当地图书销售部门联系调换

版权所有,不得翻印

国家教委工科计算机基础课程系列教材

出版说明

为尽快实现国家教委提出的计算机基础教学的基本目标,达到三个层次的教学基本要求,促进计算机基础教学水平上一个新台阶,国家教委工科计算机课程教学指导委员会组织部分高等院校,在深入研究、探索和实践的基础上,编写了相应的示范性教材,其中许多教材配有 CAI 课件。

这套系列教材是根据我国当前教学改革的形势需要以及计算机技术和应用的发展,按照三个层次的课程体系确定的。

第一层次:计算机文化基础。主要结合当今信息社会的文化背景学习计算机基本知识及基本操作技能。教材为《计算机文化基础》。

第二层次:计算机技术基础。重点阐述计算机硬件、软件的基本工作原理和相关的基础知识,使学生具有使用当今流行的系统平台和开发工具构造应用系统的初步能力。教材分两本:《计算机硬件技术基础》和《计算机软件技术基础》。

第三层次:计算机应用基础。该层次的内容将尽可能按照多数专业的应用需求,选择公共的计算机应用知识作为教学基础,为今后的专业应用奠定重要基础。教材初步确定为两种:《计算机信息管理基础》和《多媒体应用基础》。

本套教材除以上 5 种外,课程教学指导委员会还结合国家教委“高等教育面向 21 世纪教学内容和课程体系改革”的要求,以及计算机应用的最新发展,正在组织一些新的和不同类型的教材,供各学校使用。

按照计算机“文化、技术、应用”三个层次编写新的高起点系列教材,对于规范高等院校计算机基础教学,提高教学质量,深化教学改革均是有益的尝试,但一定存在不足之处,敬请专家、广大教师 and 同学们提出宝贵意见。

国家教委工科计算机课程教学指导委员会

1997 年 12 月

前 言

本书是为贯彻国家教育委员会“面向 21 世纪教学内容改革”的精神,为适应计算机技术的迅速发展,按照工科计算机课程教学指导委员会“三个层次五门课”的系列课程体系构想,作为其中的计算机硬件技术基础课程通用教材,由工科计算机课程教学指导委员会统一组织编写的。

本书覆盖了工科计算机课程教学指导委员会最新制定的计算机硬件技术基础教学要求的全部内容,并在某些方面略有超出。全书从计算机应用的需要出发,以在当今计算机世界占有绝对优势的主流微机(80X86 系列微机)中代表性、典型性、上下兼容性都较好的 PC/486 为主要背景机,系统介绍了微型计算机的硬件技术及应用基础。全书包括微机原理、微机接口和微机应用三部分内容,共 12 章。第 1~7 章为原理部分,包括微型计算机系统概论、微处理器和指令系统、汇编语言程序设计入门、存储器、I/O 接口及总线、中断与中断控制、定时器/计数器电路等内容,是全书的主体和基础;第 8~11 章为接口部分,这部分在第 1~7 章 I/O 接口基本原理的基础上,进一步介绍了并行接口与串行接口、人机交互接口、模拟 I/O 接口、386/486 微机系统典型接口芯片等内容;最后一章为应用部分,介绍了最能反映计算机硬件技术本质的微型机在测控系统中的应用。

根据非计算机专业学习、应用计算机的特点,本书总的组织、编写原则是:

(1) 适当淡化微机内部和芯片内部原理,强化外部接口和应用。这里内部和外部的分界是“总线”,因此把总线连接技术又作为接口和应用的关键。

(2) 力求反映计算机及其应用技术发展的最新水平与趋向,同时又充分注意大学教育主要是打基础、学原理的特点,努力做到“基础性、系统性、实用性和先进性”的统一。

(3) 适当遵循“宽编窄用”的内容选取原则和模块化、结构化的内容组织原则,以适应不同专业、不同层次、不同学时数教学的需要。同时各部分、各章节力求做到原理、技术与应用并重,理论与实践结合,符合教学规律。

本书参考学时数为 60~100。对于 60 学时左右的教学,可只讲第 1~7 章;对于 80 学时左右的教学,可只讲第 1~11 章;对于 100 学时左右的教学,可全书都讲。当然,用户根据各自情况和要求,也可作其他取舍。无论哪种取舍,都应十分重视实验和上机。

本书是在本人主编的军队院校工科本科通用教材《计算机硬件技术及应用》的基础上,在国家教育委员会工科计算机课程教学指导委员会直接指导下改编而成的。在编著过程中,国家教育委员会工科计算机课程教学指导委员会副主任、国防科技大学副教务长邹鹏教授和国家教育委员会工科计算机课程教学指导委员会副主任、北京航空航天大学麦中凡教授给予了许多具体指导;国家教育委员会工科计算机课程教学指导委员会专家、天津大学艾德才教授任主审,认真审阅、斧正了全部书稿。在此,对他们致以深深谢意。同时,也衷心感谢罗智敏、史美萍二位女

士,是她们绘制了书中全部插图。

由于本书是按照新的教材体系及应用模式编写的,较大幅度地更新了内容,重组了结构,加上作者水平有限,书中一定存在不少错误和不妥之处,恳请读者不吝赐教、指正。

邹逢兴

1998年2月于长沙

目 录

第一部分 微机原理篇

第一章 微型计算机系统概论	3
1.1 微型计算机系统的三个层次	3
1.2 微型计算机系统的硬件结构	3
1.3 微型计算机的运算基础	9
1.4 微型计算机的基本工作原理	17
1.5 高档微机中应用的现代先进计算机技术	21
1.6 微型计算机系统的主要性能指标	24
1.7 典型的微型计算机系统	25
思考题与习题一	33
第二章 微处理器和指令系统	36
2.1 Intel 系列微处理器概述	36
2.2 Intel 80486 微处理器体系结构	41
2.3 80486 的数据类型与寻址方式	54
2.4 80486 的汇编级指令系统	63
思考题与习题二	100
第三章 汇编语言程序设计入门	107
3.1 汇编语言概述	107
3.2 汇编语言程序结构与语句格式	107
3.3 伪指令语句	113
3.4 汇编语言程序设计基础	133
3.5 模块化程序设计技术	151
3.6 实用程序设计举例	160
思考题与习题三	178
第四章 存储器	181
4.1 概述	181
4.2 存储器芯片与 CPU 的接口特性	185
4.3 内存储器的构成原理	194
4.4 高速缓冲存储器与虚拟存储器基本原理	204
4.5 80486 的存储器结构与存储管理	207
思考题与习题四	215
第五章 I/O 接口与总线	216

5.1 I/O 接口概述	216
5.2 I/O 端口的编址方式	220
5.3 I/O 同步控制方式	226
5.4 有关总线的基本概念	234
5.5 总线操作控制	237
5.6 80486 的基本总线操作时序	248
5.7 80X86 系列微机系统的标准总线	251
思考题与习题五	266
第六章 中断与中断控制	269
6.1 中断的基本概念	269
6.2 中断源的识别与判优	275
6.3 8259A 可编程中断控制器	278
6.4 80486CPU 的中断机理	296
6.5 80X86 微机的硬件中断控制逻辑	300
思考题与习题六	304
第七章 定时器/计数器电路	306
7.1 概述	306
7.2 可编程定时器/计数器芯片 8254	307
7.3 8254 在 PC 系列机定时系统中的应用	320
思考题与习题七	324
第二部分 微机接口篇	
第八章 并行接口与串行接口	329
8.1 并行接口与串行接口概述	329
8.2 可编程并行接口芯片 8255A-5	330
8.3 串行通信的基本概念	344
8.4 异步串行通信标准接口	350
8.5 可编程异步串行接口芯片 INS 8250	358
8.6 PC 系列微机中的串行通信接口	368
思考题与习题八	377
第九章 人机交互接口	381
9.1 键盘接口	381
9.2 LED 显示器接口	387
9.3 CRT 显示器接口	392
9.4 打印机接口	398
9.5 鼠标器接口	406
9.6 触摸屏接口	407
思考题与习题九	409

第十章 模拟 I/O 接口	412
10.1 DAC 及其与 MPU 的接口	412
10.2 ADC 及其与 MPU 的接口	425
思考题与习题十	443
第十一章 486/586 微机系统典型接口芯片	446
11.1 高性能多功能外围集成芯片 82380	446
11.2 外设控制器集成芯片 82C206	455
11.3 EISA 总线 82350/82350DT 芯片系列	458
11.4 PCI 总线接口芯片	465
思考题与习题十一	469
 第三部分 微机应用篇	
第十二章 微机在测控系统中的应用	473
12.1 计算机测控系统概述	473
12.2 实现计算机测控系统的关键技术	479
12.3 计算机测控系统的设计与开发	511
12.4 实际测控系统举例	514
思考题与习题十二	528
附录 A 80486 指令系统表	530
附录 B ASCII 码表	534
主要参考文献	535

第一部分 微机原理篇

第一章 微型计算机系统概论

1.1 微型计算机系统的三个层次

通常所说的“微电脑”、“微机”等,准确地讲应该叫微型计算机系统。微型计算机系统中从局部到全局存在三个层次:微处理器——微型计算机——微型计算机系统。为了以后学习时不致混淆,首先有必要了解这三个层次的不同内涵。

1. 微处理器

微处理器(Microprocessor)也叫微处理机,它本身并不是计算机,但它是微型计算机的核心部件。微处理器包括算术逻辑部件 ALU(Arithmetic Logic Unit)、控制部件(Control Unit)和寄存器组(Registers)三个基本部分,通常由一片或几片 LSI、VLSI 器件组成。

2. 微型计算机

微型计算机(Micro Computer)是以微处理器为核心,加上由大规模集成电路制作的存储器(ROM 和 RAM)、输入/输出接口和系统总线组成的。有的微型计算机则是将这些组成部分集成在一个超大规模芯片上,则称之为单片微型计算机,简称单片机。

3. 微型计算机系统

微型计算机系统(Micro Computer System)是以微型计算机为核心,再配以相应的外围设备、电源、辅助电路和控制微型计算机工作的软件而构成的完整的计算系统。软件分为系统软件和应用软件两大类。系统软件是用来支持应用软件的开发与运行的,它包括操作系统、标准实用程序和多种语言处理程序等。应用软件是用来为用户解决具体应用问题的程序及有关的文档和资料。

要注意,在上述的三个层次中,单纯的微处理器不是计算机,单纯的微型计算机也不是完整的计算系统,它们都不能独立工作。只有微型计算机系统才是完整的计算系统,才具有实用意义,才可以正常工作。

1.2 微型计算机系统的硬件结构

1.2.1 三总线结构及框图

目前的各种微型计算机系统,无论是简单的单片机、单板机系统,还是较复杂的个人计算机(PC 机)系统,以至超级微机和微巨机系统,从硬件体系结构来看,采用的基本上是计算机的经典

结构——冯·诺依曼结构。这种结构的特点是：

- ① 由运算器、控制器、存储器、输入设备和输出设备五大部分组成；
- ② 数据和程序以二进制代码形式不加区别地存放在存储器中，存放位置由地址指定，地址码也为二进制形式；

③ 控制器是根据存放在存储器中的指令序列即程序来工作的，并由一个程序计数器（即指令地址计数器）控制指令的执行。控制器具有判断能力，能根据计算结果选择不同的动作流程。

由此可见，任何一个微型机系统都是由硬件和软件（程序）两大部分组成的。而其中硬件又由运算器、控制器、存储器、输入设备和输出设备五部分组成。图 1.1 给出了具有这种结构特点的微型计算机典型硬件组成框图。微处理器 MPU 中包含了上述的运算器和控制器；RAM 和 ROM 为存储器；I/O 外设及接口是输入、输出设备的总称。各组成部分之间通过地址总线 AB、数据总线 DB、控制总线 CB 联系在一起。

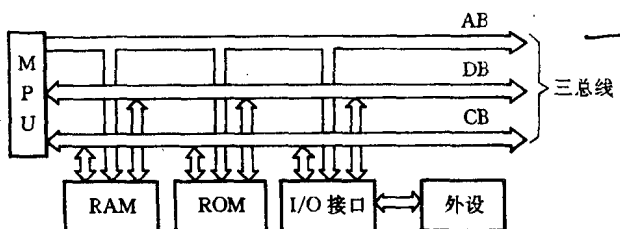


图 1.1 微型计算机的结构框图

有时也将微型计算机的这种系统结构称为三总线结构，简称总线结构。

采用总线结构，可使微型计算机的系统构造比较方便，并且具有更大的灵活性和更好的可扩展性、可维修性。

根据总线组织方法的不同，可把总线结构分为单总线、双总线、双重总线三类，如图 1.2 所示。

图 1.2(a)所示的是单总线结构。图 1.1 所示的实际上就是这种结构，在单总线结构中，系统存储器 M 和 I/O 使用同一条信息通路，因而微处理器对存储器和 I/O 的读写只能分时进行。大部分中低档微机都是采用这种结构，因为它的逻辑结构简单，成本低廉，实现容易。

图 1.2(b)是双总线结构的示意图。I/O 和 M 各自具有到 MPU 的总线通路，这种结构的 MPU 可以分别在两套总线上同时与 M 和 I/O 口交换信息，相当于展宽了总线带宽，提高了总线的数据传输速率。目前有的单片机和高档微机就是采用这种结构。不过在这种结构中，MPU 要同时管理与 M 和 I/O 的通信，这势必加重 MPU 在管理方面的负担。为此，现在通常采用专门的 I/O 处理芯片即所谓的智能 I/O 接口，来履行 I/O 管理任务，以减轻 MPU 的负担。

图 1.2(c)所示的是双重总线结构。在这种结构中，MPU 通常通过局部总线访问局部 M 和局部 I/O，这时的工作方式与单总线情况是一样的。当某微处理器需要对全局 M 和全局 I/O 访问时，必须由总线控制逻辑统一安排才能进行，这时该微处理器就是系统的主控设备。要是图中的 DMA 控制器成为系统的主控设备，全局 I/O 和全局 M 之间便可利用系统总线进行 DMA 操作；与此同时，微处理器可以通过局部总线对局部 M 或局部 I/O 进行访问。显然，这种结构可以实现双重总线上并行工作，并且对等效总线带宽的增加、系统数据处理和数据传输效率的提高，效果更明显。目前各种高档微型计算机和工作站基本上都是采用这种双重总线结构。

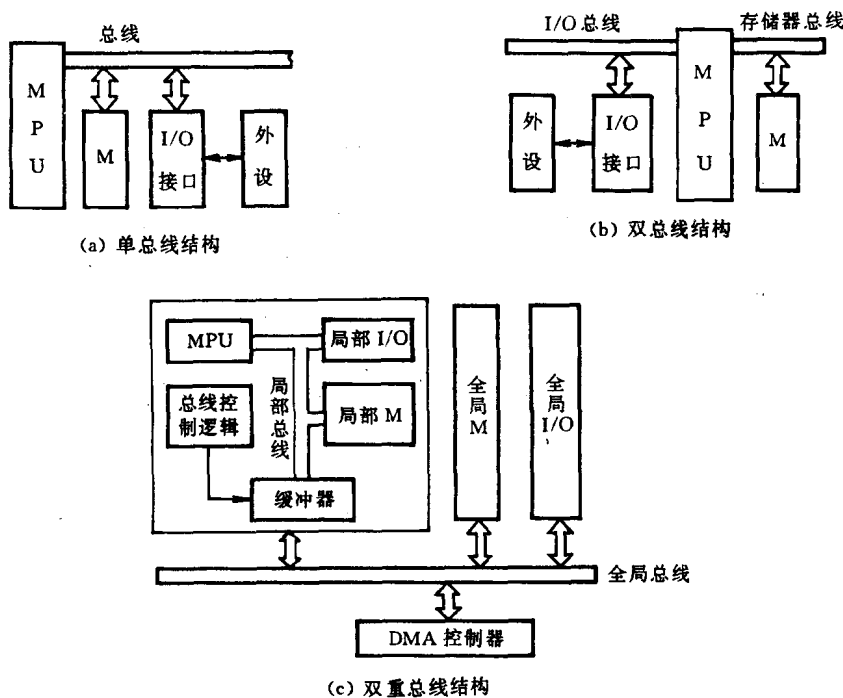


图 1.2 微型计算机的三种总线结构

1.2.2 微机主要组成部分的结构及功能

微机的主要组成部分有微处理器(MPU)、存储器、I/O 设备接口和总线。

1. 微处理器(MPU)

微处理器是微型计算机的运算和指挥控制中心。不同型号的微型计算机,其性能的差别首先在于其微处理器性能的不同,而微处理器性能又与它的内部结构、硬件配置有关。每种微处理器有其特有的指令系统。但无论哪种微处理器,其内部基本结构总是相同的,都有控制器、运算器和内部总线及缓冲器三大部分,每部分又各由一些基本部件组成,如图 1.3 所示。该图所示的结构是以单总线为基础的,其各基本部件的功能如下:

(1) 算术逻辑单元 ALU(Arithmetic Logic Unit)

ALU 是运算器的核心。它是以全加器为基础,辅之以移位寄存器及相应控制逻辑组合而成的电路,在控制信号的作用下可完成加、减、乘、除四则运算和各种逻辑运算。

(2) 累加器 ACC、累加锁存器和暂存器

累加器 ACC(ACCumulator)通常简称为累加器 A,它实际上是通用寄存器中的一个。由于它总是提供送入 ALU 的两个运算操作数之一,且运算后的结果又总是送回它之中,这就决定了它与 ALU 的联系特别紧密,因而把它和 ALU 一起归入运算器中,而不归在通用寄存器组中。

累加锁存器的作用是防止 ALU 的输出通过累加器 A 直接反馈到 ALU 的输入端。

暂存器的作用与累加器 A 有点相似,都是用于保存操作数,只是操作结果只保存于累加器

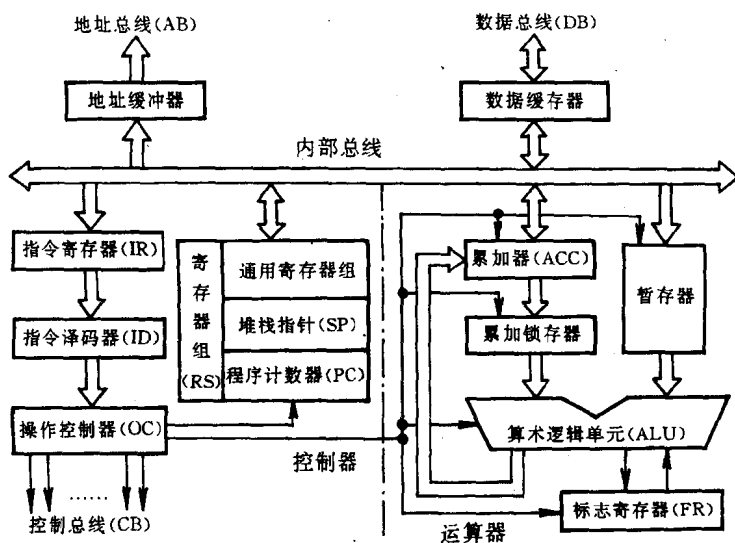


图 1.3 微处理器典型结构示意图

A, 而不保存到暂存器。

(3) 标志寄存器 FR (Flags Register)

FR 用于寄存 ALU 操作结果的某些重要状态或特征, 如是否溢出、是否为零、是否为负、是否有进位、是否有偶数个“1”等。每种状态或特征用一位标志。由于 ALU 的操作结果存放在累加器 A 中, 因而 FR 也反映了累加器 A 中所存放数据的特征。FR 中的状态标志常为 CPU 执行后续指令时所用, 例如根据某种状态标志来决定程序是顺序执行还是跳转执行。

在 80386/80486 等处理器中, FR 除存放状态标志外, 还存放控制处理器工作方式的控制标志和系统标志。

(4) 寄存器组 RS (Register Set 或 Registers)

RS 实质上是微处理器的内部 RAM, 因受芯片面积和集成度所限, 其容量 (即寄存器数目) 不可能很多。寄存器组可分为专用寄存器和通用寄存器。专用寄存器的作用是固定的, 图 1.3 中的堆栈指针 SP、程序计数器 PC、标志寄存器 FR 即为专用寄存器。通常寄存器可由程序员规定其用途。通用寄存器的数目因微处理器而异, 如 8086 有 AX、BX、CX、DX、BP、SP、SI、DI 共 8 个 16 位通用寄存器, 80386/80486 有 EAX、EBX、ECX、EDX、ESI、EDI、EBP、ESP 共 8 个 32 位通用寄存器, 等等。由于有了这些寄存器, 在需要重复使用某些操作数或中间结果时, 就可将它们暂时存放在寄存器中, 避免对存储器的频繁访问, 从而缩短指令长度和指令执行时间, 加快 CPU 的运算处理速度, 同时也给编程带来方便。

除了上述两类程序员可用的寄存器外, 微处理器中还有一些不能直接为程序员所用的寄存器, 如前述累加锁存器、暂存器和后面将讲到的指令寄存器等, 它们仅受内部定时与控制逻辑的控制。

(5) 堆栈和堆栈指针 SP

在计算机中广泛使用堆栈作为数据的一种暂存结构。堆栈由栈区和堆栈指针构成。栈区是一组按先进后出 (FILO) 或后进先出 (LIFO) 方式工作的寄存器或存储单元, 用于存放数据。当它是由微处理器内部的寄存器组构成时, 叫硬件堆栈; 当它是由软件在内存中开辟的一个特定

RAM 区构成时,叫软件堆栈。目前绝大多数微处理器都支持软件堆栈。

堆栈指针(SP,Stack Pointer)是用来指示栈顶地址的寄存器,用于自动管理栈区,指示当前数据存入或取出的位置。在堆栈操作中,将数据存入栈区称为“压入”(PUSH);从栈区中取出数据称为“弹出”(POP)。无论是压入还是弹出,只能在栈顶进行。每当压入或是弹出一个堆栈元素,栈指针均会自动修改,以便自动跟踪栈顶位置。

SP 的初值由程序员设定的。一旦设定初值后,便意味着栈底在内存储器中的位置已经确定,此后 SP 的内容即栈顶位置便由 CPU 自动管理。随着堆栈操作的进行,SP 值会自动变化,其变化方向因栈区的编址方式而异。栈区的编址方式有向下增长型和向上增长型两种。对于向下增长型堆栈,将新数据压入其中时,SP 自动减量,向上浮动而指向新的栈顶;当数据从栈中弹出时,SP 自动增量,向下浮动而指向新的栈顶。对于向上增长型堆栈则相反。

堆栈主要用于中断处理与过程(子程序)调用。以后将会看到,堆栈的“先进后出”操作方式给中断处理和子程序调用/返回(特别是多重中断与多重调用)带来很大方便。

(6) 程序计数器 PC(Program Counter)

PC 用于存放下一条要执行的指令的地址码。程序中的各条指令一般是按执行的顺序存放在存储器中的。开始时,PC 中的地址码为该程序第一条指令所在的地址编号。在顺序执行指令的情况下,每取出指令的一个字节(通常微处理器的指令长度是不等的,有的只有一个字节,有的是两个或更多个字节),PC 的内容自动加 1,于是当从存储器取完一条指令的所有字节时,PC 中存放的是下一条指令的首地址。若要改变程序的正常执行顺序,就必须把新的目标地址装入 PC,这称为程序发生了转移。指令系统中有一些指令用来控制程序的转移,称为转移指令。

可见,PC 是维持微处理器有序地执行程序的关键性寄存器,是任何微处理器不可缺少的。

也有一些微处理器(如 80X86 系列 MPU),不是用一个 PC 来直接指示下一条待执行指令的地址,而是用代码段寄存器(CS)和指令指针寄存器(IP)通过内部的转换来间接给出待执行指令的地址。

(7) 指令寄存器 IR(Instruction Register)、指令译码器 ID(Instruction Decoder)和操作控制器 OC(Operation Controller)

这三个部件是整个微处理器的指挥控制中心,对协调整个微型计算机有序工作极为重要。它根据用户预先编好的程序,依次从存储器中取出各条指令,放在指令寄存器 IR 中,通过指令译码(分析)确定应该进行什么操作,然后通过操作控制器 OC,按确定的时序,向相应的部件发出控制信号。操作控制器 OC 中主要包括有节拍脉冲发生器、控制矩阵、时钟脉冲发生器、复位电路和启停电路等控制逻辑。这几个部件对微处理器设计人员来说是关键,但微处理器用户却可以不必过多关心。

2. 存储器

存储器又叫内存或主存,是微型计算机的存储和记忆部件,用以存放数据(包括原始数据、中间结果和最终结果)和程序。微型机的内存都是采用半导体存储器。

(1) 内存单元的地址和内容

内存中存放的数据和程序,从形式上看都是二进制数。内存是由一个个内存单元组成的,每一个内存单元中一般存放一个字节(8 位)的二进制信息。内存单元的总数目叫内存容量。

微型机通过给各个内存单元规定不同地址来管理内存。这样,CPU 便能识别不同的内存单

元,正确地对它们进行操作。注意,内存单元的地址和内存单元的内容是两个完全不同的概念。图 1.4 给出了这两个概念的示意图。

(2) 内存操作

CPU 对内存的操作有读、写两种。读操作是 CPU 将内存单元的内容取入 CPU 内部,而写操作是 CPU 将其内部信息传送到内存单元保存起来。显然,写操作的结果改变了被写单元的内容,而读操作则不改变被读单元中原有内容。

(3) 内存分类

按工作方式不同,内存可分为两大类:随机存取存储器 RAM(Random Access Memory)和只读存储器 ROM(Read Only Memory)。

RAM 可以被 CPU 随机地读和写,所以又称为读写存储器。这种存储器用于存放用户装入的程序、数据及部分系统信息。当机器断电后,所存信息消失。

ROM 中的信息只能被 CPU 随机读取,而不能由 CPU 任意写入。机器断电后,信息并不丢失。所以,这种存储器主要用来存放各种程序,如汇编程序、各种高级语言解释或编译程序、监控程序、基本 I/O 程序等标准子程序,也用来存放各种常用数据和表格等。ROM 中的内容一般是由生产厂家或用户使用专用设备写入固化的。

有关存储器的详细内容将在本书第四章中详细叙述。

3. 输入输出(I/O)设备的接口

I/O 设备是微型计算机系统的重要组成部分,微型机通过它与外部交换信息,完成实际工作任务。常用输入设备有键盘、鼠标器、扫描仪等。常用输出设备有显示器、打印机、绘图仪等。磁带、磁盘、光盘既是输入设备,又是输出设备。

I/O 设备的种类繁多,结构、原理各异,有机械式、电子式、电磁式等。与 CPU 相比,I/O 设备的工作速度较低,处理的信息从数据格式到逻辑时序一般不可能直接兼容。因此,微型机与 I/O 设备间的连接与信息交换不能直接进行,而必须设计一个“接口电路”作为两者之间的桥梁。这种 I/O 接口电路又叫“I/O 适配器”(I/O Adaptor)。

4. 总线

总线实际上是一组导线,是各种公共信号线的集合,用于作为微型计算机中所有各组成部分传输信息共同使用的“公路”。

(1) 数据总线 DB(Data Bus)

数据总线用来传输数据信息,是双向总线,CPU 既可通过 DB 从内存或输入设备读入数据,又可通过 DB 将内部数据送至内存或输出设备。

(2) 地址总线 AB(Address Bus)

地址总线用于传送 CPU 发出的地址信息,是单向总线。传送地址信息的目的是指明与 CPU 交换信息的内存单元或 I/O 设备。

(3) 控制总线 CB(Control Bus)

控制总线用来传送控制信号、时序信号和状态信息等。其中有的是 CPU 向内存和外设发出的信息,有的则是内存或外设向 CPU 发出的信息。可见,CB 中每一根线的方向是一定的、单向

地址	内容
00000H	10110010
00001H	11000111
00002H	00001100
⋮	⋮
F0000H	00111110
⋮	⋮
FFFFFH	01110010

图 1.4 内存单元的地址和内容