

超大规模 集成电子学

微结构科学

杨沁清 编译

科学出版社

3

超大规模集成电路学

微结构科学

第3册

杨沁清 编译

科学出版社

1987

内 容 简 介

本书是《超大规模集成电子学 微结构科学》的第三册。本册集中介绍了集成电路工艺中精细图形的成形和转换技术。全书共六章,前五章分别阐述了普通紫外光、电子束、X线和离子束光刻及等离子刻蚀方面的基本内容和进展,还介绍了精细图形的测量问题;最后一章介绍了精细粒子情况下的材料、物理和化学问题。

本书可供从事大规模和超大规模集成电路研制和生产的研究人员、工程技术人员及大专院校有关专业师生、研究生参考。

超 大 规 模 集 成 电 子 学

微 结 构 科 学

第 3 册

杨沁清 编译

责任编辑 魏 玲

科 学 出 版 社 出 版

北京朝阳门内大街 137 号

中 国 科 学 院 印 刷 厂 印 刷

新华书店北京发行所发行 各地新华书店经售

*

1987年 8 月 第 一 版 开本: 787×1092 1/32

1987年 8 月 第 一 次 印 刷 印张: 9

印数: 0001—2,100 字数: 200,000

统一书号: 15031·550

本社书号: 4996·15—7

定价: 2.15 元

出版说明

大规模和超大规模集成电路是发展电子计算机和其他电子系统的基础技术。在当前这个信息时代中,它的作用越来越显著,影响也越来越深远。我国的电子工业近年来也发展较快,国家已确定,在“七五”计划期间,电子工业要围绕工农业总产值翻两番的任务超前发展,努力使集成电路、计算机、通信和软件四个重大技术领域达到国际上比较先进的水平。

在这种情况下,我们编译出版了《超大规模集成电子学微结构科学》。本书译自 N. G. Einspruch 主编、美国科学院出版社出版的“VLSI ELECTRONICS Microstructure Science”(《超大规模集成电子学 微结构科学》)一书。原书是一套文集,从一九八一年起陆续出版。为适应我国电子工业发展的需要,我们根据国内超大规模集成电路研制、教学和生产的发展形势以及我们的出版力量,从中选出部份内容,陆续编辑出版。

原书前言中写道:人类文明现在已经越过了第二次工业革命的门槛。蒸汽发动机的问世引起了第一次工业革命,使人类做功的本领得到成倍的增长。在半导体电子学基础上出现的第二次工业革命,使人类在智力方面得到成倍的增长。超大规模集成电子学是半导体电子学的最先进阶段,它体现了各门科学知识应用于生产技术中所取得的卓越成就。本书的出版,正是为了对此作一全面评述,介绍这门科学技术的现状,对其发展趋势和使其得以发展的科学基础进行讨论。

书中各章的读者对象有所不同,有些是对那些想要了解

这一飞速发展领域现状的科学家和工程师，有些是针对那些对材料和工艺感兴趣的基础研究人员，有些是针对那些关注器件性能基本特征和应用限制的器件设计师，有些是针对那些担负把各种超大规模集成电路结合在一起的各种系统的设计师，有些则是针对那些关心在各个特殊应用领域里利用超大规模集成电路的工程师。因而本书所包括的题目和内容非常广泛，从材料到器件性能的各个微观方面，直到超大规模集成电路在各种系统中的广泛应用。各方面的内容均有涉及。本书各章基本上自成体系，每一章均由该领域内公认的权威和专家撰写，这种写法便于读者阅读和领略他们所感兴趣的专题，而不必顾及各章的顺序。

电子和信息产业是技术和知识高度密集的产业，能否振兴，根本的因素是人材，因此，必须把智力开发提到战略高度来认识。我们希望本书的出版能对我国从事超大规模集成电路研制的科技人员有所裨益，也希望它能对正在高等院校深造的有关专业的研究生、大学生有一定的参考价值。

译 者 前 言

硅集成电路之所以能发展到今天超大规模的程度,精细图形的制备技术起了极其重要的作用。因此,我们从“VLSI Electronics Microstructure Science”一书的一、二、三、五卷中选出有关精细或超精细图形的成象、刻蚀和测量技术方面的内容,编译为本册出版,希望它能对从事这方面工作的研究和工程技术人员,以及高等学校半导体工艺专业的师生有所裨益。

本书的第一、二、三章选自原书的第一卷。第一章全面简要地阐述了硅片横向和纵向图形尺寸的控制问题,评价了各种成形技术对横向尺寸的影响及各种制造工艺,如氧化、CVD 和离子注入对纵向尺寸控制的影响。第二章专门讨论了紫外线光刻问题。其中包括成象模型、成象过程、照明光源的类型对尺寸控制的影响等,还导出了一些工艺参数对尺寸变化的表达式。第三章专门讨论了各种亚微米图形的成象问题。论述了深紫外线、X 线、电子束和离子束成象过程中的散射和能量损失带来的影响,提出了相应的工程考虑。本书第四章选自原书第二卷,集中讨论了干法腐蚀工艺,介绍了各种类型的干法腐蚀系统和各种材料的腐蚀问题。第五章选自原书的第三卷,本章既讨论了微米、亚微米图形的测量问题,又讨论了各种测量技术和部件所用的图形边缘判据、各种测量技术的优缺点。同时还讨论了抗反射铬掩模版和二氧化硅透明膜的图形测量问题。在人们开发并掌握了微米或亚微米的成形技术后,就会把它应用到其他领域上的研究中去。本书最

后一章选自原书第五卷,介绍了精细粒子情况下的材料学、化学、物理学研究上的实例。

我们希望本书的内容对发展我国集成电路会有所帮助,由于我们的编译水平有限,差错在所难免,希望读者指正。

目 录

第一章 MOS 型大规模集成电路的制造技术	1
I. 引言	1
II. 电路复杂性的发展	3
III. 硅片表面水平方向的尺寸控制	6
A. 现有的能力	7
B. 接触复印或近接触复印	7
C. 投影复印	10
D. 在硅片上直接分步重复的投影复印	11
E. 电子束曝光	11
F. X 线曝光	12
G. 光致抗蚀剂	13
H. 成象的评价	14
I. 图形的成定 (Pattern definition)	15
IV. 硅片深度方向的尺寸控制	17
A. 氧化层	18
B. 化学汽相淀积	19
C. 源-漏区掺杂	20
D. 电学互连	22
V. 工艺流程的定标和工艺控制	26
A. 受缺陷限制的成品率	26
B. 工艺控制	29
VI. 材料	30
A. 硅材料	30
B. 光掩模版	36
VII. 制造工艺用的设备和条件	38
VIII. 总结	42
参考文献	44

第二章 光学光刻原理	49
I. 引言	49
A. 一般化的光刻机系统	49
B. 历史的回顾	50
II. 几种光学复印技术	52
A. 接触复印/近接触复印	52
B. 投影复印(曝光)	54
III. 光致抗蚀剂和衬底硅片	58
A. 光致抗蚀剂的一般性质	58
B. 正性抗蚀剂的光学性质	59
C. 硅片衬底	63
D. 衬底的表面形貌	64
E. 多层抗蚀剂技术	64
IV. 光刻成象特性的描述	65
A. 调制传输函数	65
B. 空间图象	72
C. 抗蚀剂图形的剖面	74
V. 图形尺寸的控制	76
A. 非相干照明下的线宽控制	76
B. 相干照明下的线宽控制	79
C. 部分相干照明下的线宽控制	80
D. 跨越台阶处的线宽控制	81
E. 干法刻蚀时的线宽控制	82
VI. 调焦误差	84
VII. 套准	88
A. 曝光设备	88
B. 振动对套准的影响	89
C. 光学畸变	90
D. 硅片的形变	90
E. 其他影响套准精度的因素和考虑	91
VIII. 结论	92
附录 f/λ 数和波长对非相干照明时聚焦误差的影响	92

符号表	94
参考文献	96
第三章 亚微米光刻的分辨率极限	97
I. 引言	97
II. 理想的性质	98
A. 抗蚀剂	98
B. 曝光光源	100
C. 光刻机	101
D. 衬底	101
III. 衍射效应	103
A. 紫外曝光中的衍射效应	103
B. X线曝光中的衍射效应	107
C. 电子束曝光中的衍射效应	107
IV. 散射和能量损失	107
A. 基本考虑	107
B. 紫外曝光中的散射和能量损失	110
C. X线曝光中的散射和能量损失	111
D. 电子束曝光中的散射和能量损失	113
E. 离子束曝光中的散射和能量损失	118
V. 工程考虑	120
A. 紫外光光刻中的工程考虑	120
B. X线光刻中的工程考虑	121
C. 电子束光刻中的工程考虑	126
D. 离子束光刻中的工程考虑	136
VI. 统计学考虑	140
VII. 预测	144
参考文献	149
第四章 制造 VLSI 器件的干法工艺	153
I. 引言	153
A. 干法工艺的必要性	154
B. 干法工艺以外的其他工艺	164
II. 干法腐蚀技术和设备概述	166

A. 腐蚀过程的一些效应	166
B. 等离子腐蚀	171
C. 反应离子腐蚀	174
D. 引束式腐蚀器	175
E. 离子剥蚀和溅射腐蚀	176
F. 终点检测	177
III. 专用材料	178
A. 单晶硅和多晶硅	178
B. 二氧化硅	180
C. 铝和铝合金	183
D. 氮化硅	185
E. 其他金属	185
F. III-V 族化合物	186
G. 抗蚀剂和抗蚀剂系统	187
IV. 总结	189
A. 干法工艺的概貌	189
B. 目前的趋势	190
C. 建议	190
参考文献	192
第五章 掩模版和硅片上线宽的光学测量	195
I. 引言	195
II. 传统方法的局限性	195
III. 光学成象的模型	203
A. 图象光强分布的计算	203
B. 聚焦的判据	210
IV. 主线宽测量系统	214
V. 用主线宽测量系统测量掩模版的线宽	216
VI. 用普通的光学系统测量掩模版的线宽	219
A. Filar 目镜	220
B. 图象剪切目镜	222
C. 图象扫描测量	224
D. 视频系统	225

VII. 其他材料上的线宽测量	228
A. 其他掩模材料	228
B. 反射光测量	229
C. 用普通的光学系统测量硅片上的图形	235
D. 硅片上测量的校准程序	239
E. 厚膜上的图形测量	241
参考文献	243
第六章 小尺寸下的材料学、化学和物理学问题	245
I 材料学	245
A. 硅中的缺陷	245
B. 晶界上的扩散	246
C. 表面扩散	247
D. 非常薄的晶线的不稳定性	249
E. Grapho 外延	249
F. 本体样品上的垫片式生长	251
G. 裂纹尖端部位的位移场	252
II. 化学	253
A. 二维分子的堆集生长	253
B. 微电极	254
C. 微孔材料	255
D. 插层状化合物	256
E. 微小尺寸下的化学分析	257
III. 物理学	258
A. 电子局域化	260
B. 复合模量金属箔中的强化弹性模量	261
C. 精细粒子的研究	261
D. 电子能量损失谱	263
E. 研究超流体氦用的亚微米孔阑	264
F. 供毫度 K 物理研究用的亚微米器件	266
G. 供兆巴压强下物理研究用的亚微米结构	268
参考文献	274

第一章 MOS 型大规模集成电路的制造技术

Fred W. Voltmer

I. 引言

为了制造超大规模集成电路(VLSI),在制造技术方面有哪些要求,将由两方面的因素决定。一个因素是实现 VLSI 功能本身所用的电路设计规则;另一个因素是单位功能的成本要不断下降。本章将介绍生产中实现 VLSI 设计所用的工艺技术。重点放在工艺技术的应用方面,因而,将不去讨论研究和开发方面的工作。虽然本章将不讨论双极型 VLSI 方面的问题,但是许多 MOS 型 VLSI 方面的成果对双极型 VLSI 也是适用的。

集成电路的制造包括两方面:芯片制造和芯片封装。半导体制造工艺的整个流程在图 1-1 中给出。虽然,随着芯片面积的增加封装工艺会有相应的变化,但是主要变化还是芯片制造工艺的变化。因此,本章只讨论半导体芯片制造工艺方面的问题。这里所用的关于 VLSI 的定义是大家所普遍接受的定义,即每个电路上含有十万个门或存储位以上的电路才称为 VLSI。本章的开头将讨论电路集成密度方面的发展趋势,因为这些趋势将会决定采用那一种工艺技术。而达到一定集成度和性能的技术方法又与两个方向的尺寸有关,一个是硅片表面上水平方向的尺寸,一个是硅片深度方向的尺寸。

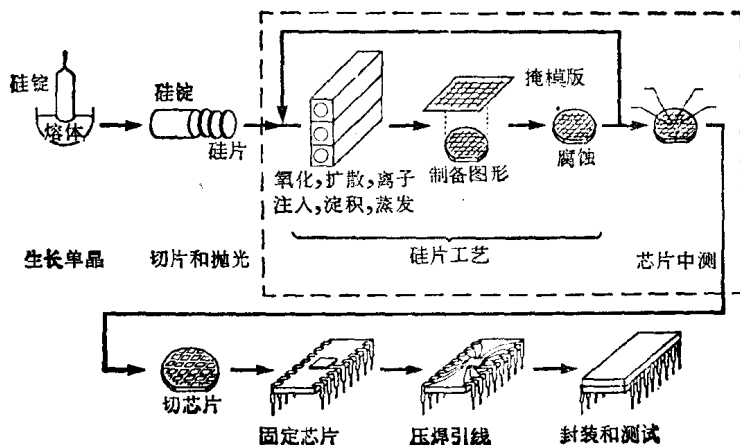


图 1-1 制造集成电路的工艺流程

本章还将对低温工艺和干法刻蚀工艺的作用作一概括论述。

在第 II 节中, 将作一个历史的回顾, 使人们对制造 VLSI 的要求方面有一个大致的了解。在随后的几节中, 将评述历史发展趋势在技术和制造方法上的含义。第 III 节和第 IV 节的中心是讨论缩小尺寸和它在制造技术上的含义。只有通过尺寸的缩小, VLSI 才得以实现。第 III 节中将检查传统的水平方向尺寸控制方法并评价光刻复印工艺及干法刻蚀工艺。这两种工艺在能力上的发展是实现 VLSI 的基础。有关光刻复印工艺的技术性细节将单独在本书的第二、三章中讲述, 而有关等离子刻蚀工艺方面的问题则在第四章中讲述。

在第 IV 节中将阐述硅片深度方向的尺寸控制, 这方面的问题直到最近才引起人们的注意。这里将谈到达到高质量薄氧化层、浅结和低电阻率互连线的要求。

第 V 节中讨论的是对制造工艺的要求和工艺的特性。第 VI 节将评价硅片尺寸的变化趋势以及大直径硅片带来的影响, 还要论述对硅材料质量上的要求和对光掩模版要求的变

化。

第 VII 节中将介绍制造 VLSI 新增加的技术能力和它的必然发展趋势，还将考察对供补系统的要求和自动化方面的现状。

总之，对于制造者必须了解才能用来生产 VLSI 的那些技术，本章都将阐述它的发展趋势，这是本章的一个中心。另外，还将尽力讨论对制造技术上的要求的各种变化之间的相互关系。然而，这里不会提供制造 VLSI 的技术细节。

II. 电路复杂性的发展

Moore^[1]已经在他的文章中叙述了使 MOS 集成电路的密度不断增加进而出现 VLSI 的各种因素，在 Keyes 的文章^[2]中，这些因素论述得更详细，而 Hoeneisen 和 Mead^[3]两人则详细地讨论了电路集成度增长所受到的物理上的限制。图 1-2 示出了由 Moore 所描述的电路复杂性方面的发展趋势，还显示了对提高电路复杂性起作用的几个因素：(1) 更小的图形尺寸；(2) 增加芯片尺寸；(3) 提高设计技巧。芯片尺寸的增加和图形尺寸的缩小对增加每个芯片上的元件数起主要作用。所以，半导体制造者的任务是要很好理解 Moore 定律在制造技术上的含义并获得大量生产图形越来越小、芯片越来越大、功能越来越复杂的电路的能力。在促进集成电路向超大规模集成方向发展的进程中，可以预料这些趋势是不会停止的。

试考虑一下与制造集成电路有关并对提高集成度起作用的因素究竟意味着什么。为了使制造 VLSI 在成本上合算，要求电路设计要合理，采用的工艺技术要先进。如果电路和工艺设计合理，电路参数设计在制造工艺容许的公差范围之

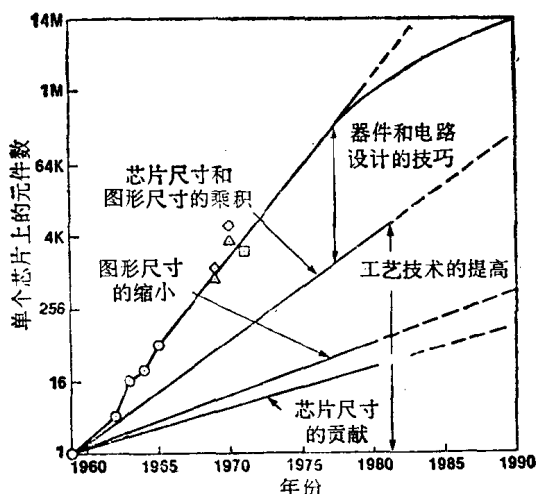


图 1-2 对电路集成度有贡献的各种因素

内，那么缺陷的多少就成为 VLSI 能不能制造得出来的限制因素。集成电路这种受缺陷限制的成品率与芯片尺寸的大小关系极大^[4-6]。因为 VLSI 芯片的面积越来越大，必须将制造电路时用的设备、环境和其他条件引起的缺陷密度大大地减少才行。

图形的大小，以往一般是指硅片表面上水平方向的尺寸大小，进一步减小图形尺寸的主要注意力应放在提高光刻工艺的水平上。图 1-3 给出了图形尺寸不断缩小的趋势曲线，并预示出了在八十年代经过努力后将能达到的最小尺寸。为了满足 VLSI 对图形尺寸的要求，图形的成形技术上将出现根本性的变化。因为图形尺寸进一步缩小势必要求减小薄膜的厚度，这就不得不考虑硅片在深度方向的尺寸了，这不单是为了能达到所要求的物理尺寸，而且也是为了能达到合适的电学参数。

Moore 理论中的第三点，即通过设计技巧来提高电路集

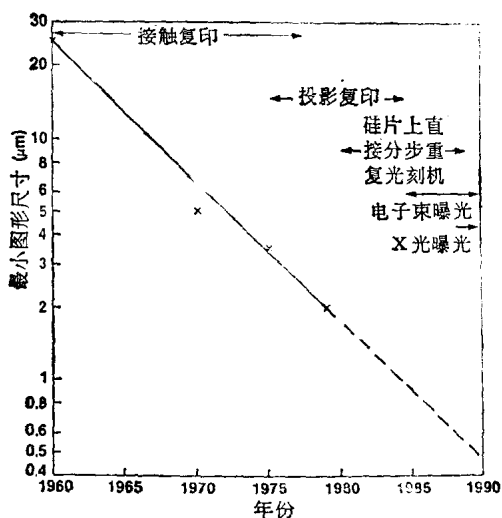


图 1-3 最小尺寸的发展趋势及相应的图形形成技术

成度，给 VLSI 的制造提出了一个新问题。人们经常可以看到，在设计上作一些改变能增加电路功能，但也增加了制造工艺的复杂程度。例如，当普通 MOS 工艺发展成 HMOS 工艺时，需要有不同开启电压的 MOS 器件，这就要在制造过程中增加几次光刻和离子注入工序。所以，从一定意义上讲，灵活性或技巧性是工艺环节的长短相关的。表 1-1 中的数据说明了工艺复杂程度的发展趋势。

按照所说的发展趋势，人们可以预料 VLSI 的制造技术将会出现下列几方面的变化：

- (a) 光刻技术方面的改进；
- (b) 更多的采用干法刻蚀工艺；
- (c) 采用低温工艺；
- (d) 采用更复杂的工艺过程；
- (e) 采用更大直径的硅片；