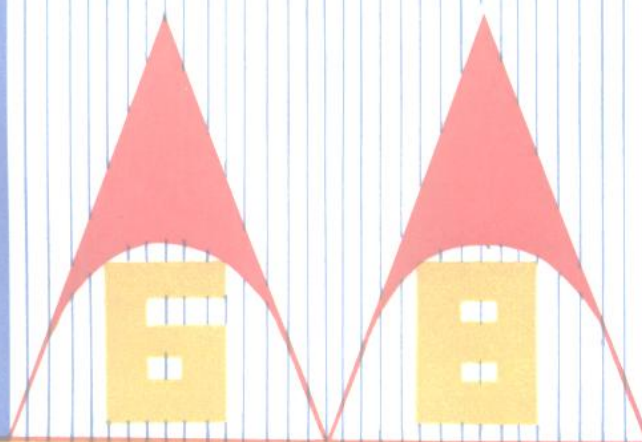


MOTOROLA 32 位单片机

# M68300 系列原理与应用

齐秋群 主 编  
刚寒冰 副主编

MOTOROLA



北京理工大学出版社

# MOTOROLA 32 位单片机 M68300 系列原理与应用

齐秋群 主 编  
刚寒冰 副主编



北京理工大学出版社

(京)新登字 149 号

### 内 容 摘 要

本书介绍 M68300 系列模块化结构的 32 位微型单片计算机。以 M68300 系列的典型产品 MC68332 为例,全面论述 M68300 系列的中央处理单元(CPU)、定时处理单元(TPU)、RAM、队列 SPI 和 SCI、系统集成模块(SIM)的结构与原理和 M68300 的程序设计、异常处理、电特性及其开发与应用。书中详细地讨论具有数据处理能力强、指令与寻址方式丰富等特点的与 M68020 相近的中央处理单元 CPU32 和智能化、半独立的定时处理单元 TPU。

本书对从事电子工程、自动控制等有关领域的工程技术人员有重要的参考价值,是难得的必备资料。

35156/02  
MOTOROLA 32 位单片机  
M68300 系列原理与应用

齐秋群 主 编

刚寒冰 副主编

\*  
北京理工大学出版社出版发行

各地新华书店经售

国防工业出版社印刷厂印刷

\*  
787×1092 毫米 16 开本 31.5 印张 780 千字

1993 年 11 月第一版 1993 年 11 月第一次印刷

ISBN 7-81013-844-8/TP·93

印数:1-4500 册 定价:21.00 元

## 前 言

本书是国内第一本专门介绍 32 位单片微型计算机(简称单片机 MCU)的书籍。M68300 系列单片机是世界上最大单片机制造厂家 MOTOROLA 公司生产的最先进的 32 位单片机。由于它具有功能强、运算精度高、功耗低、体积小、可靠性高和系统设计简单、程序开发方便、应用广泛等显著特点,在精密控制、智能化仪器仪表等高性能定时场合、低功耗应用场合和控制领域起着重要作用,有广阔的应用前景。例如,发动机自动控制、精密电机控制、工业机器人、航空电子系统、导航系统、电池供电的便携式仪器仪表等应用场合。

M68300 系列 32 位单片机采用模块化结构,可很方便地增加具有各种功能的模块,它采用在 MC68020 基础上改进的微处理器作为 CPU(即 CPU32)。CPU32 具有卓越的数据处理能力、丰富的指令系统和寻址方式,支持 M68000、M68010 和 M68020 指令,与现在软件程序兼容,还增加了低功耗和插值与查表指令,支持高级语言,可完成四字(64 位)操作。CPU 32 有 8 个数据寄存器,这 8 个寄存器均可作为累加器,从而使得编程极为方便。

M68300 系列单片机的另一个显著特点是它具有半独立的智能化定时处理单元(TPU),有关的定时功能极强并且相当丰富。TPU 有自己的执行单元和控制逻辑(类似于 CPU),并有三级优先机构、数据存贮 RAM、微程序 ROM 和两个定时基准,在不需 CPU 干预情况下可完成与时间有关的操作。TPU 有 16 个独立的通道,每个通道都可单独或同时执行任何一种定时功能(每个通道都可执行 10 种定时功能)。M68300 系列中的 TPU 定时精度可达  $0.25\mu\text{s}$ 。

M68300 的串行队列模块比普通 SPI 和 SCI 也有所改进。串行队列外围接口(QSPI)除具有一般 SPI 特性外,它还具有四个可编程外围选择端,可扩展多达 16 个外围设备。另外 QSPI 增加 RAM 队列,不需 CPU 干预可处理多达 16 个 8 至 16 位串行数据传输或发送长达 256 位的数据。还允许用户对一串外围设备进行连续采样,自动更新 QSPI 的 RAM。

M68300 系列单片机由 CPU、内部总线、系统集成模块(SIM)和各种外围功能模块组成。系统集成模块(SIM)包括总线接口(它提供与各种外围器件的标准接口)、系统设置与保护、片选、时钟和测试子模块。外围功能模块包括 QSPI、SCI、A/D、RAM/ROM/EEPROM、TPU 以及存贮器直接访问 DMA 等。

本书由齐秋群主编,刚寒冰副主编,编著者有齐秋群、刚寒冰、刚励韬、李宇任、刘颖、高京斋、姜鹏。

在本书的编写过程中,MOTOROLA 公司的符俊超先生、刘秋常先生、王翔先生给予了支持,并提供了资料,在此向他们表示衷心的感谢。作者同时感谢北京理工大学出版社对出版该书给予的支持。

书中不足之处希望读者批评指正。通讯地址:北京理工大学电子工程系齐秋群或刚寒冰收(邮政编码:100081)。

作者

1993.4

# 目 录

## 第一章 MC68332 单片机概述

|                                                     |      |
|-----------------------------------------------------|------|
| 1.1 中央处理器单元(CPU32)                                  | (2)  |
| 1.1.1 CPU32 结构                                      | (3)  |
| 1.1.2 寻址方式和指令系统                                     | (3)  |
| 1.2 智能化外围子系统                                        | (4)  |
| 1.2.1 定时处理器单元(TPU)                                  | (4)  |
| 1.2.2 队列串行模块(QSM)                                   | (4)  |
| 1.2.3 系统控制模块                                        | (5)  |
| 1.3 RAM 模块                                          | (5)  |
| 1.4 存储器映射                                           | (6)  |
| 1.5 信号描述                                            | (6)  |
| 1.5.1 地址总线(A23~A0)                                  | (6)  |
| 1.5.2 数据总线(D15~D0)                                  | (7)  |
| 1.5.3 功能码(FC2~FC0)                                  | (7)  |
| 1.5.4 片选端(CS10~CS0,CSB00T)                          | (7)  |
| 1.5.5 总线控制信号                                        | (7)  |
| 1.5.6 总线裁决信号                                        | (9)  |
| 1.5.7 中断请求(IRQ7~IRQ1)                               | (9)  |
| 1.5.8 异常处理控制信号                                      | (9)  |
| 1.5.9 时钟信号                                          | (10) |
| 1.5.10 调试和测量信号                                      | (10) |
| 1.5.11 定时处理单元 TPU 信号                                | (11) |
| 1.5.12 队列串行模块信号                                     | (11) |
| 1.5.13 备用电源(V <sub>STBY</sub> )                     | (11) |
| 1.5.14 频率合成器电源(V <sub>DDSYN</sub> )                 | (11) |
| 1.5.15 系统电源和系统地(V <sub>DD</sub> 和 V <sub>SS</sub> ) | (11) |

## 第二章 CPU32 的指令系统和程序设计

|                          |      |
|--------------------------|------|
| 2.1 CPU32 方框图和主要特性       | (14) |
| 2.2 CPU32 内部的编程寄存器       | (15) |
| 2.2.1 数据寄存器              | (17) |
| 2.2.2 地址寄存器              | (17) |
| 2.2.3 程序计数器 PC           | (18) |
| 2.2.4 状态标志寄存器 SR         | (18) |
| 2.2.5 内部功能码寄存器 SFC 和 DFC | (19) |
| 2.2.6 向量基址寄存器 VBR        | (19) |

|                        |       |
|------------------------|-------|
| <b>2.3 CPU32 的存储器</b>  | (19)  |
| <b>2.4 CPU32 的寻址方式</b> | (20)  |
| 2.4.1 隐含寻址             | (22)  |
| 2.4.2 寄存器直接寻址          | (23)  |
| 2.4.3 存储器寻址方式          | (24)  |
| 2.4.4 特殊寻址方式           | (31)  |
| 2.4.5 寻址方式说明           | (37)  |
| 2.4.6 其它数据结构           | (40)  |
| <b>2.5 CPU32 的指令系统</b> | (42)  |
| 2.5.1 数据传送类指令          | (44)  |
| 2.5.2 算术运算类指令          | (44)  |
| 2.5.3 逻辑运算指令           | (46)  |
| 2.5.4 移位和循环类指令         | (46)  |
| 2.5.5 位处理指令            | (47)  |
| 2.5.6 BCD 指令           | (48)  |
| 2.5.7 程序控制指令           | (48)  |
| 2.5.8 系统控制指令           | (49)  |
| 2.5.9 查表与插值指令及其应用      | (51)  |
| <b>2.6 汇编伪指令</b>       | (59)  |
| 2.6.1 定义数据伪指令(DC)      | (59)  |
| 2.6.2 定义常量块伪指令(DCB)    | (59)  |
| 2.6.3 定义存储单元伪指令(DS)    | (60)  |
| 2.6.4 赋值伪指令 EQU        | (60)  |
| 2.6.5 赋值伪指令 SET        | (60)  |
| 2.6.6 定位伪指令 ORG        | (60)  |
| 2.6.7 定位伪指令 SECTION    | (60)  |
| 2.6.8 结束伪指令 END        | (60)  |
| 2.6.9 汇编程序所用的数据表示法     | (60)  |
| <b>2.7 汇编语言程序设计及举例</b> | (61)  |
| 2.7.1 简单程序设计           | (61)  |
| 2.7.2 简单循环程序设计         | (67)  |
| 2.7.3 字符编码数据的程序设计      | (76)  |
| 2.7.4 代码变换程序设计         | (86)  |
| 2.7.5 算术运算程序设计         | (91)  |
| 2.7.6 表格和清单程序设计        | (97)  |
| 2.7.7 子程序              | (107) |
| <b>2.8 指令执行的时间</b>     | (118) |
| 2.8.1 CPU32 内部执行指令框图   | (119) |
| 2.8.2 指令执行的重叠          | (120) |
| 2.8.3 等待状态的影响          | (121) |
| 2.8.4 指令执行时间举例         | (121) |
| 2.8.5 指令执行时间概览         | (123) |

|                                     |       |
|-------------------------------------|-------|
| 2.9 CPU32 与 M68000 系列微处理器性能比较 ..... | (134) |
|-------------------------------------|-------|

## 第三章 异常处理

|                              |       |
|------------------------------|-------|
| 3.1 CPU32 的四种工作状态概述 .....    | (137) |
| 3.2 CPU32 的两种工作方式 .....      | (137) |
| 3.2.1 监控方式 .....             | (138) |
| 3.2.2 用户方式 .....             | (138) |
| 3.2.3 两种工作方式的转换 .....        | (138) |
| 3.3 地址空间类型 .....             | (138) |
| 3.3.1 类型 0000—断点响应 .....     | (139) |
| 3.3.2 类型 0011——访问内部寄存器 ..... | (139) |
| 3.3.3 类型 1111——中断响应 .....    | (140) |
| 3.4 异常种类 .....               | (140) |
| 3.4.1 内部异常源 .....            | (140) |
| 3.4.2 外部异常源 .....            | (140) |
| 3.5 异常优先权 .....              | (141) |
| 3.6 异常向量 .....               | (141) |
| 3.7 异常处理过程 .....             | (143) |
| 3.7.1 复位异常处理 .....           | (143) |
| 3.7.2 总线错误异常处理 .....         | (144) |
| 3.7.3 地址错误异常处理 .....         | (144) |
| 3.7.4 指令陷井异常处理 .....         | (145) |
| 3.7.5 软件断点异常处理 .....         | (145) |
| 3.7.6 硬件断点异常处理 .....         | (145) |
| 3.7.7 格式错误异常处理 .....         | (145) |
| 3.7.8 非法或不用指令异常处理 .....      | (146) |
| 3.7.9 违反特权异常处理 .....         | (146) |
| 3.7.10 跟踪异常处理 .....          | (147) |
| 3.7.11 中断异常处理 .....          | (147) |
| 3.8 从中断返回 .....              | (148) |
| 3.9 CPU32 的堆栈格式 .....        | (148) |
| 3.9.1 正常 4 字堆栈格式 .....       | (149) |
| 3.9.2 正常 6 字堆栈格式 .....       | (149) |
| 3.9.3 BERR 堆栈格式 .....        | (149) |

## 第四章 总线操作

|                         |       |
|-------------------------|-------|
| 4.1 总线传输信号 .....        | (151) |
| 4.1.1 总线控制信号 .....      | (152) |
| 4.1.2 功能码信号 .....       | (152) |
| 4.1.3 地址总线 A23~A0 ..... | (152) |

|       |                              |       |
|-------|------------------------------|-------|
| 4.1.4 | 地址选通信号 $\overline{AS}$       | (153) |
| 4.1.5 | 数据总线 D15~D0                  | (153) |
| 4.1.6 | 数据选通信号 $\overline{DS}$       | (153) |
| 4.1.7 | 总线周期终止信号                     | (153) |
| 4.2   | 数据传输原理                       | (154) |
| 4.2.1 | 动态改变数据总线宽度                   | (154) |
| 4.2.2 | 数据传输举例                       | (155) |
| 4.3   | 总线操作                         | (161) |
| 4.3.1 | 异步总线操作                       | (161) |
| 4.3.2 | 使用 $\overline{DSACK}$ 进行同步操作 | (161) |
| 4.3.3 | 快速总线操作                       | (162) |
| 4.4   | 数据传输周期                       | (162) |
| 4.4.1 | 读总线周期                        | (163) |
| 4.4.2 | 写总线周期                        | (164) |
| 4.4.3 | 读-修改-写操作周期                   | (166) |
| 4.5   | CPU 空间周期                     | (167) |
| 4.5.1 | 断点响应周期                       | (168) |
| 4.5.2 | 低功耗暂停传播周期 LPSTOP             | (170) |
| 4.5.3 | 中断响应周期                       | (170) |
| 4.6   | 总线异常控制周期                     | (173) |
| 4.6.1 | 总线错误周期                       | (174) |
| 4.6.2 | 重复总线操作周期                     | (176) |
| 4.6.3 | 暂停总线操作周期                     | (176) |
| 4.6.4 | 双重总线错误周期                     | (176) |
| 4.7   | 总线裁决操作                       | (177) |
| 4.7.1 | 总线请求                         | (178) |
| 4.7.2 | 总线允许                         | (178) |
| 4.7.3 | 总线允许响应                       | (179) |
| 4.7.4 | 从模式裁决操作                      | (179) |
| 4.7.5 | 显示周期                         | (179) |
| 4.8   | 复位操作                         | (180) |

## 第五章 系统集成模块

|       |                          |       |
|-------|--------------------------|-------|
| 5.1   | 系统设置和保护子模块               | (184) |
| 5.1.1 | 模块设置寄存器                  | (184) |
| 5.1.2 | 系统集成模块测试寄存器              | (186) |
| 5.1.3 | 复位状态寄存器(RSR)MCU 的每个复位寄存器 | (187) |
| 5.1.4 | 系统保护控制寄存器                | (188) |
| 5.1.5 | 总线监视器                    | (189) |
| 5.1.6 | 软件监视器                    | (190) |
| 5.1.7 | 周期中断定时器                  | (191) |



|            |                          |              |
|------------|--------------------------|--------------|
| 5.1.8      | 低功耗 STOP 操作 .....        | (193)        |
| 5.1.9      | 保持(或冻结 freeze)操作 .....   | (194)        |
| <b>5.2</b> | <b>时钟合成器 .....</b>       | <b>(194)</b> |
| 5.2.1      | 时钟合成器控制寄存器 .....         | (194)        |
| 5.2.2      | 相位比较器和滤波器 .....          | (195)        |
| 5.2.3      | 反馈分频器 .....              | (196)        |
| 5.2.4      | 时钟控制 .....               | (198)        |
| <b>5.3</b> | <b>片选子模块 .....</b>       | <b>(199)</b> |
| 5.3.1      | 片选操作 .....               | (200)        |
| 5.3.2      | 管脚分配寄存器 .....            | (201)        |
| 5.3.3      | 基址寄存器 .....              | (203)        |
| 5.3.4      | 选择寄存器 .....              | (204)        |
| 5.3.5      | 片选管脚数据寄存器 .....          | (207)        |
| 5.3.6      | 复位时的管脚分配 .....           | (207)        |
| <b>5.4</b> | <b>外部总线接口控制 .....</b>    | <b>(209)</b> |
| 5.4.1      | E 口管脚分配寄存器 .....         | (209)        |
| 5.4.2      | E 口数据方向寄存器 .....         | (209)        |
| 5.4.3      | E 口数据寄存器 .....           | (209)        |
| 5.4.4      | F 口管脚分配寄存器 .....         | (210)        |
| 5.4.5      | F 口数据方向寄存器 .....         | (210)        |
| 5.4.6      | F 口数据寄存器 .....           | (210)        |
| <b>5.5</b> | <b>测试子模块 .....</b>       | <b>(211)</b> |
| 5.5.1      | 测试操作模式 .....             | (212)        |
| 5.5.2      | 测试功能和过程 .....            | (212)        |
| 5.5.3      | 进入测试模式 .....             | (212)        |
| 5.5.4      | 测试子模块控制寄存器 .....         | (213)        |
| 5.5.5      | 分布寄存器 .....              | (215)        |
| 5.5.6      | 主移位寄存器 A .....           | (216)        |
| 5.5.7      | 移位计数寄存器 A 和移位计数器 A ..... | (217)        |
| 5.5.8      | 主移位寄存器 B .....           | (217)        |
| 5.5.9      | 移位计数寄存器 B 和移位计数器 B ..... | (217)        |
| 5.5.10     | REPS 计数器 .....           | (218)        |
| 5.5.11     | 等待计数器 .....              | (218)        |
| 5.5.12     | 测试线 .....                | (218)        |

## 第六章 串行队列模块(QSM)

|            |                      |              |
|------------|----------------------|--------------|
| <b>6.1</b> | <b>概述 .....</b>      | <b>(219)</b> |
| 6.1.1      | QSM 方框图 .....        | (219)        |
| 6.1.2      | QSM 存储器映像 .....      | (219)        |
| 6.1.3      | QSM 管脚 .....         | (220)        |
| <b>6.2</b> | <b>QSM 寄存器 .....</b> | <b>(222)</b> |

|       |                           |       |
|-------|---------------------------|-------|
| 6.2.1 | QSM 整体设置概述 .....          | (224) |
| 6.2.2 | QSM 全局寄存器 .....           | (225) |
| 6.2.3 | QSM 管脚控制寄存器 .....         | (228) |
| 6.3   | QSPI 子模块及其特性 .....        | (229) |
| 6.3.1 | QSPI 子模块特性 .....          | (229) |
| 6.3.2 | QSPI 方框图和管脚 .....         | (230) |
| 6.4   | QSPI 编程模型和寄存器 .....       | (232) |
| 6.4.1 | QSPI 控制寄存器 0(SPCR0) ..... | (232) |
| 6.4.2 | QSPI 控制寄存器 1(SPCR1) ..... | (234) |
| 6.4.3 | QSPI 控制寄存器 2(SPCR2) ..... | (235) |
| 6.4.4 | QSPI 控制寄存器 3(SPCR3) ..... | (237) |
| 6.4.5 | QSPI 状态寄存器(SPSR) .....    | (238) |
| 6.4.6 | QSPI RAM .....            | (239) |
| 6.5   | QSPI 操作模式和流程图 .....       | (241) |
| 6.5.1 | 主机模式 .....                | (243) |
| 6.5.2 | 从机模式 .....                | (245) |
| 6.5.3 | QSPI 管脚时序 .....           | (247) |
| 6.6   | SCI 子模块及其特点 .....         | (249) |
| 6.6.1 | SCI 子模块特点 .....           | (249) |
| 6.6.2 | SCI 管脚 .....              | (250) |
| 6.7   | SCI 编程模型和寄存器 .....        | (251) |
| 6.7.1 | SCI 控制寄存器 0(SCCR0) .....  | (251) |
| 6.7.2 | SCI 控制寄存器 1(SCCR1) .....  | (252) |
| 6.7.3 | SCI 状态寄存器(SCSR) .....     | (255) |
| 6.7.4 | SCI 数据寄存器(SCDR) .....     | (257) |
| 6.8   | SCI 发送器操作 .....           | (258) |
| 6.8.1 | 常用概念 .....                | (258) |
| 6.8.2 | 数据格式 .....                | (258) |
| 6.8.3 | 发送操作过程 .....              | (258) |
| 6.9   | SCI 接收器操作 .....           | (260) |
| 6.9.1 | 接收器位处理器操作 .....           | (260) |
| 6.9.2 | 接收器功能操作 .....             | (263) |

## 第七章 RAM 模块

|       |                  |       |
|-------|------------------|-------|
| 7.1   | 概述 .....         | (266) |
| 7.2   | RAM 编程模型 .....   | (266) |
| 7.2.1 | RAM 阵列的寻址 .....  | (266) |
| 7.2.2 | RAM 模块的寄存器 ..... | (266) |
| 7.3   | 操作模式 .....       | (269) |
| 7.3.1 | 常规操作模式 .....     | (269) |
| 7.3.2 | 备用操作模式 .....     | (269) |

|                        |       |
|------------------------|-------|
| 7.3.3 复位操作模式.....      | (269) |
| 7.3.4 测试操作模式.....      | (269) |
| 7.3.5 停止操作模式.....      | (270) |
| 7.3.6 TPU 仿真操作模式 ..... | (271) |

## 第八章 定时处理器单元(TPU)

|                                     |       |
|-------------------------------------|-------|
| <b>8.1 TPU 概述</b> .....             | (272) |
| 8.1.1 TPU 主要性能 .....                | (272) |
| 8.1.2 TPU 特点 .....                  | (273) |
| 8.1.3 高分辨率定时.....                   | (274) |
| 8.1.4 读写连贯性.....                    | (274) |
| <b>8.2 TPU 结构与操作过程</b> .....        | (274) |
| 8.2.1 TPU 的构成 .....                 | (274) |
| 8.2.2 TPU 的操作过程 .....               | (276) |
| <b>8.3 TPU 信号描述</b> .....           | (276) |
| 8.3.1 定时器接口信号 .....                 | (277) |
| 8.3.2 IMB 接口信号 .....                | (277) |
| <b>8.4 TPU 存储器映象</b> .....          | (277) |
| <b>8.5 TPU 设置(初始化)概述</b> .....      | (279) |
| <b>8.6 TPU 定时功能简介</b> .....         | (280) |
| 8.6.1 分离输入/输出(DIO) .....            | (280) |
| 8.6.2 输入捕捉/输入跳变计数器(ITC) .....       | (280) |
| 8.6.3 输出比较(OC) .....                | (281) |
| 8.6.4 脉冲宽度调制(PWM) .....             | (281) |
| 8.6.5 同步脉冲宽度调制(SPWM).....           | (281) |
| 8.6.6 具有额外跳变检测的周期测量(PMA) .....      | (281) |
| 8.6.7 具有缺少跳变检测的周期测量(PMM) .....      | (281) |
| 8.6.8 相位同步脉冲发生器(PSP) .....          | (281) |
| 8.6.9 步进电机(SM)控制 .....              | (282) |
| 8.6.10 周期/脉冲宽度累加器(PPWA) .....       | (282) |
| <b>8.7 TPU 寄存器</b> .....            | (282) |
| 8.7.1 系统设置寄存器.....                  | (285) |
| 8.7.2 通道控制寄存器.....                  | (288) |
| 8.7.3 通道参数寄存器(RAM) .....            | (291) |
| <b>8.8 定时功能的选择</b> .....            | (295) |
| <b>8.9 独立输入/输出(DIO)</b> .....       | (298) |
| 8.9.1 参数寄存器.....                    | (299) |
| 8.9.2 主机接口.....                     | (300) |
| 8.9.3 DIO 算法 .....                  | (300) |
| <b>8.10 输入捕捉/输入跳变计数器(ITC)</b> ..... | (302) |
| 8.10.1 参数寄存器 .....                  | (303) |

|                                      |       |
|--------------------------------------|-------|
| 8.10.2 主机接口 .....                    | (305) |
| 8.10.3 ITC 算法 .....                  | (306) |
| <b>8.11 输出比较(OC)</b> .....           | (307) |
| 8.11.1 参数寄存器 .....                   | (309) |
| 8.11.2 主机接口 .....                    | (311) |
| 8.11.3 OC 算法 .....                   | (312) |
| <b>8.12 脉冲宽度调制(PWM)</b> .....        | (314) |
| 8.12.1 参数寄存器 .....                   | (314) |
| 8.12.2 主机接口 .....                    | (316) |
| 8.12.3 PWM 算法 .....                  | (317) |
| <b>8.13 同步脉冲宽度调制(SPWM)</b> .....     | (319) |
| 8.13.1 参数寄存器 .....                   | (320) |
| 8.13.2 主机接口 .....                    | (324) |
| 8.13.3 SPWM 算法 .....                 | (325) |
| <b>8.14 具有额外跳变检测的周期测量(PMA)</b> ..... | (328) |
| 8.14.1 参数寄存器 .....                   | (329) |
| 8.14.2 主机接口 .....                    | (333) |
| 8.14.3 PMA 算法 .....                  | (333) |
| <b>8.15 具有缺少跳变检测的周期测量(PMM)</b> ..... | (335) |
| 8.15.1 参数寄存器 .....                   | (337) |
| 8.15.2 主机接口 .....                    | (340) |
| 8.15.3 PMM 算法 .....                  | (340) |
| <b>8.16 相位同步脉冲发生器(PSP)</b> .....     | (342) |
| 8.16.1 参数寄存器 .....                   | (343) |
| 8.16.2 主机接口 .....                    | (345) |
| 8.16.3 PSP 算法 .....                  | (347) |
| <b>8.17 步进电机(SM)控制</b> .....         | (351) |
| 8.17.1 参数寄存器 .....                   | (356) |
| 8.17.2 主机接口 .....                    | (357) |
| 8.17.3 SM 算法 .....                   | (358) |
| <b>8.18 周期/脉冲宽度累加器(PPWA)</b> .....   | (359) |
| 8.18.1 参数寄存器 .....                   | (360) |
| 8.18.2 主机接口 .....                    | (363) |
| 8.18.3 PPWA 算法 .....                 | (363) |
| <b>8.19 TPU 时序</b> .....             | (366) |
| <b>8.20 TPU 应用</b> .....             | (369) |
| 8.20.1 步进电机控制 .....                  | (369) |
| 8.20.2 发动机控制 .....                   | (372) |

## 第九章 MC68332 的仿真与开发

|                                |       |
|--------------------------------|-------|
| <b>9.1 M68332EVS 仿真器</b> ..... | (375) |
|--------------------------------|-------|

|       |                     |       |
|-------|---------------------|-------|
| 9.1.1 | M68332BCC           | (375) |
| 9.1.2 | M68332BCCDI         | (376) |
| 9.1.3 | M68332PFB           | (377) |
| 9.2   | CDS32 高性能仿真系统       | (377) |
| 9.3   | MC68332 的软件工具       | (378) |
| 9.4   | CPU32 的开发支持         | (378) |
| 9.4.1 | 背景调试模式(BDM)概述       | (378) |
| 9.4.2 | 判断性操作码跟踪            | (379) |
| 9.4.3 | 片内硬件断点              | (379) |
| 9.5   | CPU32 的背景调试模式(BDM)  | (379) |
| 9.5.1 | 允许 BDM              | (380) |
| 9.5.2 | 进入 BDM 与从 BDM 返回    | (381) |
| 9.5.3 | BDM 命令的执行过程         | (381) |
| 9.5.4 | BDM 串行接口            | (382) |
| 9.5.5 | BDM 命令与命令格式         | (384) |
| 9.6   | TPU 的详细结构与操作        | (387) |
| 9.6.1 | 调度单元                | (388) |
| 9.6.2 | Microengine         | (390) |
| 9.6.3 | 执行单元                | (393) |
| 9.6.4 | RAM 操作              | (395) |
| 9.6.5 | 通道控制操作              | (395) |
| 9.7   | TPU 微码开发及其有关的寄存器    | (397) |
| 9.7.1 | TPU 微码开发            | (397) |
| 9.7.2 | TPU 测试设置寄存器(TTCR)   | (398) |
| 9.7.3 | TPU 开发支持控制寄存器(DSCR) | (399) |
| 9.7.4 | TPU 开发支持状态寄存器(DSSR) | (400) |
| 9.7.5 | TPU 测试检验寄存器         | (401) |
| 9.7.6 | TPU 测试扫描寄存器         | (402) |
| 9.8   | TPU 开发支持特性的应用       | (403) |
| 9.8.1 | 设置断点                | (403) |
| 9.8.2 | 扫描输出 TPU 寄存器        | (404) |
| 9.8.3 | 扫描输入 TPU 寄存器        | (405) |
| 9.8.4 | 扫描输出微指令寄存器          | (405) |
| 9.8.5 | 扫描输入微指令寄存器          | (406) |
| 9.8.6 | 运行仿真模式下的 TPU        | (406) |
| 9.8.7 | 转储控制存储器内容           | (406) |
| 9.8.8 | 单步操作 TPU            | (407) |

## 第十章 电特性及时序

|      |           |       |
|------|-----------|-------|
| 10.1 | 极限参数      | (409) |
| 10.2 | 控制时序和直流特性 | (409) |

10.3 时序及其参数和说明 ..... (411)

第十一章 M68300 系列 32 位单片机简介

11.1 MC68330 ..... (421)

11.2 MC68331 ..... (423)

11.3 MC68332 ..... (424)

11.4 MC68F333 ..... (424)

11.5 MC68334 ..... (424)

11.6 MC68340 ..... (424)

附录 A CPU32 指令说明 ..... (425)

## 第一章 MC68332 单片机概述

MC68332 是 32 位集成化微控制器 MCU(即单片机),它具有卓越的数据处理能力和强大的外围子系统。MC68332 是积木式单片机 M68300 系列的第一种产品,它采用全静态、高速互补 CMOS 技术,由 CPU32、定时处理器单元 TPU、队列串行模块 QSM(Queued Serial

Module)、系统控制模块和 RAM 等组成,图 1-1 是 MC68332 单片机主要组成部分框图。

MC68332 含有智能化的外围模块,如定时处理器单元(TPU),它提供 16 个独立的通道,用于进行与时间有关的操作,它不仅具有简单的输入捕捉或输出比较功能,而且可以实现复杂的马达控制或脉冲宽度调制等功能;队列串行模块可以为高速串行通讯提供同步或异步方式;2K 字节的全静

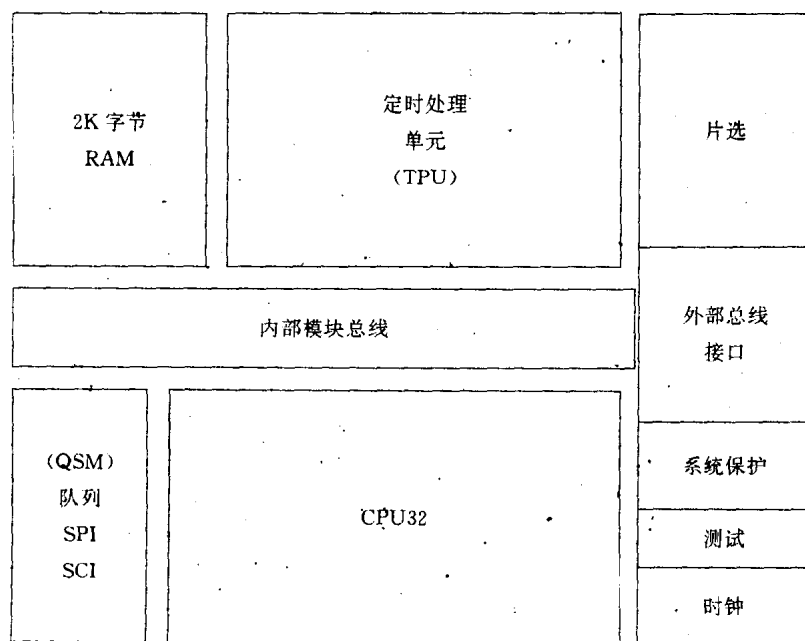


图 1-1 MC68332 单片机框图

态 RAM 允许对系统和数据进行快速双周期访问,并允许用备用电池供电;12 个片选输出端可提供快速双周期外部存储器或外部设备访问的能力。单片机内各个模块之间通过内部总线(IMB)相连。

MC68332 的主要特性如下:

- 低功耗操作:最大 600mW,备用方式时为 500 $\mu$ W。
- 工作频率:5V 电源时为 16.78MHz,可由软件编程。
- 工艺:1 $\mu$ m 高密度互补 MOS(HCMOS),静态设计。
- 晶体管数量:42.2 万个。
- 封装:132 脚方形扁平塑料封装(PQFP)。
- 单片模块化设计。
- CPU:32 位 M68000 系列(与 MC68010 向上兼容)CPU,并增加了适用于单片机应用的新指令。
- 智能化 16 位定时器:

16 个独立的、可编程通道和引脚。

任一通道可执行任何定时功能(输入捕捉、输出比较、脉冲宽度调制等)。

两个 16 位定时计数寄存器,各具有 2 位可编程的预分频器。

可由程序选择通道的优先级。

- 两个串行 I/O 子系统:

增强型的串行通讯接口(SCI),具有通用的异步接收器和发送器(UART)和奇偶校验功能。

增强型的串行外围接口(QSPI),具有 I/O 队列功能。

- 片内存贮器:2K 字节静态高速 RAM。

• 片内可编程片选逻辑:有 12 个片选输出端,可提供访问外部存贮器和外围 I/O 芯片的选择信号。

- 系统失效保护:

M68HC11 型计算机工作正常监视(COP watchdog)定时器。

M68HC11 型周期中断定时器。

M68000 系列伪中断、HALT 和总线超时监视器。

- 多至 32 个独立的 I/O 引脚。

## 1.1 中央处理器单元(CPU32)

CPU32 与 M68000 系列 CPU 向上兼容,具有卓越的计算和数据处理能力。支持所有的 MC68010 指令,并支持大多数 MC68020 的扩展功能,如支持虚拟存贮器功能、循环方式操作、先行指令栈和 32 位算术运算。具有强有力的寻址方式,与现有的软件程序兼容,支持高级语言,并可增加高级语言编译器的效率。增加有查表、插值和低功耗指令,以适应单片机应用的特殊需要。CPU32 的主要特点归纳如下:

- 完全与 M68000 系列向上兼容。
- 虚拟存贮器。
- 循环方式指令。
- 快速乘、除和移位指令。
- 具有快速总线接口,并且可动态改变总线接口宽度。
- 先进的异常(包括中断)处理功能。
- 具有丰富的寻址方式。
- 增强的指令系统。
- 可跟踪程序流的变化。
- 具有查表与插值指令。
- 具有低功耗暂停指令。
- 增加有硬件断点信号。
- 增加了背景模式。
- 在  $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$  范围内的晶振频率为 16.78MHz。
- 全静态应用。



### 1.1.1 CPU32 结构

CPU32 的内部数据通道和运算硬件为 32 位,内部地址总线为 32 位,外部地址线为 24 位,数据线为 16 位,可完成位、字节、字、双字(32 位)和 4 字(64 位)数据传输。CPU32 内部有 8 个 32 位通用数据寄存器,7 个 32 位通用地址寄存器,它们均可作为变址寄存器,8 个通用数据寄存器均可作为累加器使用。有分开的用户和监控堆栈指针和地址空间,并将程序空间和地址空间分开使用。为了提高对 CPU32 的内部资源的使用效率和降低指令的执行时间,CPU32 采用重叠执行方式,取指令和执行指令可同时进行,即在执行当前指令的同时可预取下面的指令,这样执行每条指令的时间可大大降低。

### 1.1.2 寻址方式和指令系统

CPU32 具有下面几种寻址方式

- 隐含寻址。
- 数据寄存器直接寻址。
- 地址寄存器直接寻址。
- 地址寄存器间接寻址。
- 带后增量的地址寄存器间接寻址。
- 带预减量的地址寄存器间接寻址。
- 带 16 位位移量的地址寄存器间接寻址。
- 带 8 位位移量和变址的地址寄存器间接寻址。
- 带基址位移量和变址的地址寄存器间接寻址。
- 带 16 位位移量的程序计数器间接寻址。
- 带 8 位位移量和变址的程序计数器间接寻址。
- 带基址位移量和变址的程序计数器间接寻址。
- 绝对短寻址。
- 绝对长寻址。
- 立即寻址。

CPU32 的指令系统与 MC68020 非常相似,目标码与 MC68010 和 MC68000 向上兼容,并支持大部分 MC68020 的扩展指令和寻址方式。它具有以下几类指令:

- 数据传送指令:可完成字节、字和双字数据从存贮器传送到存贮器或寄存器,或从寄存器传送到存贮器或寄存器的操作。

- 整数算术运算指令:包括加、减、乘、除、算术比较、清零和取负等,具有有符号数和无符号数乘法和除法指令(包括 16 位乘 16 位,积为 32 位;32 位乘 32 位,积为 32 位或 64 位;32 位除以 16 位商和余数均为 16 位;32 位或 64 位除以 32 位,商和余数均为 32 位),并增加有查表和插值指令。

- 逻辑运算指令:可完成与、或、异或和取反操作。
- 移位和循环指令:可完成 8、16 和 32 位算术、逻辑或循环移位。
- 位操作指令:具有位测试、位测试和置位、位测试和清零指令。
- BCD 码运算指令:可完成压缩 BCD 码的加法、减法和取负操作。