

MCS-51系列

单片机原理及应用

孙涵芳 编著
徐爱卿

MCS-⁵¹₉₆ 系列

单片机的原理与应用

孙涵芳 编著
徐爱卿



北京航空學院出版社

内 容 简 介

本书详细介绍MCS-51系列单片微型计算机的硬件结构、组成原理和指令系统。结合应用实例简述系统的扩展和组成方法，并有较完整的应用系统例子供读者参考。书中的实用程序可为读者在研制软件时提供捷径。

本书还以相当的篇幅介绍具有串行通信接口的增强型单片机RUPI-44和MCS-96系列16位单片机，使读者能及时掌握新的发展方向。

本书的特点是深入浅出，阐述清晰，有较丰富的应用实例。

本书适宜从事微机应用，特别是测试、控制和智能仪器等领域的工程技术人员阅读，也可作为大专院校有关专业本科生和研究生的教学参考书。



MCS-51
96 系列

单片机的原理与应用

编 著 者 孙涵芳

徐爱卿

责任编辑 杨昌竹

马晓虹

*

北京航空学院出版社出版

北京朝阳区科协印刷厂印装

新华书店总店科技发行所发行 各地新华书店经售

*

开本：850×1168 1/32 印张：11.25 字数：292千字

1988年2月第一版 1988年2月第一次印刷

印数：1—20 000册 定价：3.10元

ISBN 7-81012-037-9/TP·011

前 言

本书是《单片微型计算机及其应用》一书的续集。在上一本书中，我们向读者全面地介绍了Intel公司的MCS-48系列单片机，该书出版后，引起热烈的反响，促使我们下决心尽快推出这一本续集，以满足广大读者的热切愿望。本书旨在详细地介绍Intel公司的MCS-51系列单片机的硬件结构、指令系统、系统扩展方法、实用子程序以及典型应用实例，并以适当的篇幅介绍增强型单片机RUP1-44和MCS-96系列16位单片机。在编写本书时，我们力求由浅入深、通俗易懂，在阐述了MCS-51系列单片机的基本原理之后，通过大量软硬件相结合的应用片断和应用系统，进一步向读者展示MCS-51的应用潜力。RUP1-44和MCS-96都是比MCS-51功能更强的单片机，限于篇幅，我们只能对它们作简略的描述。

在我国应用8位通用单片机，大体上始于1982年，短短五年的时间里，发展极为迅速。1986年在上海召开了全国首届单片机开发与应用交流会，有的地区还成立了单片微型计算机应用协会，足以显示出单片机的应用已日趋普及和深化，已形成一次全国性的高潮。我们衷心地希望本书的出版能为这项工作作出微薄的贡献。

本书由孙涵芳主编并执笔编写了第一、三、六章，徐爱卿执笔编写了第二、四、七章，第五章由李雅倩、田子钧和孙涵芳合作编写。

由于编写时间仓促，水平有限，作者虽已尽了很大努力，书中难免有不足和错误之处，恳请读者批评指正。

编著者

一九八七年八月于宁波大学

目 录

第一章 MCS-51单片机的硬件结构

1.1	MCS-51单片机的主要性能特点	(1)
1.2	MCS-51的内部总体结构	(4)
1.3	MCS-51的引脚描述	(5)
1.4	存贮器配置	(10)
1.4.1	程序存贮器	(11)
1.4.2	内部数据存贮器	(12)
1.4.3	专用寄存器	(15)
1.4.4	外部数据存贮器	(23)
1.5	振荡器、时钟电路和CPU时序	(23)
1.6	输入/输出端口	(29)
1.6.1	P0 口	(29)
1.6.2	P1 口	(32)
1.6.3	P2 口	(35)
1.6.4	P3 口	(36)
1.6.5	端口的负载能力及接口要求	(37)
1.7	定时器/计数器	(37)
1.7.1	定时器/计数器0和1	(37)
1.7.2	定时器/计数器2	(41)
1.7.3	定时器/计数器的控制和状态寄存器	(44)
1.8	串行接口	(48)
1.8.1	数据缓冲寄存器SBUF	(48)
1.8.2	串行口控制寄存器SCON	(48)
1.8.3	模式0	(50)
1.8.4	模式1	(54)

1.8.5	模式2和3	(57)
1.8.6	多处理机通信	(61)
1.8.7	串行帧	(61)
1.8.8	波特率	(63)
1.9	中断	(66)
1.9.1	允许中断寄存器IE	(67)
1.9.2	中断优先级寄存器IP	(67)
1.9.3	优先级结构	(68)
1.9.4	中断响应协议	(69)
1.9.5	外部中断	(70)
1.9.6	中断请求的撤除	(71)
1.9.7	中断响应时间	(72)
1.10	单步操作	(73)
1.11	复位	(74)
1.12	低功耗操作方式	(78)
1.12.1	HMOS的掉电操作方式	(78)
1.12.2	CHMOS的低功耗方式	(80)
1.13	编程、程序验证与加密	(82)
1.13.1	EPROM的编程	(82)
1.13.2	程序的验证	(83)
1.13.3	程序存储器的加密	(84)
1.14	寻址方式	(85)
1.14.1	寄存器寻址	(85)
1.14.2	直接寻址	(85)
1.14.3	寄存器间接寻址	(86)
1.14.4	立即寻址	(87)
1.14.5	基址寄存器加变址寄存器间接寻址	(87)
1.15	布尔处理机	(87)

第二章 MCS-51指令系统

- 2.1 MCS-51指令系统的分类及一般说明..... (90)
- 2.2 数据传送类指令..... (91)
- 2.3 算术操作类指令..... (105)
- 2.4 逻辑操作类指令..... (117)
- 2.5 控制程序转移类指令..... (126)
- 2.6 布尔变量操作类指令..... (137)

第三章 MCS-51单片机的系统扩展与应用

- 3.1 程序存贮器的扩展..... (148)
 - 3.1.1 外部程序存贮器的操作时序..... (148)
 - 3.1.2 外扩2KB的EPROM..... (150)
 - 3.1.3 外扩4KB的EPROM..... (150)
 - 3.1.4 外扩16KB的EPROM..... (153)
- 3.2 数据存贮器的扩展..... (153)
 - 3.2.1 外部数据存贮器的操作时序..... (153)
 - 3.2.2 外扩256B的RAM..... (156)
 - 3.2.3 外扩2KB的RAM..... (156)
 - 3.2.4 外扩16KB的RAM..... (158)
- 3.3 输入/输出口的扩展..... (160)
 - 3.3.1 用8243扩展I/O口..... (160)
 - 3.3.2 用串行口扩展并行I/O口..... (162)
- 3.4 定时器/计数器的应用..... (166)
 - 3.4.1 定时器操作模式0的应用..... (166)
 - 3.4.2 定时器操作模式1的应用..... (167)
 - 3.4.3 定时器操作模式2的应用..... (167)
 - 3.4.4 定时器操作模式3的应用..... (168)
 - 3.4.5 定时器溢出同步问题..... (169)
 - 3.4.6 运行中读定时器/计数器..... (171)
 - 3.4.7 定时器门控位GATE的应用..... (171)

3.5	串行口的应用.....	(172)
3.5.1	由串行口发送带奇偶校验位的数据块	(173)
3.5.2	由串行口接收带奇偶校验位的数据块	(174)
3.5.3	利用串行口和堆栈传输技术发送字符串 常量.....	(175)
3.5.4	多机通信.....	(176)
3.6	多中断源.....	(185)
3.7	布尔处理机的应用.....	(187)
第四章 实用程序及其设计方法		
4.1	N种分支的转移程序N-JMP.....	(192)
4.2	128种分支转移程序JMP-128.....	(194)
4.3	256种分支转移程序JMP-256.....	(194)
4.4	大于256的分支转移程序JMP-n.....	(196)
4.5	$m \times n$ 矩阵元素查找程序MATRIX1.....	(197)
4.6	16位数加1子程序ADD1.....	(199)
4.7	多精度无符号数加法子程序ADD2.....	(200)
4.8	多精度无符号数减法子程序SUB1.....	(201)
4.9	双精度无符号数乘法子程序MUL1.....	(201)
4.10	双精度无符号数乘法子程序MUL2.....	(204)
4.11	双精度带符号数乘法子程序MUL3.....	(205)
4.12	双精度无符号数除法子程序DIV1.....	(207)
4.13	双精度带符号数除法子程序DIV2.....	(209)
4.14	双精度数取补子程序CPL1.....	(212)
4.15	多字节数取补子程序CPL2.....	(212)
4.16	4字节数左移子程序RLC4.....	(213)
4.17	4字节数装载子程序LOAD4.....	(213)
4.18	8位二进制数转换为BCD数子程序BINBCD1	

.....	(214)
4.19 多字节二进制数转换为BCD数子程序BINBCD2	(215)
4.20 16进制数转换为ASCII码子程序HEXASC1	(217)
4.21 多位16进制数转换为ASCII码子程序HEXASC2	(217)
4.22 多位16进制数转换为ASCII码子程序HEXASC3	(218)
4.23 I/O端口程序之一	(220)
4.24 I/O端口程序之二	(223)
4.25 通过堆栈传递参数的方法之一	(225)
4.26 通过堆栈传递参数的方法之二	(226)
第五章 应用系统实例	
5.1 MCS-51通用数据采集和处理系统	(228)
5.1.1 主要功能	(228)
5.1.2 硬件结构	(229)
5.1.3 模数转换	(230)
5.2 汽车转弯信号灯控制系统	(237)
5.2.1 系统功能要求	(237)
5.2.2 系统硬件	(238)
5.2.3 系统软件	(241)
第六章 增强型单片机——RUP1-44	
6.1 概述	(250)
6.1.1 RUP1-44的基本结构	(250)
6.1.2 一些名词简介	(251)
6.2 8044的硬件结构	(253)
6.2.1 8044框图与引脚	(253)
6.2.2 存贮器	(255)

6.2.3	复位	(258)
6.3	8044串行接口部件SIU	(258)
6.3.1	网络结构	(259)
6.3.2	数据时钟的选择	(260)
6.3.3	SIU的操作方式	(261)
6.3.4	帧格式的选择	(264)
6.3.5	SIU的专用寄存器	(268)
6.3.6	SIU操作过程简介	(272)
6.3.7	SIU硬件结构	(282)
第七章	16位单片机——MCS-96	
7.1	概述	(285)
7.2	CPU的结构及定时	(292)
7.3	存储器配置	(296)
7.4	芯片的功能配置和系统总线	(299)
7.5	中断系统	(304)
7.6	高速输入输出部件HSIO和定时器	(306)
7.7	A/D转换器和脉宽调制器	(312)
7.8	串行口	(314)
7.9	输入/输出口	(317)
7.10	监视定时器WDT和系统复位	(319)
7.11	片内EPROM的特性	(322)
7.12	MCS-96的软件	(325)
附录	MCS-51系列单片机的指令表	
附表1	按字母顺序排列的指令表	(336)
附表2	按功能排列的指令表	(339)
附表3	按代码顺序排列的指令表	(343)
参考书目		(350)

第一章 MCS-51单片机的硬件结构

本章详细介绍MCS-51单片机的硬件结构，特别是面向用户的一些硬件。和MCS-48比较起来，MCS-51中的定时器/计数器以及串行口是大有特色的，是本章的叙述重点。布尔处理机也是MCS-48中所没有的，这部分内容，在指令系统和应用部分还将进一步叙述。

1.1 MCS-51 单片机的主要性能特点

继1976年推出MCS-48系列8位单片机之后，1980年Intel公司又推出了MCS-51系列高档8位单片机。后者比前者在性能上大为提高，并增加了多种片内功能。下面列出两者的主要性能比较数据：

1. 内部程序存贮器（ROM）容量

如表1-1所示。本表也适用于CHMOS的芯片80C31/80C51。以后除有特殊说明以外，所述内容皆适用于CMOS芯片。

2. 内部数据存贮器（RAM）容量

MCS-48中-48、-49、-50子系列各为64B（字节）、128B和256B，而MCS-51中的-51、-52子系列各为128B和256B（不包括专用寄存器）。

3. 输入/输出口线

MCS-48为27根，MCS-51扩充为32根。

4. 外部数据存贮器寻址空间

MCS-48可以对256B的外部数据存贮器寻址，而MCS-51则可以对64KB的外部数据存贮器寻址。

表1-1 MCS-48、-51单片机程序存贮器配置

单片机系列		存贮器类型	掩模ROM	EPROM
MCS-48	48	8035	/	/
		8048	1KB*	/
		8748	/	1KB
	49	8039	/	/
		8049	2KB	/
		8749	/	2KB
	50	8040	/	/
		8050	4KB	/
		8750	/	4KB
MCS-51	51	8031	/	/
		8051	4KB	/
		8751	/	4KB
	52	8032	/	/
		8052	8KB	/

* 1KB = 1024字节

5. 外部程序存贮器寻址空间

MCS-48可寻址的内部和外部程序存贮器总空间为4KB，而MCS-51的内外总空间为64KB，故根据不同的型号，MCS-51外部程序存贮器最大寻址范围为64KB、60KB和56KB。

6. 定时器/计数器

MCS-48只有一个8位定时器/计数器；MCS-51中-51子系列有2个16位定时器/计数器，-52子系列则有3个16位定时器/计数器。

7. 串行口

MCS-48没有专门的串行口，而MCS-51可利用两根 I/O 口线作为全双工的串行口，有4种工作方式，可通过编程选定。

8. 寄存器区

MCS-48的内部RAM中有两个通用工作寄存器区，每个区包含8个8位寄存器；MCS-51的内部RAM中则开辟了4个通用工作寄存器区，共32个通用寄存器，以适应多种中断或子程序嵌套的情况。

9. 中断

MCS-48只有不分优先级的2个中断源，而MCS-51有5个中断源（对8032/8052为6个），分为2个优先级，每个中断源的优先级是可编程的。

10. 堆栈

MCS-48的堆栈设置在片内RAM的固定单元内，堆栈深度为16个字节，只允许嵌套8级子程序调用或中断；MCS-51的堆栈位置是可编程的，堆栈深度可达128字节。

11. 布尔处理机

MCS-48内部没有布尔处理机；MCS-51内部有1个由直接可寻址位组成的布尔处理机，即位处理机。在指令系统中包含了1个指令子集，专用于对布尔处理机的各位进行各种布尔处理，特别适用于控制目的和解决逻辑问题。

12. 指令系统

MCS-51有一个比MCS-48功能强得多的指令系统，主要表现在MCS-51的指令系统中增添了减法、乘法、除法、比较、堆栈操作（压入和弹出）和多种位操作指令。当振荡器频率为12MHz时，大部分指令执行时间为 $1\mu\text{s}$ ，少部分为 $2\mu\text{s}$ ，乘除指令的执行时间也只有 $4\mu\text{s}$ 。

综上所述，MCS-51确实在性能上远比MCS-48为强。

1.2 MCS-51的内部总体结构

图1-1是MCS-51单片机的方块图,图1-2表示了稍详细的总体结构框图。在一小块芯片上,集成了一台微计算机的各个部分

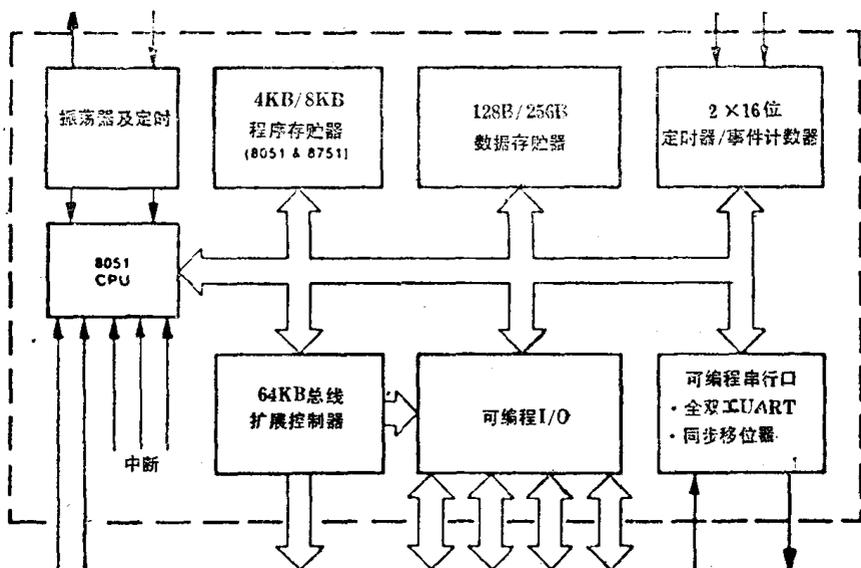


图1-1 MCS-51单片机方块图

1个8位中央处理机; 4KB/8KB的只读存储器; 128B/256B的读写存储器; 32条I/O(输入/输出)口线; 2个或3个(对8032/8052)定时器/事件计数器; 1个具有5个中断源、2个优先级的嵌套中断结构; 用于多处理机通信、I/O扩展或全双工UART(通用异步接收发送器)的串行I/O口; 以及一个片内振荡器和时钟

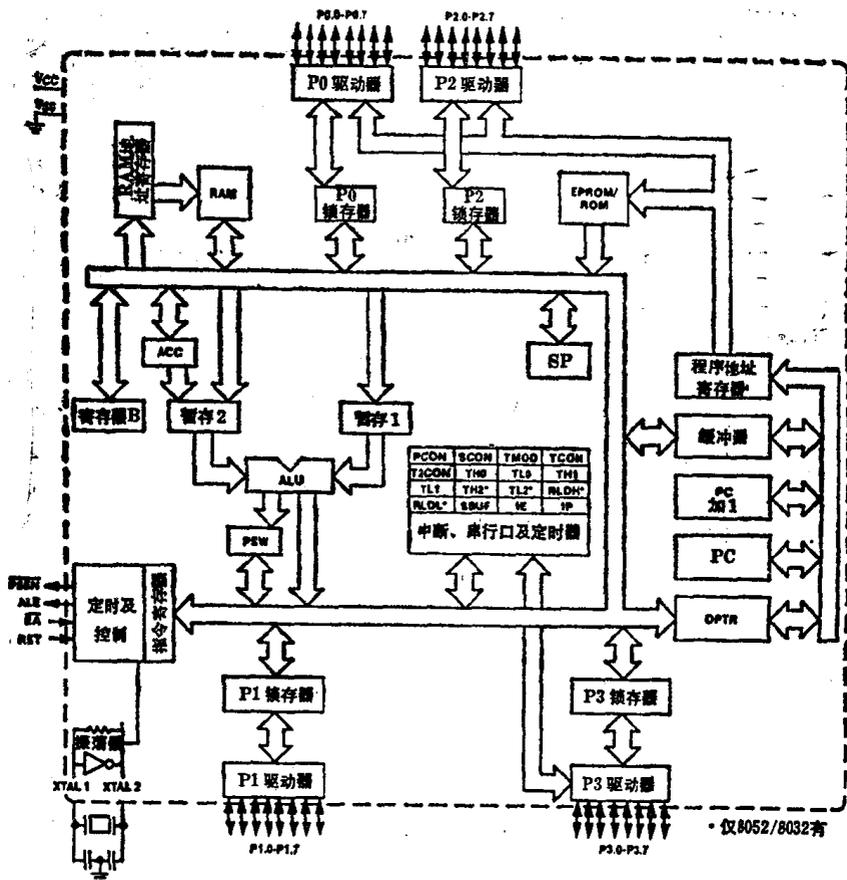


图1-2 MCS-51总体结构框图

电路。

有关MCS-51硬件结构的各部分将在后续各节中叙述。

1.3 MCS-51的引脚描述

HMOS制造工艺的MCS-51单片机都采用40引脚的双列直插封装(DIP)方式, CHMOS制造工艺的80C51/80C31除采用DIP封装方式外, 还采用方形的封装方式。图1-3是它们的引脚配

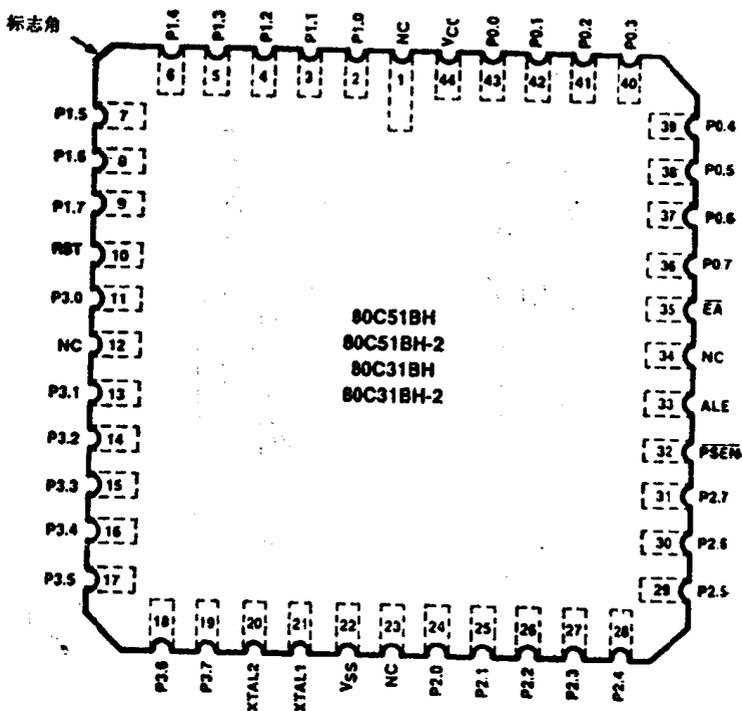
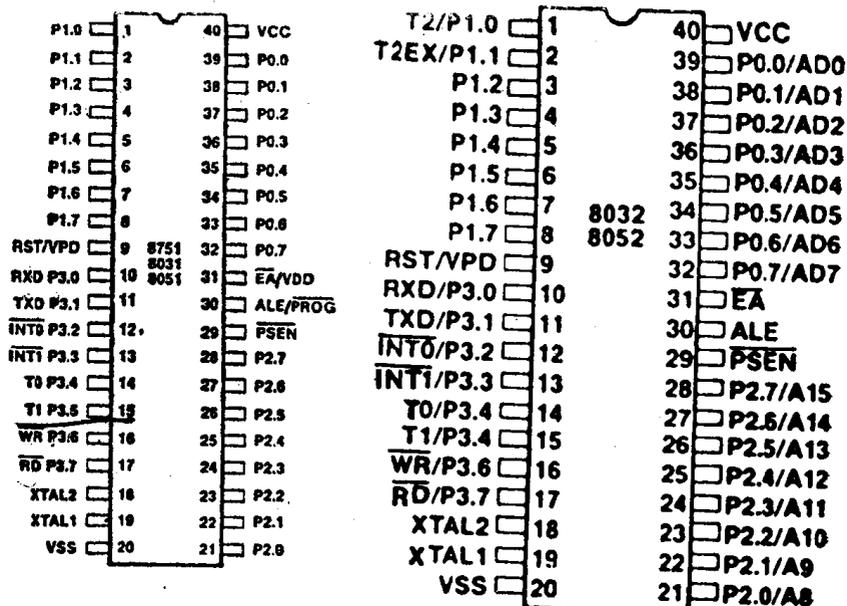


图1-3 MCS-51引脚配置图

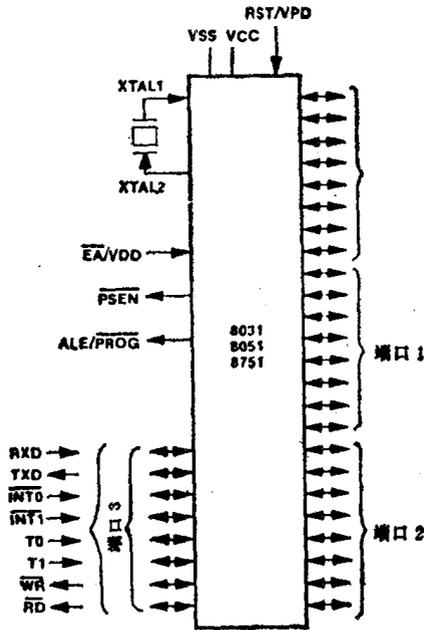


图1-4 MCS-51逻辑符号图

置图。其中方形封装有44个引脚，但其中4个引脚（标有NC的引脚1、12、23和34）是不连线的。

图1-4是MCS-51的逻辑符号图。在40条引脚中有2条专用于主电源的引脚，2条外接晶体的引脚，4条控制或与其它电源复用的引脚，32条I/O引脚。下面分别叙述这40条引脚的功能。

1. 主电源引脚 V_{SS}和V_{CC}

V_{SS}(20) 接地。

V_{CC}(40) 正常操作、对EPROM编程和验证时接+5伏电源。

2. 外接晶体引脚XTAL1和XTAL2

XTAL1(19) 接外部晶体的一个引脚。在单片机内部，它是