

机电工程师继续教育丛书

机电一体化系统的 计算机控制技术

吴石增 编著

中国电力出版社

机电工程师继续教育丛书

机电一体化系统的
计算机控制技术

吴石增 编著

中国电力出版社

内 容 提 要

本书根据从事机电一体化专业电气工程师继续教育的需要,从实际应用的目的出发,以简明通俗的语言介绍了在机电一体化系统中广为采用的 MCS-51 系列单片机、MCS-96 系列单片机和工业 PC 机的有关知识及其控制技术,介绍了集散控制系统所需要的工业 PC 机与单片机之间的数据通信技术,并结合具体应用叙述了计算机外部控制电路和控制系统。

本书为从事设计、制造和维护各类机电一体化设备和装置工程技术人员继续进修用书,也可作为大专院校机电一体化专业的教材或参考书。

图书在版编目 (CIP) 数据

机电一体化系统中的计算机控制技术/吴石增编著.--北京:中国电力出版社,1998.9

(机电工程师继续教育丛书)

ISBN 7-80125-870-3

I. 机… I. 吴… III. 机电一体化-计算机控制
IV. TH

中国版本图书馆 CIP 数据核字 (98) 第 17428 号

中国电力出版社出版、发行

(北京三里河路 6 号 100044 <http://www.cepp.com.cn>)

三河市实验小学印刷厂印刷

各地新华书店经售

*

1998 年 9 月第一版 1998 年 9 月北京第一次印刷

787 毫米×1092 毫米 16 开本 9.75 印张 217 千字

印数 0001—4060 册 定价 11.00 元

版 权 专 有 翻 印 必 究

(本书如有印装质量问题,我社发行部负责退换)

《机电工程师继续教育丛书》

编委会名单

名誉主任 丁舜年

主任 赵明生

副主任 刘 恕

委 员 (按姓名笔画为序)

万遇良 马 阳 王赞基 吕 森 严陆光

杨竞衡 吴伟文 汪 耕 陈伯时 陈忠信

周鹤良 张林昌 赵长德 郝广发 赖 坚

梁维燕 蔡宣三

主 编 万遇良

副主编 王 忱

序 言

当今世界科技发展的特点之一是新技术不断兴起,而且这些技术之间以及他们与传统技术之间,又互相渗透、彼此结合,形成多种技术的交叉融合,又进一步推动了科技发展不断出现新高潮。机电一体化技术是机械技术与微电子技术、计算机技术和自动控制技术等结合而发展起来的一种高新技术,是这些技术在产品的设计与制造过程中进行最佳协同集成的技术,是先进制造技术的重要组成部分,是制造业的重要发展方向。因此,对在职科技人员实施继续教育,掌握机电一体化技术的最新发展,对提高我国机电产品的技术水平和市场竞争能力,满足各方面的需求,推动科技进步和经济发展具有重要意义。

中国电工技术学会主办的电气工程师进修学院在电气工程师继续教育方面已经开展了十多年的工作,取得了一定成绩,为了在机电工业和国民经济其他部门推广应用机电一体化技术,满足广大工程人员对新技术的渴求,电气工程师进修学院特邀请有关专家编写了这套《机电工程师继续教育丛书》。这套丛书将跟踪高新技术的发展,陆续编写出版,首批编写6种,它们是:《机电一体化系统的设计与分析》、《机电一体化系统的电磁兼容技术》、《机电一体化系统中的计算机控制技术》、《机电一体化系统的软件技术》、《电源技术》、《电气传动与调速系统》。

本丛书将力求达到以下几点要求:

一、力争先进。本丛书的内容将跟踪国内外机电一体化技术的发展与进步,反映其发展趋势。作者均为有关高等院校、科研机构从事相关专业科研、教学和生产多年的专家。

二、力求实用。本丛书主要适用于具有大专以上学历水平的在职科技人员的继续教育和知识更新,也可用作高等院校学生的教材和相关专业研究生的参考书。丛书内容理论联系实际,能够指导读者在需要时运用到实际工作中去。

三、内容简明。每种书集中阐述一个问题,要求内容简明扼要,不包罗万象。

四、学习方式灵活。本丛书既可用于自学,也可用于面授。每种书除包括基本内容外,还包括思考题、练习题,以及深入学习用的参考书目,有助于读者理解掌握和深入钻研。

编写出版这套丛书是一种新的尝试,不可避免地会存在不少问题和缺点,热切希望广大读者给予支持和理解,更欢迎给予批评指正。

《机电工程师继续教育丛书》编委会

1998年7月

前 言

机电一体化技术是由微电子技术、计算机技术、信息技术与机械技术相结合的新兴的综合性高技术。在我国已成为科技发展的趋势和方向之一，对我国科学技术的发展和国民经济建设将产生广泛的深远的影响。

机电一体化系统的设备则正是机械与微电子器件，特别是微处理器及微计算机相结合的产物。而其中的计算机技术在机电一体化系统中占据极其重要的位置。随着工业的迅猛发展，对机械设备的高度自动化和智能化的要求日趋迫切，作为机电一体化系统中枢部件的计算机，将发挥越来越重要的作用。为此，计算机及其控制技术是从事机电一体化技术的工程技术人员必须要学习和掌握的知识和技能。

近些年来，单片微机和工业PC机被广泛引入到了机电一体化系统当中，越来越成为计算机在机电一体化系统中的代表机型。为了满足从事机电一体化工程技术人员继续学习的需要，本书重点介绍MCS-51单片微机、MCS-96单片微机、工业PC机的有关知识和应用技术，以及与外部电路所构成的完整的计算机控制系统。

本教材的主要特点是注重基本概念，省略了繁琐的分析和推导；注重研究电路、芯片的功能、使用方法及其系统设计的典型实例，而没有更多地去研究其内部的结构原理。通过本教材的学习，可以使读者了解、掌握计算机和有关电路的基本知识，以及在机电一体化系统中使用这些知识进行系统设计的基本技能。

本教材的另一特点是引导读者以入门为主，不试图包揽一切，不主张面面俱到。为此，在内容介绍上有详有简。既可以使读者比较全面掌握所学内容，并能进一步深入运用所学的知识进行系统的设计和调试；也能使读者建立起基本概念，并以此为主线去查阅有关内容，从而再去开阔自己的视野，寻求解决有关技术问题的知识和技能。

本书由刘祖京、杨正林两位高级工程师审阅和校正，对他们所付出的辛勤劳动以及所给予的帮助，在此表示诚挚的感谢。

由于编者水平有限，错误和不妥之处在所难免，殷切希望广大读者批评指正。

编 著 者

1997年6月

目 录

序言
前言

第一篇 单片微机及控制技术

第一章 MCS-51 系列单片机及应用	1
第一节 MCS-51 系列单片机简介	1
第二节 MCS-51 单片机的引脚及功能	2
第三节 MCS-51 单片机的内部结构	5
第四节 MCS-51 单片机系统的构成及扩展	10
第五节 定时器/计数器	14
第六节 中断控制系统	18
第七节 指令系统	21
第八节 程序设计	39
第九节 接口技术	46
思考题	60
第二章 MCS-96 系列单片机	62
第一节 MCS-96 系列单片机的主要性能特点	62
第二节 MCS-96 系列单片机引脚及其功能	64
第三节 存储器结构	67
第四节 芯片的功能配置和系统扩展	71
第五节 MCS-96 的软件设计信息	73
思考题	80
第三章 单片机应用系统的开发和设计	82
第一节 单片机应用系统的开发过程和设计原则	82
第二节 开发工具和开发方法	83
第三节 程序的固化	91
思考题	92

第二篇 工业 PC 控制计算机

第四章 工业控制计算机的发展和 PC 系列总线	94
第一节 工业控制计算机的发展	94

第二节	PC 系列总线	96
思考题	101
第五章	工业 PC 机的接口技术及应用	102
第一节	接口的基本概念.....	102
第二节	接口 (I/O) 通道的地址空间分配	104
第三节	接口的寻址方法.....	105
第四节	外部设备控制接口设计举例.....	108
第五节	接口控制软件的设计.....	110
思考题	113
第六章	工业 PC 机与单片机之间的数据通信	114
第一节	数据通信的基本概念.....	114
第二节	工业 PC 机的串行接口	116
第三节	单片机的串行接口.....	124
第四节	工业 PC 机与单片机数据通信系统的设计	127
思考题	128

第三篇 计算机外部控制电路与控制系统

第七章	计算机外部控制电路和控制系统的设计及应用.....	130
第一节	长度加工控制系统.....	130
第二节	可变步距长度加工自适应控制系统.....	132
第三节	可编程的时钟发生器.....	136
第四节	插补加工控制系统.....	140
思考题	146
参考文献	148

第一篇 单片微机及控制技术

第一章 MCS-51 系列单片机及应用

单片机是一片超大规模集成电路芯片，它集成了 CPU、RAM、ROM、定时器和多种输入/输出接口电路。也就是说，一块单片机芯片包括了一部完整微机的全部基本单元。为此确切地称它为单片微机，简称单片机。

由于单片机具有功能全、体积小、功耗低、价格便宜等优点，所以它们诞生立即引起各领域从事测控技术的工程技术人员的关注，很快得到青睐，成为一种理想的控制器。可以毫不夸张地说：“凡是采用各种模拟电路，数字电路及逻辑控制电路来实现测控的装置，均可用单片机来代替。随着单片机功能的扩充和软件的开发，其性能/价格比不断提高，一方面继续取代着传统的控制装置，另一方面新的应用方兴未艾使机床、仪表、轻工等方面的产品不断更新，在机电一体化产品和装置中发挥着重要作用。

第一节 MCS-51 系列单片机简介

MCS-51 系列单片机是美国 Intel 公司在 MCS-48 单片机基础上，于 80 年代初推出的产品，它包括 8031，8051，8751 三个基本产品和 8032，8052，8752 三个增强型产品。8051 有片内程序存储器 4K ROM，可根据特殊用途，在制造芯片时将专用程序固化进去，成为专用单片机。8031 是没有片内 ROM 的 8051，使用时需外接 EPROM 芯片。而 8751 则是片内 ROM 采用 EPROM 形式的 8051，能方便地改写程序。

以上器件是用 HMOS 工艺生产，还有低功耗的 CHMOS 工艺器件，它们是 80C31、80C51 和 87C51，分别与上述的器件对应兼容。

此外，MCS-51 系列中增强型的单片机 8052，它除了兼容 8051 的全部功能外，还增强了其它功能。它有 256 字节的片内 RAM，3 个定时器/计数器、6 源中断结构和 8K 字节的片内 ROM。同样 8032 是没有 ROM 的 8052，8752 是由 EPROM 代替 ROM 的 8052。MCS-51 系列单片机芯片见表 1-1。

表 1-1

MCS-51 单片机系列

器件名称	无 ROM 型	EPROM 型	ROM 字节	RAM 字节	16 位定时器
8051	8031	8751	4KB	128B	2
80C51	80C31	87C51	4KB	128B	2
8052	8032	8752	8KB	256B	3

从以上的叙述和比较可以看出，8051 和 8751 本身就是一个小的微机系统，而 8031 需

外加 ROM 才能组成系统。8051 生产成本低, 适用于大批量产品中的微控制器。8751 可由用户写入或修改程序, 但价格较贵, 一般适用于科研或科研产品的样机。8031 则综合了 8051 和 8751 的两者的特点, 它的成本最低廉, 外接 EPROM 进行程序的修改和调试, 同样适用于科研或科研产品的样机。

第二节 MCS-51 单片机的引脚及功能

一、引脚定义及功能

MCS-51 系列单片机采用 40 引脚双列直插封装 (DIP) 方式。由于单片机的高性能的要求, 又受到引脚数目的限制, 所以给不少的引脚定义了第二功能。引脚及逻辑符号图见图 1-1。

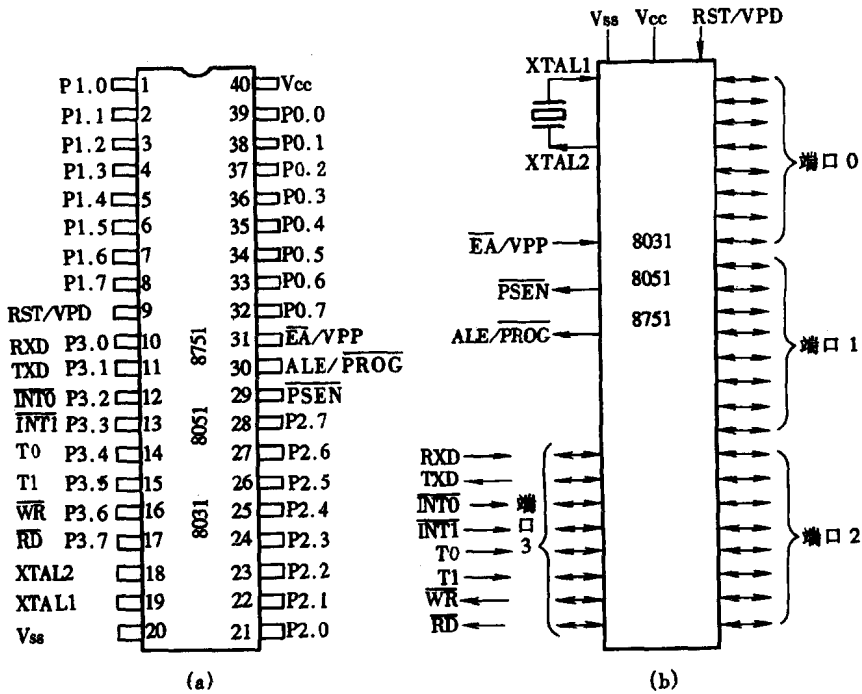


图 1-1 MCS-51 引脚图及逻辑符号

(a) 引脚图; (b) 逻辑符号

(一) 主电源引脚 Vcc 和 Vss

Vcc (40 脚): 主电源 +5V;

Vss (20 脚): 接地。

(二) 时钟电路引脚 XTAL1 和 XTAL2

XTAL2 (18 脚): 接外部晶振的一端。在片内它是一个振荡电路反相放大器的输出端, 振荡电路的频率是晶体振荡频率。若需采用外部时钟电路时, 该引脚输入外部时钟脉冲。

XTAL1 (19 脚): 接外部晶振的另一端。在片内它是振荡电路反相放大器的输入端。在

采用外时钟时，该端引脚必须接地。

(三) 控制信号引脚 RST/VPD、ALE/ $\overline{\text{PROG}}$ 、 $\overline{\text{PSEN}}$ 和 $\overline{\text{EA}}$ /VPP

RST/VPD (9 脚): 单片机刚接通电源时，其内部各寄存器处于随机状态，在该脚上输入宽度为 24 个时钟周期以上的高电平将使单片机复位 (RESET)。单片机的复位方式有上电自动复位和手动按钮复位二种，提供复位电平的电路将在复位电路部分详细介绍。此外，该引脚还有另一功能，此时只要将 VPD 接 +5V 备用电源，一旦芯片在使用中 Vcc 电压突然下降或断电，能保护片内 RAM 中信息不丢失，使复电后能继续正常运行。

ALE/ $\overline{\text{PROG}}$ (30 脚): 访问片外存储器时，ALE 作锁存扩展地址的低位字节的控制信号 (称地址锁存允许)。平时不访问片外存储器时，该端也以六分之一的时钟振荡频率固定输出正脉冲，供定时或其他需要使用。ALE 端的负载驱动能力为 8 个 LSTTL (低功耗甚高速 TTL) 输入端。另外，在对 8751 片内 EPROM 编程 (固化) 时，此引脚用于输入编程脉冲 ($\overline{\text{PROG}}$)。

$\overline{\text{PSEN}}$ (29 脚): 在访问片外程序存储器时，此端输出负脉冲作为存储器读选通信号。CPU 在向片外程序存储器取指令期间， $\overline{\text{PSEN}}$ 信号在 12 个时钟周期中两次生效。 $\overline{\text{PSEN}}$ 端同样可驱动 8 个 LSTTL 输入端。

根据 $\overline{\text{PSEN}}$ 、ALE 和 XTAL2 输出端是否有信号输出，可以判别 8051 芯片是否在工作。

$\overline{\text{EA}}$ /VPP (31 脚): 当 $\overline{\text{EA}}$ 端输入高电平时，CPU 执行程序，在低 4KB 地址范围内是访问片内程序存储器，若超出 4KB 地址时，将自动执行片外程序存储器的程序。当 $\overline{\text{EA}}$ 输入低电平时，CPU 仅访问片外程序存储器。由此可见 8031 的 $\overline{\text{EA}}$ 端必须接低电平。

(四) 输入输出引脚 P0、P1、P2 和 P3

P0.0~P0.7 (39~32 脚): P0 口是一个 8 位漏极开路型准双向 I/O 端口。在访问片外存储器时，它分时提供低 8 位地址线和 8 位双向数据总线。P0 能以吸收电流方式驱动 8 个 LSTTL 输入端。

P1.0~P1.7 (1~8 脚): P1 口是一个带内部上拉电阻的 8 位准双向 I/O 端口。该端口的编程非常灵活，既可以进行字节操作，又可以进行位操作，作为控制端口使用起来非常灵活、方便。P1 口能驱动 3 个 LSTTL 输入端。

P2.0~P2.7 (21~28 脚): P2 口是一个带内部上拉电阻的 8 位准双向 I/O 端口。在访问片外存储器时，它输出高 8 位地址。P2 口可驱动 3 个 LSTTL 输入端。

P3.0~P3.7 (10~17 脚): P3 口是一个带内部上拉电阻的 8 位准双向 I/O 端口。该端口同 P1 口一样，编程非常灵活，既可以进行字节操作，又可以进行位操作。此外，该端口的 8 个引脚还具有专门的第二功能，具体见表 1-2。P3 口的驱动能力也是 3 个 LSTTL 输入端。

二、复位电路和时钟电路

(一) 复位电路

前面曾说及在 8051 单片机的 RST/VPD (9 脚) 上输入宽度为 24 个时钟周期以上的高电平将使单片机复位。这个高电平就是由复位电路提供的。复位电路如图 1-2 所示。

表 1-2 P3 口各引脚与第二功能表

引 脚	替代的第二功能
P3.0	RXD (串行口输入)
P3.1	TXD (串行口输出)
P3.2	$\overline{\text{INT0}}$ (外部中断 0 输入)
P3.3	$\overline{\text{INT1}}$ (外部中断 1 输入)
P3.4	T0 (定时器 0 的外部输入)
P3.5	T1 (定时器 1 的外部输入)
P3.6	$\overline{\text{WR}}$ (片外数据存储器写选通控制输出)
P3.7	$\overline{\text{RD}}$ (片外数据存储器读选通控制输出)

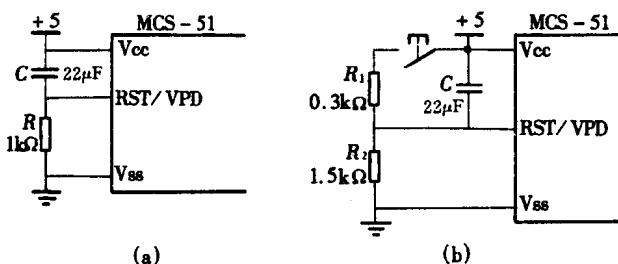


图 1-2 复位电路

(a) 上电复位; (b) 按钮和上电复位

图 1-2 (a) 所示为上电复位电路。当上电之际, 电源对电容器 C 充电, 使其在电阻 R 上端呈现一高电压, 该 RC 参数的选取能保证复位。高电平持续时间大于 2 个机器周期 (图中参数适应 6MHz 的晶振)。图 1-2 (b) 综合了上电复位和手动按钮复位两种功能。 C 和 R 组成如图 1-2 (a) 所示的上电复位电路。按键 K , R_1 和 R_2 组成如图 1-2 (b) 所示的手动按钮复位电路。当按下按键 K 时, V_{cc} 和 R_1 , R_2 形成一个通路, R_1 和 R_2 中有电流流过, 此时 R_2 上端有一电压值 $U_{R_2} = \frac{V_{cc}}{R_1 + R_2} \times R_2 = \frac{5 \times 1000}{1200} \approx 4.1$ (V) 出现, 它足以达到高电平使单片机复位。

(二) 振荡器和时钟电路

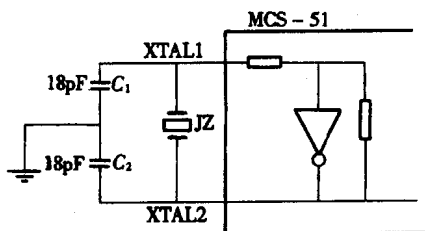


图 1-3 振荡电路

8051 内部有一个高增益反相放大器, 用于构成振荡器, 其输入端连接引脚 XTAL1, 输出端连接引脚 XTAL2。在 XTAL1 和 XTAL2 两端跨接晶体振荡器, 就构成了稳定的自激振荡器, 见图 1-3。电容器 C_1 和 C_2 通常取 15~30pF 左右, 对频率有微调作用。

8051 也可以使用外部振荡脉冲, 外时钟信号由 XTAL2 端脚注入。见图 1-4 (对于 CHMQS 型 80C51, 外时钟信号须从 XTAL1 脚注入, XTAL2 脚悬空)。这种方式常用于多芯片同时工作, 便于同步。

三、CPU 的机器周期

MCS-51 单片机的一个机器周期由 6 个状态周期组成, 每个状态周期对应着振荡器的两个振荡周期。即每个状态周期划分为两个节拍, 故 8051 的一个机器周期包含着 12 个节拍, 也即 12 个振荡周期。若采用 16MHz 晶体振荡器, 则每个机器周期恰好为 $2\mu\text{s}$ 。

在 MCS-51 指令系统中, 根据不同操作的繁

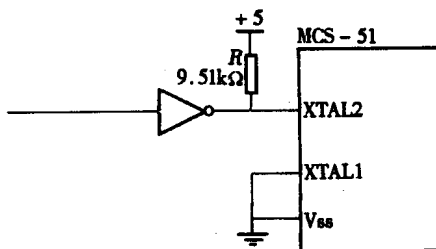


图 1-4 外部时钟源接法

简程度其指令可由单字节、双字节和三字节组成。从机器执行指令的速度看，单字节和双字节指令都可能是单周期和双周期，而三字节指令都是双周期，只有乘除法指令占四周期。此时执行一条指令的时间（指令周期）分别为 $2\mu\text{s}$ 、 $4\mu\text{s}$ 和 $8\mu\text{s}$ 。

第三节 MCS-51 单片机的内部结构

MCS-51 单片机在电路结构上主要有四部分所组成：程序计数器 PC，程序存储器 ROM (EPROM)，数据存储器 RAM 和专用寄存器 SFR。

一、程序计数器 PC

程序计数器 PC 用于安放下一条要执行的指令地址（程序存储器地址），是 16 位专用寄存器，寻址范围为 64K 字节，复位后 PC 值为 0000H，故复位后程序入口地址为 0000H。PC 在物理结构上是独立的。

二、程序存储器

程序存储器用于存放程序和表格常数。8051 片内有 4K 字节 ROM，片外用 16 位地址线，最多可扩展 64K 字节 ROM，两者是统一编址的。如果 $\overline{\text{EA}}$ 端保持高电平，8051 的程序计数器 PC 在 0000H~0FFFH 范围内（即前 4KB 地址）执行片内 ROM 中的程序。当寻址范围在 1000H~FFFFH 时，则从片外存储器取指令。当 $\overline{\text{EA}}$ 端保持低电平时，8051 的所有取指令操作均在片外程序存储器中进行，这时片外存储器可以从 0000H 开始编址。

在程序存储器中，以下 6 个存储单元具有特殊功能：

0000H：8051 复位后，(PC) = 0000H，即系统程序从 0000H 开始执行指令；

0003H：外部中断 0 入口；

000BH：定时器 0 溢出中断入口；

0013H：外部中断 1 入口；

001BH：定时器 1 溢出中断入口；

0023H：串行口中断入口。

使用时，通常在这些入口地址处存放一条无条件跳转指令，使程序跳转到用户安排的中断程序起始地址上去，或者从 0000H 起始地址跳转到用户设计的初始化程序上去。

三、数据存储器

数据存储器用于存放运算的中间结果、数据暂存和缓冲、标志位等。8051 片内 256 字节 RAM 中的低 128 字节（即 00H~7FH）单元作为数据存储器，片外最多可扩充 64K 字节 RAM，构成了两个地址空间。访问片内 RAM 用“MOV”指令，访问片外 RAM 用“MOVX”指令。对片内低 128 字节 RAM 的访问，既

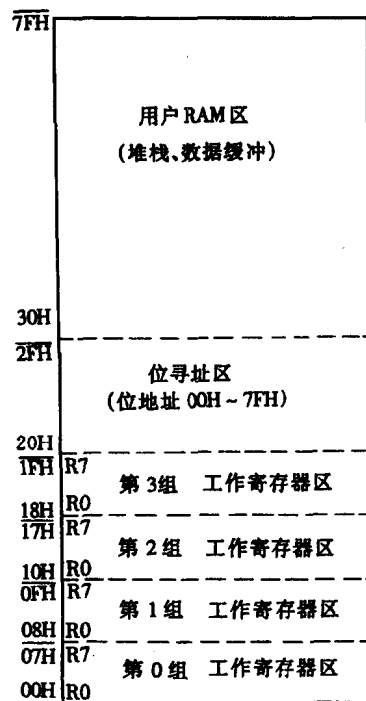


图 1-5 片内数据存储器的配置

可采用直接寻址,也可采用间接寻址,对片外RAM的访问只能用间接寻址方式,这在后面将作详细介绍。该128字节片内数据存储器的配置见图1-5。

在这128字节的RAM区中,00H~1FH地址分为四组工作寄存器区,每组由8个工作寄存器(R0~R7)组成,共占32个单元(见表1-3)。该四组工作寄存器区划分是通过对程序状态字PSW中RS1,RS0的设置来实现的,每组寄存器均可选作CPU的当前工作寄存器组。若程序中并不需要四组,那么其余可用作一般的数据缓冲器用。CPU在复位后选中第0组工作寄存器。

表 1-3 工作寄存器地址表

组	RS1	RS0	R0	R1	R2	R3	R4	R5	R6	R7
0	0	0	00H	01H	02H	03H	04H	05H	06H	07H
1	0	1	08H	09H	0AH	0BH	0CH	0DH	0EH	0FH
2	1	0	10H	11H	12H	13H	14H	15H	16H	17H
3	1	1	18H	19H	1AH	1BH	1CH	1DH	1EH	1FH

工作寄存器区后的16个字节(即20H~2FH),可用位寻址方式访问其各个位,这128个位的位地址为00H~7FH,其分布见表1-4。它们可用作软件标志位或用于1位(布尔)处理。这种位寻址能力是8051的一个重要特点。

表 1-4 RAM位寻址区位地址表

字节地址	位 地 址								MSB	LSB
2FH	7F	7E	7D	7C	7B	7A	79	78		
2EH	77	76	75	74	73	72	71	70		
2DH	6F	6E	6D	6C	6B	6A	69	68		
2CH	67	66	65	64	63	62	61	60		
2BH	5F	5E	5D	5C	5B	5A	59	58		
2AH	57	56	55	54	53	52	51	50		
29H	4F	4E	4D	4C	4B	4A	49	48		
28H	47	46	45	44	43	42	41	40		
27H	3F	3E	3D	3C	3B	3A	39	38		
26H	37	36	35	34	33	32	31	30		
25H	2F	2E	2D	2C	2B	2A	29	28		
24H	27	26	25	24	23	22	21	20		
23H	1F	1E	1D	1C	1B	1A	19	18		
22H	17	16	15	14	13	12	11	10		
21H	0F	0E	0D	0C	0B	0A	09	08		
20H	07	06	05	04	03	02	01	00		

注 MSB—一个字节的最高位;

LSB—一个字节的最低位。

四、专用寄存器

8051有21个专用寄存器SFR(亦称特殊功能寄存器),离散地分布在片内256字节

RAM 中的高 128 字节地址 80H~FFH 中，访问这些专用寄存器仅允许使用直接寻址的方式。这 21 个专用寄存器是：

ACC	累加器 A
B	B 寄存器
PSW	程序状态字
SP	堆栈地址
DPTR	数据指针 (由 DPH 和 DPL 组成)
P0~P3	端口 0~3
IP	中断优先级
IE	中断允许
TMOD	定时器/计数器方式
TCON	定时器/计数器控制
TH0	定时器/计数器 0 (高字节)
TL0	定时器/计数器 0 (低字节)
TH1	定时器/计数器 1 (高字节)
TL1	定时器/计数器 1 (低字节)
SCON	串行控制
SBUF	串行数据缓冲器
PCON	电源控制

这 21 个专用寄存器并未占满 80H~FFH 整个地址空间，它们在 RAM 中的配置见图 1-6，地址分布见表 1-5。对空间地址的操作是无意义的，若访问到其中的空地址，则读入的是随机数，这在用代码编程时要引起注意。另外，在这 21 个专用寄存器 SFR 中有 11 个专用寄存器具有位寻址能力，它们的字节地址正好能被 8 整除，表 1-5 中字节地址不带括号者为具有位寻址能力的专用寄存器，带括号者不可位寻址。

下面逐一介绍各个专用寄存器。

1. 累加器 ACC (E0H)

累加器 ACC 的地址是 E0H，它是最常用的专用寄存器，许多指令的操作数取自于 ACC，许多运算结果也存放于 ACC。在指令系统中累加器 ACC 的助记符常记作 A。

2. B 寄存器 (F0H)

该寄存器的地址是 F0H，在乘除法运算中要用到 B 寄存器暂存数据。乘法指令的两个操作数分别取自 A 和 B，结果再存于 BA 中。除法指令中被除数取自

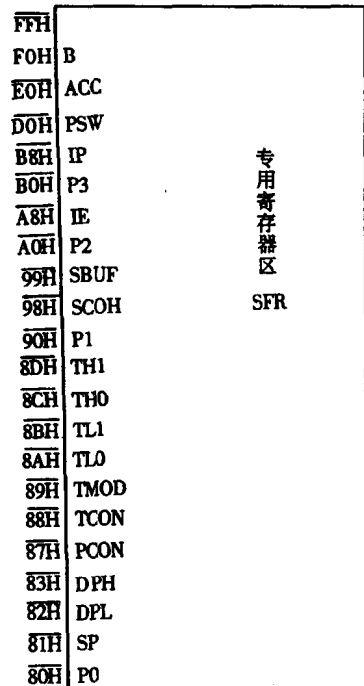


图 1-6 专用寄存器在 RAM 中的配置

A, 除数取自 B、结果商存于 A 中, B 中存放余数。

表 1-5

专用寄存器地址表

SFR	位地址/位定义								字节地址
	MSB							LSB	
B	F7	F6	F5	F4	F3	F2	F1	F0	F0H
ACC	E7	E6	E5	E4	E3	E2	E1	E0	E0H
PSW	D7	D6	D5	D4	D3	D2	D1	D0	D0H
	CY	AC	F0	RS1	RS0	OV	F1	P	
IP	BF	BE	BD	BC	BB	BA	B9	B8	B8H
	/	/	/	PS	PT1	PX1	PT0	PX0	
P3	B7	B6	B5	B4	B3	B2	B1	B0	B0H
	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0	
IE	AF	AE	AD	AC	AB	AA	A9	A8	A8H
	EA	/	/	ES	ET1	EX1	ET0	EX0	
P2	A7	A6	A5	A4	A3	A2	A1	A0	A0H
	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	
SBUF									(99H)
SCON	9F	9E	9D	9C	9B	9A	99	98	98H
	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	
P1	97	96	95	94	93	92	91	90	90H
	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	
TH1									(8DH)
TH0									(8CH)
TL1									(8BH)
TL0									(8AH)
TMOD	GATE	C/T	M1	M0	GATE	C/T	M1	M0	(89H)
TCON	8F	8E	8D	8C	8B	8A	89	88	88H
	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	
PCON	SMOD	/	/	/	GF1	GF0	PD	IDL	(87H)
DPH									(83H)
DPL									(82H)
SP									(81H)
P0	87	86	85	84	83	82	81	80	80H
	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	

3. 程序状态字寄存器 PSW (D0H)

程序状态字寄存器 PSW 用于指示指令执行状态,供程序查询和判别之用。其格式如下:

PSW	D7H	D6H	D5H	D4H	D3H	D2H	D1H	D0H
(D0H)	CY	AC	F0	RS1	RS0	OV	F1	P

该寄存器的字节地址是 D0H, 各位的位寻址标在各对应位上方。各位定义如下:

(1) PSW · 7 \square CY 进位标志。在进行加法(或减法)运算时,如果操作结果最高位(位 7)有进位(或借位),CY 置“1”,否则清“0”。在进行位操作时,CY 又是位操作累加器 C。

(2) PSW · 6 \square AC 进位标志。当进行加法(或减法)运算时,如低半字节(位 3)向高半字节有进位(或借位)时,AC 置“1”,否则清“0”。AC 亦可用作于 BCD 码加法调整,见指令系统中“DAA”指令。

(3) PSW · 5 \square F0 用户标志。由用户置位、复位,作为软件标志。

(4) PSW · 4 和 PSW · 3、RS1 和 RS0 \square 工作寄存器组指针。指出当前工作的寄存器组。由用户用软件改变 RS1 和 RS0 的组合,来切换当前选用的工作寄存器组,其组合关系如下:

RS1	RS0	寄存器组	片内 RAM 地址
0	0	第 0 组	00H~07H
0	1	第 1 组	08H~0FH
1	0	第 2 组	10H~17H
1	1	第 3 组	18H~1FH

单片机复位后,(RS1) = (RS0) = 0, CPU 自然选中第 0 组为当前工作寄存器组。

(5) PSW · 2 \square OV 溢出标志。运算时如有溢出该位置“1”,否则清“0”。

(6) PSW · 1 \square F1 用户标志。其作用同 F0。

(7) PSW · 0 \square P 奇偶标志。该位始终跟踪累加器 A 内容的奇偶性。如结果有奇数个“1”,则 P 为“1”,否则清“0”。

4. 堆栈指针 SP (81H)

堆栈指针 SP 为 8 位专用寄存器,堆栈指针可指向片内 128 字节 RAM 的任何单元。它在 CPU 中的地址是 81H。8051 复位后,栈指针初始值为 07H。

在 CPU 响应中断或调用子程序时,程序断口 16 位 PC 值会自动压入堆栈。入栈前 SP 先自动加 1,使入栈地址从 08H 开始,以后每入栈一个字节 SP 再加 1。用户可用软件重新设置 SP 值以改变堆栈在 128 字节 RAM 区中的位置和深度。

在中断程序或子程序结束时,原 PC 值会自动弹出堆栈,使程序从源断口处继续顺序执行下去。堆栈中每弹出一个字节,SP 会自动减 1。

堆栈除用于保护断口地址以外,有时还需要保护其他一些重要信息,可通过栈操作指令“PUSH”和“POP”进行,这些指令也会自动增减 SP 值。

5. 数据地址指针 DPTR (83H, 84H)