

高等院校计算机专业系列教材

刘英娴 周海旗 编著

数字系统逻辑设计

科学出版社



高等院校计算机专业系列教材

数字系统逻辑设计

刘英娴 周海旗 编著



科学出版社

1 9 9 6

内 容 简 介

本书介绍了数字逻辑和数字系统设计两大部分内容。在数字逻辑部分中,讲述以小、中规模集成电路为模块的逻辑分析和设计方法,介绍可编程逻辑器件等中、大规模集成电路的开发及应用。在数字系统部分中,介绍普通数字系统的设计方法,包括传统的自上而下的模块式系统的设计方法和超大规模集成(VLSI)系统的设计方法。

前两章介绍数字逻辑的基础知识和基本概念。第三章介绍代数法、卡诺图法和Q-M法化简函数的方法。第四—六章介绍组合逻辑、同步时序逻辑、异步时序逻辑电路的分析和设计。第七、八章介绍大规模器件的应用和开发。第九、十章分别介绍经典系统设计和VLSI集成系统设计。

本书可作为大专院校计算机系本科生的教材,也可作为非计算机的有关专业本科生的参考书,还可供学习和从事数字逻辑和数字系统设计的科技人员参考。

高等院校计算机专业系列教材

数 字 系 统 逻 辑 设 计

刘英娴 周海旗 编著

责任编辑:王春晖

科学出版社出版

北京东黄城根北街16号

邮政编码:100717

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

*

1996年9月第 一 版 开本:787×1092 1/16

1996年9月第一次印刷 印张:30 1/4

印数:1—2 350 字数:700 000

ISBN 7-03-004791-5/TP·456

定价:54.00 元

前 言

当代新技术革命的蓬勃发展,带来社会生产力新的飞跃,引起整个社会的巨大变革,电子计算机技术是新技术革命中最活跃的核心技术,在工农业生产、流通领域、国防建设和科学研究方面得到越来越广泛的应用。

党的十一届三中全会以来,我国计算机应用事业的发展相当迅速。到目前为止,全国装机量已突破数十万台,16位和32位以下微型计算机已经形成产业和市场规模,举国上下在计算机科研、开发、生产、应用、经营等方面取得了优异的成绩,创造了显著的经济效益和社会效益,并在商业、城建、金融、科技、文教、卫生、公安等广阔的领域中积极开发应用计算机技术,为开拓计算机应用的新局面作出了重要贡献。实践证明,人才是计算机开发应用的中心环节,我们必须把计算机专业人才的开发与培养放在计算机应用事业的首位,要坚持不懈地抓住人才培养这个关键。

北京工业大学计算机学院(原北京计算机学院)建院15年来,拥有一批以计算机专家、教授为骨干的教学、科研队伍,培养了数千名计算机专业技术人才,在多年的教学科研工作中,积累了许多经验。承蒙科学出版社的大力支持,教师们决心将多年总结的教学经验编写成一套计算机专业的系列教材。本套教材在内容上注重科学性、工程性和实用性,具有简明清晰、通俗易懂、方便教学、易于自学等特点,可供大专院校的师生学习计算机专业知识使用,也作为计算机专业的技术人员的参考资料,还可提供给有志于学习和使用计算机的人员入门与提高使用。出版本套教材是人才培养和开发方面的一件很有意义的工作。

这套系列教材包括《计算机导论》、《计算机组成原理》、《数字系统逻辑设计》、《微型计算机接口技术》、《数据库技术与应用》、《宏汇编语言程序设计》、《计算机操作系统原理》、《编译原理》、《计算机控制》和《数据安全与软件加密》等10本。自1994年9月以来上述各教材将陆续出版。

本书的内容主要是根据1983年教育部所属高等学校(工科、综合大学)计算机软件专业“数字逻辑”教学大纲的要求,并参考了美国IEEE计算机学会“计算机科学与工程示范教学计划”中的“逻辑设计”部分确定的。作者在确定本书的内容时着重考虑了以下几点:

1. 加强设计和应用方面的内容,以适应计算机应用专业和电子类专业的需要。
2. 增加面向各种数字系统,包括计算机这种典型数字系统的设计方法,以使读者建立数字系统整体设计的概念。
3. 尽量体现近十几年数字系统设计方面的新技术。
4. 设置大量例题和习题,以适应不同层次的读者的要求。

本书包括数字逻辑和数字系统设计两大部分。数字逻辑部分着重介绍采用逻辑门和触发器构成的逻辑功能器件的分析和设计方法。这是数字系统设计的基础,是必修内容。作者对这部分内容作了简明扼要、重点突出的介绍。

随着微电子技术的飞速发展,数字系统设计的手段发生了很大变化。用门电路和触

发器构成小、中规模集成电路 (SS1, MS1) 模块, 再用这些模块构成系统的经典系统设计方法逐渐被专用集成电路 ASIC 的系统设计方法所取代。ASIC 有全定式和半定式两种。以超大规模集成 (VLSI) 系统设计为代表的全定式系统设计是完全按照用户要求进行的设计, 制做出来的电路是保密性极好的专用芯片, 但生产成本低、难度大。VLSI 系统设计要求设计人员不但要掌握系统设计、逻辑设计, 还要掌握电路设计、版图设计、工艺设计及计算机辅助设计方法。全定式设计是多个技术领域的综合和汇集。设计人员的工作难度大, 但可以得到最合理、最简单、最佳性能、最小尺寸的系统。本书对这种设计方法作扼要介绍。

半定式电路是按一般用户要求做成通用电路, 用户通过简单的设计或编程即可得到专门性能的电路。目前, 用得最多的半定式电路是门阵列、可编程逻辑器件、标准单元等。如果综合考虑产量、速度、功耗、芯片尺寸、人力等因素, 半定式 ASIC 占优势。本书对其中的可编程逻辑器件设计进行了介绍。但半定式电路构成系统的方法仍然属于经典系统设计的范畴。

虽然 VLSI 系统设计可以使系统的组成最简单、最合理, 但经典设计方法不能淘汰, 设计小型系统时, 在价格、设计的灵活性等方面经典的设计方法是很优越的。二者各有千秋。采用哪种方法要根据实际需要和可能而定。

两种系统设计的基础都是门级和触发器级的逻辑设计。作者编写本书的目的是既要使学生打好理论基础, 又要使学生了解先进的逻辑和系统设计方法。

本书第一、二、三章介绍数字逻辑的基础知识: 二进制、编码、逻辑代数、门电路等。第四、五、六章介绍组合逻辑电路、同步时序逻辑电路、异步时序逻辑电路的分析和设计方法。第七章介绍中规模组合和时序逻辑功能部件的开发应用; 第九、十两章分别介绍经典系统设计和 VLSI 系统设计。

教师可以根据教学需要选用本书内容, 例如只讲数字逻辑, 可以选用前 6 章或前 7 章; 若只讲可编程逻辑器件 PLD 的逻辑设计, 可选用前 5 章及第八章; 课时较多时, 可以介绍除第八章之外的全部章节。

为了便于教学和自学, 本书力求通俗易懂, 重点突出, 深入浅出。为培养学生独立思考能力, 作者注意系统地介绍分析问题和解决问题的方法。

本课是实践性极强的课程, 为使理论和实践相结合, 本书注重使学生掌握应用技术。叙述中, 在阐明概念和原理的基础上, 着重实践和应用, 并通过大量例题进行说明。读者可在逐步理解的基础上, 通过习题检验自己掌握的程度。如有条件, 可以通过实验加强理解。

在讲授方法上, 作者不主张面面俱到, 而主张通过几种典型, 把每类问题讲深讲透。例如中规模时序逻辑电路的应用, 只介绍寄存器和计数器的几种产品。虽然中规模时序电路的产品极多, 读者只要有了举一反三的能力, 就不难掌握其应用。

本书的前 5 章由周海旗副教授编写, 后 5 章由刘英娴副教授编写。

尽管作者都有一定授课经验, 并参阅了大量的国内、外教材和参考资料, 但由于水平所限, 书中难免有不妥之处, 敬请读者批评指正。

作者

1995 年 10 月

目 录

前言

第一章 数制与编码	(1)
1.1 进位计数制	(1)
1.1.1 十进制计数制	(1)
1.1.2 R 进制计数制	(2)
1.1.3 二进制计数制	(2)
1.1.4 2^N 进位计数制	(4)
1.2 数制转换	(4)
1.2.1 多项式替代法	(5)
1.2.2 基数乘/除法	(5)
1.2.3 几点讨论	(8)
1.2.4 两种 2^N 进制数之间的转换	(8)
1.2.5 数制转换过程小数位数的确定	(9)
1.3 带符号数的代码表示	(10)
1.3.1 原码	(10)
1.3.2 反码	(11)
1.3.3 补码	(12)
1.3.4 二进制整数的代码表示	(12)
1.3.5 十进制数的补码的概念	(13)
1.4 十进制数的代码表示	(14)
1.4.1 8421 (BCD) 码	(15)
1.4.2 2421 码	(15)
1.4.3 余 3 码	(16)
1.5 可靠性编码	(16)
1.5.1 格雷码	(16)
1.5.2 五中取二码	(18)
1.5.3 奇偶校验码	(19)
1.5.4 步进码	(19)
1.6 字符代码	(20)
习题	(21)
第二章 基本逻辑门电路	(23)
2.1 TTL 与非门	(23)
2.1.1 电路组成及工作原理	(23)
2.1.2 电气特性	(25)
2.1.3 TTL 与非门的主要参数及其测试	(30)
2.1.4 TTL 与非门改进电路	(33)

2.2 其他类型 TTL 电路	(34)
2.2.1 集电极开路与非门 (OC 门)	(35)
2.2.2 三态门 (TSL 门) 电路	(37)
2.2.3 与或非门	(40)
2.2.4 异或门	(40)
2.2.5 其他双极型门电路	(42)
习题	(43)
第三章 逻辑函数及其化简	(49)
3.1 逻辑代数的基本定律、定理及基本规则	(49)
3.1.1 逻辑代数的基本定律	(49)
3.1.2 基本定理	(50)
3.1.3 重要规则	(51)
3.1.4 关于异或运算的公式	(52)
3.2 逻辑函数及其表达式	(53)
3.2.1 逻辑函数的定义	(53)
3.2.2 常见的逻辑表达式	(54)
3.2.3 逻辑表达式的标准形式	(54)
3.2.4 不完全描述逻辑函数	(57)
3.3 代数化简法	(57)
3.3.1 与或式的化简	(58)
3.3.2 或与式的化简	(59)
3.4 图形化简法	(60)
3.4.1 卡诺图的构成	(60)
3.4.2 用卡诺图化简逻辑函数为最简与或式	(60)
3.4.3 不完全描述逻辑函数的化简	(64)
3.4.4 多输出端函数的化简	(64)
3.5 列表化简法 (Q-M 法)	(66)
3.5.1 Q-M 法合并相邻的原理	(66)
3.5.2 完全描述的逻辑函数化简	(67)
3.5.3 不完全描述的逻辑函数化简	(70)
3.5.4 多输出端逻辑函数的化简	(72)
习题	(73)
第四章 组合逻辑电路的分析和设计	(77)
4.1 组合逻辑电路分析	(77)
4.1.1 组合逻辑电路分析的一般步骤	(77)
4.1.2 组合逻辑电路分析举例	(77)
4.1.3 与非门电路的读图方法	(80)
4.2 组合逻辑电路设计	(83)
4.2.1 组合逻辑电路设计的一般步骤	(83)
4.2.2 设计中要考虑的几个实际问题	(84)
4.2.3 设计举例	(89)
4.3 常见的组合逻辑电路	(93)

4.3.1	二进制运算电路的设计	(93)
4.3.2	比较器	(98)
4.3.3	十进制运算电路的设计	(101)
4.3.4	编码器	(104)
4.3.5	译码器	(106)
4.3.6	数据选择器和数据分配器	(113)
4.4	组合电路中的竞争与险象	(120)
4.4.1	基本概念	(120)
4.4.2	消除险象常用的方法	(125)
	习题	(127)
第五章	同步时序逻辑电路的分析和设计	(132)
5.1	时序逻辑的概述	(132)
5.1.1	基本概念	(132)
5.1.2	时序电路功能的表示方法	(133)
5.1.3	时序电路的分类	(134)
5.1.4	时序电路的特点	(134)
5.2	触发器	(134)
5.2.1	RS 触发器	(135)
5.2.2	维持阻塞 D 触发器	(138)
5.2.3	主从 JK 触发器	(139)
5.2.4	T 触发器	(141)
5.2.5	D 锁存器	(142)
5.2.6	边沿触发器	(142)
5.2.7	不同类型时钟触发器间的转换	(144)
5.3	同步时序电路的分析	(150)
5.3.1	同步时序电路分析的一般步骤	(150)
5.3.2	同步时序电路分析举例	(150)
5.4	典型同步时序电路的设计	(154)
5.4.1	寄存器	(155)
5.4.2	计数器	(166)
5.5	一般同步时序电路设计	(172)
5.5.1	建立原始状态图和状态表	(172)
5.5.2	状态化简	(180)
5.5.3	状态分配	(193)
5.5.4	同步时序电路设计举例	(197)
	习题	(204)
第六章	异步时序电路	(210)
6.1	概述	(210)
6.1.1	基本概念	(210)
6.1.2	状态流程表	(211)
6.1.3	分析和设计异步时序电路的几点规定	(212)
6.2	异步时序电路的分析	(214)

6.2.1	脉冲异步时序电路的分析	(214)
6.2.2	电平异步时序电路的分析	(217)
6.3	异步时序电路的设计	(221)
6.3.1	脉冲异步时序电路的设计	(221)
6.3.2	电平异步时序电路设计	(228)
6.4	异步时序电路的竞争与冒险现象	(236)
6.4.1	电平异步时序电路的竞争和冒险	(237)
6.4.2	电平异步时序电路的状态分配	(237)
6.4.3	异步时序电路的其它冒险及处理方法	(242)
6.5	异步时序电路设计举例	(244)
	习题	(251)
第七章	MSI, LSI 逻辑设计	(255)
7.1	编码器和译码器	(256)
7.1.1	普通编码器	(256)
7.1.2	优先权编码器	(257)
7.1.3	变量译码器	(260)
7.1.4	码制变换译码器	(262)
7.1.5	译码器的应用	(263)
7.1.6	译码器开关参数及测试	(266)
7.2	数据选择器和数据分配器	(268)
7.2.1	数据选择器产品	(268)
7.2.2	数据选择器的应用	(269)
7.2.3	数据选择器的开关参数	(276)
7.2.4	数据分配器	(277)
7.3	数字比较器	(279)
7.3.1	4 位并行数字比较器	(279)
7.3.2	多位比较器	(280)
7.4	加法器/算术逻辑单元 ALU	(282)
7.4.1	几种典型产品和结构原理	(282)
7.4.2	应用	(289)
7.5	寄存器和锁存器	(291)
7.5.1	寄存器	(292)
7.5.2	寄存器堆	(295)
7.5.3	锁存器	(297)
7.5.4	寄存器的开关参数	(297)
7.6	移位寄存器	(299)
7.6.1	结构原理	(299)
7.6.2	应用	(300)
7.7	计数器	(305)
7.7.1	产品	(306)
7.7.2	计数器应用	(311)

7.8 逻辑功能部件的测试	(316)
7.8.1 组合逻辑功能部件的测试	(316)
7.8.2 时序逻辑功能部件的测试	(318)
7.9 应用实例	(321)
7.9.1 累加器	(321)
7.9.2 监视器	(321)
7.9.3 时序控制器	(321)
7.9.4 数字电压表	(324)
7.9.5 显示驱动电路	(324)
习题	(326)
第八章 阵列逻辑与可编程逻辑器件	(329)
8.1 PLD 器件原理	(329)
8.1.1 PLD 器件的基本结构	(329)
8.1.2 可编程只读存储器 PROM	(331)
8.1.3 可编程逻辑阵列 PLA	(335)
8.1.4 可编程阵列逻辑 PAL	(337)
8.1.5 通用阵列逻辑 GAL	(340)
8.1.6 其它可编程 PLD	(343)
8.2 PLD 器件的应用	(347)
8.2.1 PROM 的扩展	(347)
8.2.2 PLA 的扩展	(349)
8.2.3 PAL 和 GAL 的扩展	(350)
8.2.4 用 PROM 实现逻辑函数及其他应用	(351)
8.2.5 用 PLA 实现逻辑函数	(361)
8.2.6 用 PAL 实现逻辑函数	(368)
习题	(369)
第九章 控制器及经典系统设计	(370)
9.1 概述	(370)
9.2 控制器设计	(371)
9.2.1 控制器	(371)
9.2.2 一般控制器设计	(373)
9.2.3 微程序控制器	(381)
9.3 系统总体设计	(386)
9.3.1 简单系统设计	(386)
9.3.2 复杂系统的设计工具	(389)
9.3.3 复杂系统设计	(396)
9.4 系统设计举例	(404)
习题	(411)
第十章 VLSI 系统设计导论	(415)
10.1 ASIC 芯片结构设计概述	(416)
10.1.1 芯片结构设计	(416)

10.1.2 硅编译和智能编译简介	(417)
10.1.3 关于集成电路设计方法的介绍	(418)
10.1.4 各设计阶段计算机辅助应用概述	(418)
10.2 VLSI 器件技术 (MOS 器件)	(420)
10.2.1 VLSI 和 MOS 技术	(420)
10.2.2 MOS 管及器件技术	(421)
10.2.3 静态 MOS 反相器和静态 MOS 门电路	(431)
10.2.4 MOS 传输门和逻辑设计	(439)
10.2.5 静态、准静态、动态触发器、存储器	(442)
10.3 MOS 版图设计	(447)
10.3.1 布局设计——梗图	(447)
10.3.2 版图设计	(449)
10.4 系统设计举例	(451)
10.4.1 ALU 设计	(455)
10.4.2 简式移位寄存器	(462)
10.4.3 寄存器堆	(464)
10.4.4 输入/输出端口	(466)
附录 A 部分 MSI 集成电路产品型号	(467)
附录 B	(470)
参考文献	(473)

第一章 数制与编码

本章主要讨论数字系统中数的表示方法。首先从十进制数开始分析推导出一般的进位计数规则，再研究不同进位制的数之间的转换方法。着重讨论计算机及其它数字系统广泛使用的二进制计数制。

最后，介绍几种常见的十进制数的代码表示、可靠性编码和字符代码。

1.1 进位计数制

所谓进位计数制，就是按一定的进位方式实现计数的规则，简称进位制。在日常生活中我们常用不同的进位制来计数，例如，十进制、十二进制、六十进制等等。首先从我们都非常熟悉的十进制开始，然后再介绍其它进制数。

1.1.1 十进制计数制

采用任何一种进位计数制都包括数符号和进位规则。

十进制数采用 0~9 十个阿拉伯数字作为数符号；其进位规则是“逢十进一”。

在讨论数的表示法之前引入两个术语：“基数”和“位权”。表示某种进位计数制所具有的数符号的个数，叫做该种进位计数制的基数。例如，十进制的基数是 10；表示某种进位计数制的数，在不同位置上数字的单位数值，称为数在该位的位权，简称“权 (Weight)”。例如，十进制数 666.6，最左边位是百位（在该位的 6 代表 600），权为 10^2 ；第二位是十位（该位的 6 代表 60），权为 10^1 ；小数点左边第一位是个位（该位的 6 代表 6 个），权为 10^0 ；小数点右边第一位是十分位（该位的 6 代表的是 6/10），权是 10^{-1} 。

可以说，处于不同位置的数符号，具有不同的权。

一个十进制数 N ，有两种表示法——位置表示法和多项式表示法。

数 N 的位置表示法可写为

$$(N)_{10} = (k_{n-1}k_{n-2}\cdots k_1k_0.k_{-1}\cdots k_{-m})_{10}$$

其中 n 代表整数部分的位数， m 代表小数部分的位数， k_i 是十进制数中的 0~9 十个数字中的任意一个数字，即

$$0 \leq k_i \leq 9$$

括号外的下标 (10)，为十进制的基数。

十进制数 N 的多项式表示法写为

$$\begin{aligned}(N)_{10} &= k_{n-1} (10)^{n-1} + k_{n-2} (10)^{n-2} + \cdots + \\ &\quad k_1 (10)^1 + k_0 (10)^0 + k_{-1} (10)^{-1} + \cdots + \\ &\quad k_{-m} (10)^{-m} \\ &= \sum_{i=-m}^{n-1} k_i (10)^i\end{aligned}\tag{1-1}$$

1.1.2 R 进制计数制

我们日常使用的计数制不限于十进制,例如,每年有 12 个月 (12 进制),每小时 60 分钟 (60 进制) …等,我们将十进制以外的进位计数制统称 R 进制。

在 R 进制中采用 R 个数字符号,其进位规则是“逢 R 进一”。对任意一个 R 进数同样有位置表示法和多项式表示法。

在 R 进制中,数 N 的位置表示法写为

$$(N)_R = (k_{n-1}k_{n-2}\cdots k_1k_0.k_{-1}\cdots k_{-m})_R$$

数 N 的多项表示法写为

$$\begin{aligned}(N)_R &= (k_{n-1}R^{n-1} + k_{n-2}R^{n-2} + \cdots + k_1R^1 \\ &\quad + k_0R^0 + k_{-1}R^{-1} + \cdots + k_{-m}R^{-m}) \\ &= \sum_{i=-m}^{n-1} k_i R^i\end{aligned}\quad (1-2)$$

其中: n 代表整数部分的位数; m 代表小数部分的位数, k_i 为 R 进制 $0 \sim (R-1)$ 个数字符号中的任意一个,即

$$0 \leq k_i \leq R-1$$

在 R 进制中的基数 R 写成 10。

若 $R=2$,即为二进制计数制。它是数字系统,特别是电子数字计算机中广泛采用的一种进位计数制。

1.1.3 二进制计数制

数制是人类在生产实践中创造出来的。对于一个数,原则上讲,可以用任何一种进位计数制来记数和进行算术运算。但是,不同进位计数的运算规则及难易程度是不同的。选用不同进位计数制来表示一个数,对数字系统的性能及系统的结构都有很大的影响。

在数字系统中,常常用二进制来表示一个数和进行运算。这是因为二进制计数制与其它进位计数制比较具有如下明显的特点:

1. 电路实现容易

虽然我们都熟悉十进制计数制,但是,十进制数每位的数有 10 种可能的取值,如果用电路表示一位十进制数,该电路应有有明显区别的 10 种状态,且要求能够在 10 种状态之间随意转换,就使电路比较复杂。

二进制数的每位数只有两种可能 (非 1 即 0)。就可以采用仅有两种状态的开关元件来实现,目前通常采用半导体集成电路的开关器件来实现。

2. 二进制数运算十分简单

二进制数只有 0 和 1 两个数字,其进位规则是:逢二进一。它的运算规则非常简单。

(1) 加法运算

加法法则:

$$0+0=0, 0+1=1,$$

$$1+0=1, 1+1=10$$

逢二进一。

例 1.1 完成下列二进制数加法

$$1101+1110=?$$

解：

$$\begin{array}{r} 1101 \\ +1110 \\ \hline 11011 \end{array}$$

所以， $1101+1110=11011$ 。

(2) 减法运算

二进制减法法则：

$$0-0=0, 1-0=1$$

$$1-1=0, 0-1=1$$

向上位借位。

例 1.2 完成下列二进制数减法

$$10110-1100=?$$

解：

$$\begin{array}{r} 10110 \\ -1100 \\ \hline 1010 \end{array}$$

所以， $10110-1100=1010$ 。

(3) 乘法运算

二进制数乘法法则：

$$0 \times 0 = 0, 1 \times 0 = 0$$

$$0 \times 1 = 0, 1 \times 1 = 1$$

例 1.3 完成下列二进制数乘法运算

$$1101 \times 101=?$$

解：

$$\begin{array}{r} 1101 \\ \times 101 \\ \hline 1101 \\ 11010 \\ \hline 1000001 \end{array}$$

所以， $1101 \times 101 = 1000001$ 。

乘法运算实质上是根据乘数，将被乘数不断移位后，再相加。

(4) 除法运算

二进制数除法运算是乘法的逆运算。利用乘法法则和减法法则，便可以很容易地实现二进制除法运算。

例 1.4 完成下列二进制数除法运算

$$110110 \div 1010 = ?$$

解：

$$\begin{array}{r} 101 \cdots \cdots \text{商} \\ 1010 \overline{) 110110} \\ \underline{1010} \\ 1110 \\ \underline{1010} \\ 100 \cdots \cdots \text{余数} \end{array}$$

所以， $110110 \div 1010 = 101 \cdots \text{余 } 100$

虽然数字系统中广泛采用二进制，但当二进制数位数很多时，书写和阅读都很不方便，且容易出错。为此，人们通常采用 2^N 进制。

1.1.4 2^N 进位计数制

常用的 2^N 进位计数有八进制和十六进制两种。

1. 八进制计数制

八进制计数制的基数 $R=8$ ，每一位可取 0~7 八个不同的数字符号，其进位规则是：逢八进一。

由于三位二进制数刚好有 8 种不同的取值组合，所以，八进制计数制与二进制计数制之间有简单的对应关系，即为表 1.1 所列。

表 1.1 八进制数与二进制数对应表

八进制	0	1	2	3	4	5	6	7
二进制	000	001	010	011	100	101	110	111

2. 十六进制计数制

在 16 进制计数制中的基数 $R=16$ ，每位的数字符号是：0~9 十个阿拉伯数字和 A, B, C, D, E, F 六个字母。其进位规则是“逢 16 进一”。

由于四位二进制数有 16 种不同的取值组合，刚好对应十六进制的 16 个数字符号。表 1.2 列出了两者的对应关系。

表 1.2 十六进制数与二进制数对应表

十六进制	0	1	2	3	4	5	6	7
二进制	0000	0001	0010	0011	0100	0101	0110	0111
十六进制	8	9	A	B	C	D	E	F
二进制	1000	1001	1010	1011	1100	1101	1110	1111

可见，二进制数与八进制数，二进制数与十六进制数之间的转换非常方便。

1.2 数制转换

所谓数制转换就是一个数 N 从一种进位计数制表示法，转换成另一种进位计数制表

示法。一般说, 将一个数 N 从 α 进制表示法转换成 β 进制表示法, 即从 $(N)_{\alpha}$ 求得 $(N)_{\beta}$, 通常采用多项式替代和基数乘除两种方法。

1.2.1 多项式替代法

采用多项式替代法, 将一个数 N 从 α 进制表示法转换成 β 进制表示法, 首先将数 N 在 α 进制中按权展开, 然后替代为相应的 β 进制中的数, 最后要在 β 进制中进行必要的计算, 即可得到相应的 β 进制的数。

例 1.5 将二进制数 1011.01 转换为相应的十进制数。即

$$(1011.01)_2 = (?)_{10}$$

解: 首先, 将位置表示法的二进制数写成多项式表示法

$$\begin{aligned}(1011.01)_2 &= [1 \times (10)^{11} + 0 \times (10)^{10} + \\ &1 \times (10)^1 + 1 \times (10)^0 + 0 \times (10)^{-1} + 1 \times (10)^{-2}]_2\end{aligned}$$

再将上式右边的所有二进制数都用等值的十进制数代替, 并在十进制计数系统中计算, 则得

$$\begin{aligned}(1011.01)_2 &= [1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + \\ &1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}]_{10} \\ &= [8 + 0 + 2 + 1 + 0 + 0.25]_{10} \\ &= [11.25]_{10}\end{aligned}$$

例 1.6 将三进制数 121.2 转换成二进制数。

解: 首先, 将三进制数 $(121.2)_3$ 由位置表示法写成多项式表示法, 即

$$\begin{aligned}(121.2)_3 &= [1 \times (10)^2 + 2 \times (10)^1 + \\ &1 \times (10)^0 + 2 \times (10)^{-1}]_3\end{aligned}$$

再将上式右边所有三进制数都用等值的二进制代替, 并在二进制计数系统中计算, 则得

$$\begin{aligned}(121.2)_3 &= [1 \times (11)^{10} + 10 \times (11)^1 + \\ &1 \times (11)^0 + 2 \times (11)^{-1}]_2 \\ &= [1001 + 110 + 1 + 0.101010 \dots]_2 \\ &= (1000.101010 \dots)_2\end{aligned}$$

由例 1.5 和例 1.6 可知, 采用多项式替代法将 $(N)_{\alpha}$ 转换成 $(N)_{\beta}$, 要在 β 进制系统中计算。因此, 要求我们熟悉 β 进制的运算规则, 否则就很不方便。为此, 当由任意进制数转换成十进制数时, 都采用此种方法。

1.2.2 基数乘/除法

基数乘/除法是基数乘法和基数除法的总称。前者用于小数部分转换, 后者用于整数部分的转换。

1. 基数除法

我们先用例子说明, 然后再归纳出转换的一般规则。

例 1.7 将十进制的整数 25 转换成二进制数。

解：设转换的结果为

$$\begin{aligned}(25)_{10} &= (k_{n-1}k_{n-2}\cdots k_1k_0)_2 \\ &= (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + 2k_1 + k_0)_{10}\end{aligned}$$

将上式两边同时用二进制的基数 2 去除，则有

$$12 + \frac{1}{2} = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_1) + \frac{k_0}{2}$$

若两个数相等，则它们的整数部分和小数部分必然分别相等。由上式得到

$$k_0 = 1$$

$$12 = k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_1$$

再用 2 除整数部分等式，得

$$6 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_2) + \frac{k_1}{2}$$

则有

$$k_1 = 0$$

$$6 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_2)$$

继续用 2 去除整数部分等式，则得

$$3 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_3) + \frac{k_2}{2}$$

则有

$$k_2 = 0$$

$$3 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_3)$$

继续用 2 除整数部分等式，得

$$1 + \frac{1}{2} = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_4) + \frac{k_3}{2}$$

则有

$$k_3 = 1$$

$$1 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_4)$$

继续用 2 去除整数部分等式，则得

$$0 + \frac{1}{2} = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_5) + \frac{k_4}{2}$$

则有

$$k_4 = 1$$

$$0 = (k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_5)$$

$$\therefore (25)_{10} = (11001)_2$$

例 1.7 是将十进制整数转换成二进制整数的方法，可以推广到两种任意进制整数之间的转换。将 α 进制的整数 $(N)_\alpha$ 转换成 β 进制的整数 $(N)_\beta$ 的基本规则归纳为

1) 将 α 进制的整数 $(N)_\alpha$ ，在 α 进制中连续用 β 进制的基数去除，直到商等于 0 为止。

2) 将每次除得余数（最后得到余数为 β 进制数的最高位）依次排列起来，便得到 β