

可编程逻辑器件与 开发技术

周建民等 编著



人民邮电出版社

JS165/2/
登记证号(京)143号

内 容 提 要

本书介绍了PLD器件的基本知识、PLD开发系统及编程方法,并以丰富的实例说明了器件的实际应用。

本书可供从事计算机技术、电子技术、通信工程、自动控制、检测仪表等专业的工程技术人员与大专院校学生参考。也可当作教材使用。

可编程逻辑器件与开发技术

王建民等 编著

责任编辑:梁嘉

人民邮电出版社出版发行
北京朝阳门内南竹杆胡同111号
人民邮电出版社河北印刷厂印刷
新华书店总店科技发行所经销

开本: 850×1168 1/32 1995年 5 月 第 一 版
印张: 5.125 1995年 5 月 河北第 1 次印刷
字数: 133千字 印 数: 1—3 500 册

ISBN 7-115-05609-9/TN·870

定价: 8.00元

前 言

可编程逻辑器件(PLD)技术的问世被称为是“冲击硅谷的第三次浪潮”，其应用领域日益广泛。目前，各种PLD产品正在风靡欧美电子技术市场，国内的科研技术工作者也已越来越重视该技术的引进与应用，并已取得了许多重大成果。由于PLD器件的可开发性与灵活性，其能够实现较丰富的逻辑功能；实现系统之间的硬件接口与通信功能；尤其是，当用计算机系统时过于浪费，而用中小规模集成电路芯片又明显繁杂与功能不足的情况下，PLD器件为设计师提供了较为适当的第三种选择。所以，该技术在工业领域内的实际应用前景将是十分广阔的。

由于制造工艺、陈列规模、内部结构、功能特点等区别，PLD器件大致可分为以下几种不同类型：PAL(可编程阵列逻辑)、GAL(通用阵列逻辑)、PROM(可编程只读存储器)、PLE(可编程逻辑单元)、PGA(可编程门阵列)、PLS(可编程逻辑时序)、PLA(可编程逻辑阵列)等等。其中，GAL、PAL、PLE具有代表性，应用也最为广泛。一般说来，在研制阶段用GAL器件较为适当，在形成产品后，用PAL器件更换之。这是由于PAL器件的内部输出电路结构简单些，延迟时间比GAL为短。不过，对于少数PAL器件，GAL尚不能代替，在研制阶段只能用PAL。而在逻辑方程的乘积项较多，GAL与PAL器件难以胜任的情况下，可采用PLE器件。

PLD器件的引人入胜之处在于其开发时的简便性。早期的开发工作确实是十分繁杂的，因此确曾使得PLD技术的实际应用受阻。

但近年来出现的软、硬件工具已具有普遍适用性和方便性，设计师只需一台PC机和一台编程器就能独立地开发PLD器件，研制出高技术的新产品来。高级软件甚至还能提供芯片的合理布局与印制板线路图等资料，这就为推进PLD应用技术的高速发展铺平了道路。

本书是在作者对安徽大学毕业班开设这门新课程的讲稿的基础上编写的，并总结了作者在应用PLD器件研制产品时的工作体会。主要目的是使本书具有可读性与可操作性，实际上是要让读者解决两个问题：第一个问题是掌握PLD的基本电路结构；第二个问题是掌握开发PLD功能的编程设计、电路制作等技术。写作本书时参考了国外的研究成果以及许多商业宣传技术资料，也参考了在四通公司组织下作者所参与的一些工作的成果。1989年以来，作者参加了关于PLD技术书籍的创作工作（由中国科技大学出版社及台湾儒林图书公司出版），作者在这次写作时十分注意同行及读者们对前述出版物的各种反馈意见，力图使本书易读易用，解决实际应用过程中可能遇到的困难与发生的问题，愿本书能起到抛砖引玉之作用。

中国科技大学梅文同志编写了本书的第五章第1、2节；安徽大学杨蓓同志编写了本书的第五章第3节、第四章第2节部分内容；安徽大学张天斌、童乃峰同志编写了第五章第4节；他们也分别做了实验与电路制作工作。特聘清华北工学院张建华教授审稿，他对本书的原稿及内容编排提供了十分宝贵的意见和建议。中国科技大学黄德先生对本书的写作提供了大力支持，谨在此对他们表示衷心感谢。

希望本书能对读者有所裨益，愿书中经过作者已实际验证的例子能对读者的科研、教学工作有所佐助。不足之处，望同行及读者提供宝贵意见

周建民

于安徽大学自动化系1995年元月完稿

目 录

第一章 PLD器件基础知识	(1)
第一节 综述.....	(1)
第二节 PAL器件	(14)
第三节 GAL器件	(27)
第四节 PLE器件.....	(36)
练习题	(38)
第二章 PLD开发系统	(39)
第一节 硬件开发工具简述.....	(39)
第二节 ABEL软件.....	(41)
第三节 CUPL软件.....	(59)
第四节 FM软件.....	(66)
练习题	(75)
第三章 PLD器件的选择与使用	(76)
第一节 任务与选择器件.....	(77)
第二节 列写逻辑方程.....	(81)
第三节 模拟、编程与功能测试.....	(82)
第四节 举例说明.....	(86)
练习题	(89)
第四章 PLD器件实际应用	(91)
第一节 状态机与设计实例.....	(91)
第二节 红外线检测同步计数器.....	(101)

第三节	三相单三拍步进电机控制器.....	(111)
练习题		(117)
第五章	实验	(119)
实验一	GAL芯片设计——纯组合逻辑.....	(119)
实验二	GAL芯片设计——时序逻辑.....	(128)
实验三	主动式红外线检测计数器.....	(134)
实验四	被动式红外线检测十进制计数与显示系统.....	(137)
附录	常用数据资料	(146)
附录A	常用PLD器件功能框图.....	(146)
附录B	常用数据表.....	(149)
附录C	常用PLD器件外形尺寸图.....	(155)

第一章 PLD器件基础知识

第一节 综 述

一、数字集成电路的发展概况

由于微电子技术、超大规模集成电路工艺、计算机辅助设计技术的不断发展，推进了数字集成电路器件的更新换代，新产品层出不穷。数字集成电路芯片的品种可谓是成千累万，难以列举，但归纳起来可分为以下三类：

1. 中小规模集成电路

各种中小规模集成电路（TTL、CMOS器件等）的特点是：其功能设计是以大多数用户的通用性要求为目的的，在使用该类器件时必须了解各种器件的性能、功能特点、技术规范、引脚分配等等；在选定了器件之后，进行系统设计时，还要考虑多个芯片的搭接、芯片之间的连线分布；设计时往往使用的元件较多；电源功率较大；印制电路板面积大（甚至要分层）；系统成本高，并且往往芯片闲置功能过多；可靠性低等等。不过，采用中小规模集成电路有可能实现较高的速度，这是其优点之所在，但与付出的功耗、成本等代价相比，仍然是得不偿失的。

2. 采用软件来配置功能的大规模集成电路（微处理器）

70年代以来不断发展了以微处理器为代表的大规模集成电路芯片，可采用软件来组织电路结构，配置输入、输出功能。但该器件难以与其他器件匹配，仅在用于实时系统时可从市场获得标准的接口芯片。采用微处理器芯片的系统，设计工作量大，且其运行速度

往往只能达到中小规模集成电路的十分之一左右。

80年代以来,发展了各种单片机芯片,尤以ZiLog公司的单片机型微处理器芯片为例,其具有丰富的接口功能与通信功能等优点。不过,就性能价格比与系统设计等方面而言,对于使用该类芯片进行实时系统设计以及要大量处理数据的场合是适当的,但用于中等规模复杂程度的逻辑功能则显得大材小用,成本增高。

3. 专用集成电路器件(ASIC)

最近十多年以来,发展了专用集成电路芯片,其特点是:由用户来组织电路结构,配置电路功能。这种芯片对于实现用户所要求的功能来说,可实现速度高、电路优化,芯片的闲置功能可减少到0。实际上,这就综合了前述两类器件的优点而避免了其不足之处。

从发展过程及技术先进性来看,ASIC器件包括三类:用户半定制型标准单元器件、门阵列、可编程逻辑器件(PLD)。

用户半定制标准单元器件是生产厂接受用户委托,进行设计与生产的专用器件。在设计时要采用图像终端等设备和技术,对样品要进行功能、指标测试,然后投入批量生产。可见,该类产品缺乏通用性且会导致“工前成本”提高,而且,研制周期往往达数月之久。近两三年来,由于计算机辅助设计、多媒体终端技术的日臻完善,研制成本有所降低,研制周期已大为缩短。但其缺乏通用性仍属在所难免,而用户可能要反复修改设计时所冒的时间、财力上的风险依然是存在的。所以,这就限制了该技术的推广与使用。

门阵列器件是一种预先制造好的阵列电路,用户可按照一定的模式来连结电路,以实现所要求的功能。即设计者能选择使用阵列中的“与”“非”门、触发器、缓冲器电路单元来组织设计电路。但是,门阵列电路的闲置功能较多,其引脚数多达68以上,性能也不是太高。

用户半定制标准单元经过门阵列技术的过渡,产生了可编程逻辑器件(PLD)。PLD比前者具有灵活性、通用性,比后者则性

能更高，电路更节省，使用更方便。本书专门介绍该器件。

二、PLD器件电路结构特征

一般地说来，PLD的内部电路由两部分阵列电路组成，即“或”阵列和“与”阵列。基本电路结构可表示为图1.1。输出信号是输入信号的“乘积之和”，输入信号经输入电路后，其正、反相信号输入到“与”阵列以产生“乘积”项，该乘积项是由阵列电路有选择性地连结输入正、反相至“与”门输入端形成的。类似地，“与”门输出信号有选择地连结到“或”门输入端，这种选择功能由“或”阵列完成。即“或”门输出信号是乘积的“和”（或）运算结果。最后，再经输出电路输出到引脚，同时，输出信号还可能反馈到“与”阵列，当作输入信号来使用。

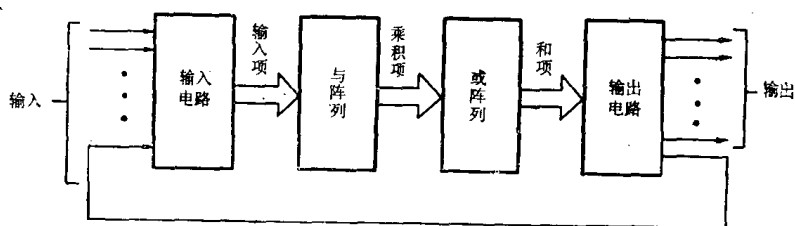


图 1.1 PLD 电路结构方框图

两个阵列中，输入线和输出线的交叉点是采用熔丝连结起来的。保留或烧断熔丝，可确定该交叉点是通还是断，即可保证信号是否连接到逻辑单元（“与”、“或”）电路的输入端。也就是完成前述的“选择”功能。

PLD器件的品种很多，而且不断有新的品种问世。人们根据PLD电路“与”、“或”阵列的可编程性以及输入、输出电路的特点等区别，把PLD器件进行分类。例如：具有可编程的“与”阵列、固定的“或”阵列电路的器件称为可编程阵列逻辑——PAL器件，其广泛应用于各种组合逻辑、时序逻辑系统。具有固定的“与”阵列、可编程的“或”阵列电路的器件称为可编程只读存储

器——PROM器件。把“与”、“或”两个阵列皆可编程的器件称为可编程逻辑时序机——PLS，等等。

根据电子电路的基本知识和布尔代数的基本理论，可以得知：任何复杂的逻辑功能皆可采用“与”、“或”两种基本门电路的组合来实现。也就是说，根据输入的正、反相（“非”）信号，采用“与”、“或”两个阵列能实现任意要求的逻辑输出功能。该输出信号与输出电路相配合，就能满足各种实际应用要求，并使系统优化。

要进一步说明的是，PLD器件的制作工艺水平也是不断发展的，由于工艺上的区别，PLD的功能、速度、功耗与负载能力、价格等方面就有所差异。例如，采用CMOS工艺的PLD器件可用于低速系统；TTL工艺的PLD可用于中速系统；ECL工艺的PLD可用于高速系统（运行速率高于125MHz）。从负荷功能上来看，TTL工艺的标准型PLD器件输出信号，一般可带4个标准TTL负载；CMOS工艺的PLD则负载能力要小一些，但其功耗较低。据此，可选择不同的器件。

三、PLD器件的优点

在系统设计中若采用PLD器件，则会有许多好处，其中有些是直接的，有些是间接的。归结起来，使用PLD器件主要有以下优点。

1. 功能集成度高

PLD器件比中小规模集成芯片具有更高的功能集成度，这使它成为降低成本和减小体积的理想设计工具。所谓功能集成度是指在给定的体积内可集成的逻辑功能电路的数目。一般来说，一片PLD器件可替代4~20个中小规模集成芯片，因而能减少芯片数量，提高印制板的利用率，这样就减少了整个系统的体积，自然就降低了研制费用。

2. 加快系统设计

用户能精确规定芯片要执行的某一功能或多种功能，而一般中小规模集成电路要做到这一点，就需要把多个功能已预先规定的芯片进行搭接，这是很繁琐的过程，因为它牵涉到一个极重要的布局问题，因此，中小规模集成芯片往往得不到充分利用。PLD器件是由用户来定义各种功能，因而能最有效地利用芯片和减少芯片数量，大大简化布线过程。同时PLD器件的设计一般都有强有力的标准设计工具的支持，不管在构思阶段，还是实现阶段，都能快速地进行设计，使新产品尽早投放市场。

3. 设计灵活

系统设计通常是一个反反复复的过程，它从问题定义开始，然后经过计算、仿真、修改、测试和求精等一系列步骤，并且这一过程一般说来并非一次就能完成。由于PLD器件的可编程性及可擦除性，为设计带来了许多灵活性。设计者几乎不必承担定制和半定制器件的设计风险，因而更能充分发挥设计者的创造性，设计出更精良的产品。

4. 可靠性高

芯片、印制板数量的减少，系统的体积减小，这不仅能降低成本，而且还提高了系统的可靠性与稳定性。这是因为PLD器件功能集成度增高，芯片内部的连线变短，干扰源减少。而由于芯片数量减少，印刷板面积减少，布线也就简单。系统可靠性是系统设计者追求的主要目标。

5. 费用降低

PLD器件可在多方面降低费用，主要包括：

- 较低的部件费用，这是因为：

- 一印制板面积减小；
- 一所用的连线减少；
- 一底板设计更简单；
- 一功耗较小；

- 简化或取消了冷却系统。
- 较低的设计与开发费用，主要表现在：
- 强有力的软件支持工具；
- 设计易于修改；
- 文档计算机化，因而能自动保持与设计相符；
- 布线简单。
- 制造费用较低，主要表现在：
- 插件较少；
- 印制板较小；
- 部件较少；
- 测试工作量较少。
- 服务费用较低，这是因为：
- 可靠性较高；
- 空闲部件较少；
- 逻辑修改较快。

四、PLD器件的分类

根据内部电路的结构特点，可把PLD器件分为以下几类：

- 可编程只读存储器（PROM）；
- 可编程逻辑阵列（PLA）；
- 可编程阵列逻辑（PAL）；
- 通用阵列逻辑（GAL）；
- 可编程门阵列（PGA）；
- 可编程逻辑时序机（PLS）；
- 其它可编程器件（如可编程二极管矩阵PDM和可编程多路转接器PMUX）。

下面分析一下上述各类器件的电路结构的特点与区别，为此要先了解一下PLD逻辑电路图的画法，其与传统画法有所区别。对PLD器件来说，传统的画法极不方便，因此要采用新的画法。在

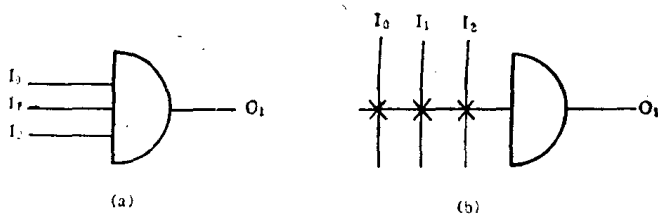


图 1.2 PLD逻辑图的画法

图1.2中，(a)为传统画法，(b)为新的画法。在新的画法中，每个与门的输入信号用一条线来表达，并且用“×”表示熔丝的连结状态是“保留”；若无“×”号则表示熔丝的连结状态是“熔断”。另外，图中的“·”表示固定连结（不可编程）。例如图1.3(a)、(b)分别表示传统画法与新的画法。

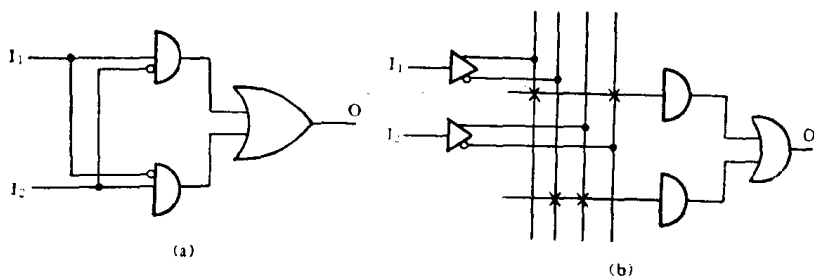


图 1.3 逻辑图与熔丝状态的表达

1. 可编程只读存储器 (PROM)

与计算机系统中的各种存储器器件有所区别的是，这里所说的“可编程只读存储器”器件的内部电路中并不含有双稳态电路之类的存储单元；其用途也不是简单地复现已保存的信息，而是根据现行的输入信息来实现逻辑组合而形成输出信息。

可编程只读存储器出现于1970年，它由一个固定的“与”阵列和一个可编程的“或”阵列组成（见图1.4）。“与”阵列是一个“全译码”固定阵列，它组合出 n 个输入变量的所有 2^n 个最小项，而每个输出函数通过“或”阵列将这些最小项有选择（由用户编程）

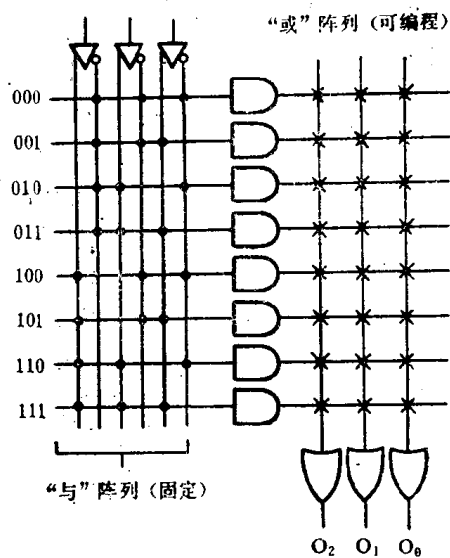


图 1.4 PROM 电路结构

地“或”起来。

PROM的应用范围很广，它对于实现多输入、多输出的固定组合功能，如代码转换，波形发生，语音合成和算术功能等提供了强有力的手段，由于它以最小项为基础，因此在设计中不需要简化所需输入/出的逻辑关系。

PROM也存在一些缺点：由于阵列较大，开关时间很长，它的速率一般低于其它PLD器件；因为总有未用部分，因而其芯片利用率较低；并且没有内部锁存器或同步寄存器。

2. 可编程逻辑阵列 (PLA)

可编程逻辑阵列 (PLA) 是在1970年研制成功的，它为逻辑功能提供了更为有效的处理方法。如图1.5所示。PLA的基本结构类似于PROM，但其“与”阵列和“或”阵列都可编程，它不是全译码的，而是简化为“或”阵列要求的乘积项，且其乘积项不一定要包含所有输入变量。

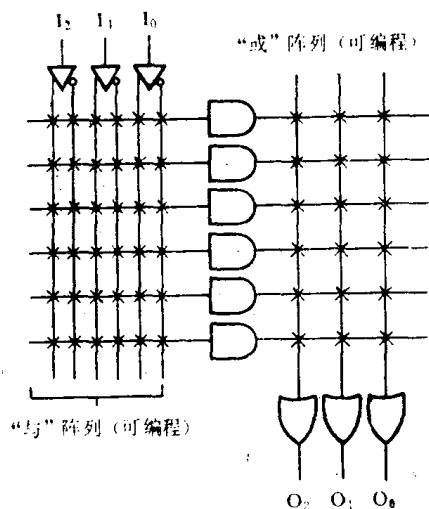


图 1.5 PLA 电路结构

由于PLA不像PROM那样产生输入变量的所有最小项，而在产生乘积项数目方面有局限性，因此，为了提高功能集成度，缩小系统体积，需要对PLA的初步设计（如布尔方程）进行化简。逻辑化简若采用人工方法，则非常枯燥无味且很不可靠，因此多采用CAD工具（如PLAMIN）。在逻辑功能较复杂时，可采用分割法将应用功能分割为若干个较小的PLA实现电路。专用PLA结构主要是在基本形式上进行一些变化，以便适用于某些场合。

3. 可编程阵列逻辑（PAL）

可编程阵列逻辑（PAL）器件是应用范围最广的PLD器件，其内部电路的“与”阵列可编程，而“或”阵列固定。这种结构能实现大多数的逻辑功能，并且提供了最高的性能和速度。

PAL器件从70年代末问世以来，工艺不断发展，品种也多达几十种。所以，后面将用一节的篇幅来详细介绍该器件。

4. 通用阵列逻辑（GAL）

通用阵列逻辑（GAL）与PAL器件的电路结构类似，也是

“与”阵列可编程而“或”阵列固定。所不同的是，GAL器件的每一个输出引脚上都集成有一个输出逻辑宏单元（OLMC）电路，该电路可由设计者按使用要求进行组态。

GAL器件比PAL具有更大的灵活性，大多数PAL器件是可以利用GAL器件来代替的，少数不可替代。可以把一片GAL器件分别用作多种不同的PAL器件，其具有可即时擦除、再编程等优点。

一般说来，在研制产品阶段应尽量采用GAL器件，而在形成批量生产时，为提高速度与可靠性起见，再改换为PAL器件，以减少研制成本并加快新产品开发的进程。

后面，将用一节的篇幅来详细介绍GAL器件的电路结构，并对上述的OLMC电路作详细的分析与研究。

5. 可编程门阵列（PGA）

可编程门阵列（PGA）内部含有像PAL一样的可编程“与”阵列以及PAL一样的输出电路。但是，PGA不含有PAL那样的“或”阵列电路。

如图1.6所示，PGA的可编程阵列输入信号包括两部分：一部

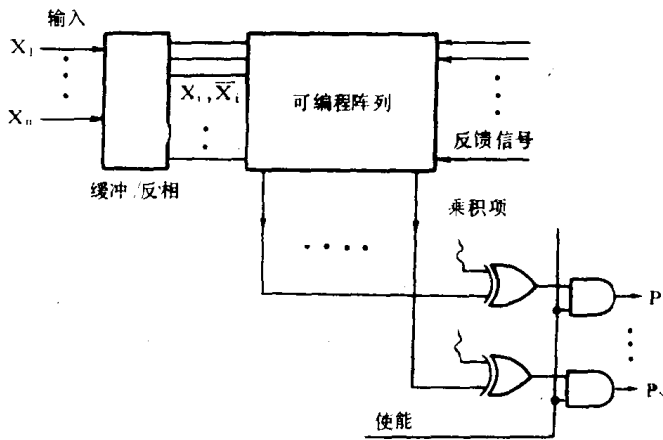


图 1.6 PGA结构电路框图

分是外部输入信号及其经反相缓冲器后的反相信号；另一部份是输出电路把输出信号及其反相信号反馈为阵列的输入信号，该部份称为“附加输入”信号。

虽然PGA不含有“或”阵列，但其仍然可以实现逻辑乘积项的“或”运算。例如，某一输出引脚实现 $O1 = \overline{X1} \overline{X2}$ ，另一引脚实现 $O2 = X3 \overline{O1}$ ，则有：

$$\begin{aligned} O2 &= X3 \overline{\overline{X1} \overline{X2}} = X3(X1 + X2) \\ &= X1X3 + X2X3. \end{aligned}$$

不过，PGA使用时不像PAL那样方便，且导致输入——输出延迟时间增长以及出现假信号等问题。

6. 可编程逻辑时序机 (PLS)

可编程逻辑时序机的输入电路和可编程“与”阵列电路与PAL相同。所不同的是：其输出电路采用双稳态电路，如图1.7所示（图中输出电路为D型触发器，也可能是J-K触发器）；输出信号（同相以及反相）反馈至可编程阵列；其“与”阵列和输出电路之间采用固定的“或”电路，或者采用可编程“或”阵列电路（图中为“或”电路固定）。

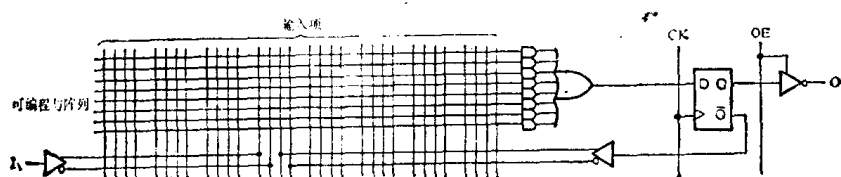


图 1.7 PLS 电路结构

为消除各缓冲器之间的信号输出时差，采用高速D型触发器和公用时钟（CK）信号；缓冲器使能控制信号（OE）则采用成组控制方式。

由于D型（或J-K型）触发器反馈信号的采用，使当前信息（数据）能用作下一个状态功能的转换条件，因此，该PLS类器件