

四位与八位 微型计算机手册

湖南科学技术出版社

TP36-62
LTH:1

四位与八位微型计算机手册

刘庭华 黄秀权 黄 秦 周继武等译校



湖南科学技术出版社

3021325

四位与八位微型计算机手册

刘庭华 黄秀权 等译校
黄 泰 周继武

责任编辑: 古 华
夏可军

*

湖南科学技术出版社出版发行
(长沙市展览馆路8号)
湖南省新华印刷二厂印刷

*

1989年8月第1版第1次印刷
开本: 787×1092毫米 1/16 印张: 43.5 插页: 4 字数: 1,032,000
印数: 1—1,000

ISBN 7—5357—0425—5

TP·13 定价: 14.80元

内 容 简 介

本书译自《Osborne 4 & 8 Bit Microprocessor Handbook》(McGRAW HILL公司出版)。该书自1975年出版发行以来,每一、二年就修订再版一次。书中收入了迄今所能见到的各种4位/8位微处理器、单片机及有关支持芯片的主要技术资料。

全书共分15章,详细介绍了每种器件的结构、功能、特征、技术数据及应用范围,附有完备的框图、引脚图、定时图等,并包括电器特性、CPU 信号、驱动器、接收器、引脚分配、指令状态及序列、复位操作中断、外部中断、定时关系、基准程序、外部时钟参数、总线取用、进位状态、数据输入 定时、指令执行、可编程寄存器、隐含寻址、支持器件信号序列、定时控制、并行/串行、I/O操作、波形图、并行接口、测试及测试电路等。

本书是从事微计算机开发、应用、研制、生产及智能仪表、自动化工程的工程技术人员重要的工具书。

585/27

译 者 的 话

4位/8位微处理机历经了十多年发展后,已占据了80%的微机市场。虽然微电子技术日新月异,更新换代永无止境,16位/32位机异军突起,但4位/8位机的适用领域却是其他微机无法取代的。所以,在16位/32位机迅速发展的同时,4位/8位机仍在持续稳定地扩大、普及其应用,为愈来愈多的行业、家庭、个人所采用。在我国,4位/8位机的应用更是方兴未艾,成为普及微计算机应用的主要机型。

本书是为了适应这种需要而翻译的较为完整和系统的4位/8位微器件手册。原书(Osborne 4 & 8 Bit Microprocessor Handbook, McGraw Hill 公司出版)自1975年出版发行以来,每隔一、二年就增订再版一次,很受国内外微机应用工程技术人员欢迎。本书是依照1982年第二版译出,它囊括了迄今所能见到的各种4位/8位微处理器、单片机及有关支持芯片的主要技术资料,是4位/8位微计算机用户必备的工具书。

本书第1~8章由刘庭华、程伯武、刘伟、张伟杰、张志余译;第9章由黄秀权、杨庆源、范崇法、沈长妹、支男刚译;第10章由葛人飞、顾德敬译;第11章由黄秀权译,第12章由沈长妹译,第13章由范崇法译,第14~15章由杨庆源译。全书由黄秦、周继武校对,周继武统稿、整理。

译、校者对原书个别错误作了校订,但仍难免失误及欠妥之处,恭请读者批评指正。

译者

1985年6月

说 明

1. 信号规则 信号可以是高有效、低有效或高低双有效。所谓高有效信号，是指在高电平状态时导致事件发生，低电平状态则无效；低有效状态是指在低电平状态时导致事件发生，高电平状态则无效；高低双有效信号，是指高电平、低电平状态分别导致不同类型的事件发生，这种信号没有无效状态。本书在信号名称上方标一横线，表示低有效信号。如“WR”表示写选通(Write strobe)为低有效信号，意即此信号脉冲为低电平时，数据就绪，外部逻辑可以接收。信号名称上方无横线的则是高有效信号或高低双有效信号。

2. 定时图规则 定时图对于说明微处理器及支持器件非常重要，所以本书大量采用定时图。各定时图遵循下列法则：

① 低信号电平等于无电压，高信号电平等于有信号存在，



② 单个信号由低向高转换表示为：



③ 单个信号由高向低转换表示为：

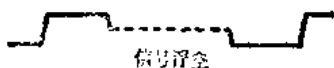


④ 有两个或两个以上并行信号存在记为：

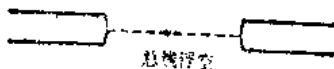


这表示并行信号中有一个或一个以上的信号改变电平，但其具体变化(如高到低或低到高)不予指明。

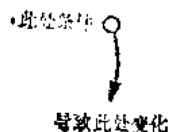
⑤ 单个的三态信号浮空记为：



⑥ 含有两个或两个以上信号的三态总线浮空记为：



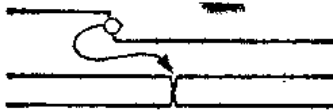
⑦ 一个信号条件触发另一信号变化，用箭头指明因果关系：



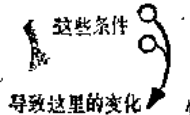
例如，表示一个低向高的电平变换导致另一信号从高向低变换则记为：



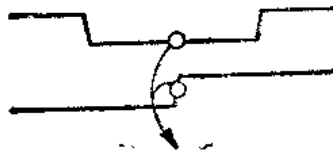
又如，高向低变换的信号触发总线改变状态则记为：



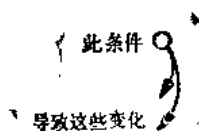
⑧两个或两个以上条件触发某一逻辑事件记为：



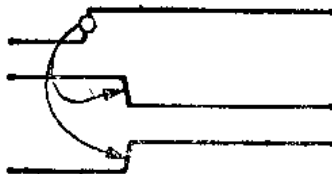
如当一个信号处于低状态，另一个信号由低向高转变，从而导致第三个事件，可记为：



⑨一个触发条件导致两个或两个以上事件发生，记为：



如一个由低向高变化的信号触发另外两个信号电平发生变化，则记为：



⑩所有信号电平均用方波表示，上升与下降时间忽略不计。

3. 指令系统规则 每种微计算机的指令系统均用两个表格说明。一个表说明指令执行时的操作，另一个表说明目标代码和指令时间。由于各指令系统之间差异甚大，不宜用一套代码和符号描述各指令系统中的所有指令。不同类型地使用统一规则只会导致混淆而不是清晰，因此，每个指令系统前有一表格专门说明指令系统中的符号。短的基准程序用来说明指令系统。但对基准程序宜作些介绍。对不同器件，我们不拟详述其长短优劣，也不作比较分析，因为制定一种器件优劣的标准与应用的关系太密切了。例如，若某项应用需要的是高速处理，则唯一重要的标准就是程序的执行速度。从这方面考虑，则在我们所讨论的微计算机中可以选择的也就限定于某一种了。但对第二类用户来说，所有微计算机的执行速度都有一定要求。在此情况下，价格就成为唯一重要的取舍因素。在第三类应用中，某种微计算机由于比其他机型能更早地大批量购得而被采用，用户为此在工程开发方面已投入大量资金。在这种情况下若基于某些性能上的小小好处而换用另一种机器，则时间上的延误及其他额外费用的支出将会使用户得不偿失。

技术文献中已有大量的基准程序。各厂家为显示自己的产品优于其对手，也公布了自己的对比基准程序。程序执行的速度及长度的细小差异都会因为价格上的考虑而显得无足轻重，既使在某些应用中程序长度和执行速度都十分重要。但若在基准程序的定义中稍作变动，结果将迥然不同。这一点，我们在本书中结合指令系统中予以说明。

目 录

第一章 4位微处理器	(1)
§ 1.1 TMS1000	(1)
§ 1.2 COP400系列单片微计算机	(16)
§ 1.3 PPS4-1	(35)
第二章 Mostek 3870 及 Fairchild F8	(56)
§ 2.1 3870单片微计算机	(57)
§ 2.2 3870指令定时与执行	(62)
§ 2.3 3850 CPU	(75)
§ 2.4 3851程序存储器(PSU)	(83)
§ 2.5 3861与3871并行I/O(PIO)器件	(89)
§ 2.6 3856与3857 16K可编程存储器[16K PSU]	(89)
§ 2.7 其他F8支持器件	(91)
第三章 National Semiconductor SC/MP 微处理器	(97)
§ 3.1 SC/MP CPU	(97)
§ 3.2 SC/MP 定时与指令执行	(101)
§ 3.3 SC/MP CPU的支持器件	(117)
§ 3.4 SC/MP CPU 的其他支持器件	(118)
第四章 8080A	(120)
§ 4.1 8080A CPU	(120)
§ 4.2 8080A的时序与指令执行	(121)
§ 4.3 8080A指令系统	(136)
§ 4.4 8080A的支持器件	(150)
§ 4.5 8259优先权中断控制部件(PICU)	(155)
第五章 8085A	(167)
§ 5.1 8085ACPU	(167)
§ 5.2 8085A定时与指令执行	(171)
§ 5.3 8085A指令系统	(189)
§ 5.4 8085A微处理器支持器件	(190)
第六章 8048微计算机器件	(204)
§ 6.1 8048、8748、8019、8035与8039微计算机	(205)
§ 6.2 8048系列定时与指令执行	(215)
§ 6.3 计数器/定时器操作	(221)
§ 6.4 8048微机系列指令系统	(225)
§ 6.5 8041从计算机	(232)
§ 6.6 8041/8741指令系统	(239)

§ 6.7	8021/8022单片微机	(239)
§ 6.8	8021的指令系统	(242)
§ 6.9	8022单片微计算机	(242)
§ 6.10	8243 输入/输出扩展器	(244)
第七章 Zilog Z80		(249)
§ 7.1	Z80 CPU	(249)
§ 7.2	Z80时序与指令执行	(257)
§ 7.3	Z80指令系统	(264)
§ 7.4	Z80的支持器件	(285)
§ 7.5	Z80并行I/O接口(PIO)	(286)
§ 7.6	Z80时钟定时器电路(CTC)	(293)
第八章 Zilog Z8		(301)
§ 8.1	Z8 CPU	(301)
§ 8.2	Z8时序与指令执行	(313)
§ 8.3	Z8指令系统	(319)
§ 8.4	Z8基准程序	(330)
§ 8.5	Z8/64 开发型微计算机	(338)
第九章 Motorola MC6800		(341)
§ 9.1	MC6800 CPU	(341)
§ 9.2	MC6800定时与指令执行	(344)
§ 9.3	MC6800的支持器件	(353)
§ 9.4	MC6802CPU	(355)
§ 9.5	MC6870双向时钟	(369)
§ 9.6	MC6820与MC6520外围接口适配器(PIA)	(374)
§ 9.7	MC6850异步通信接口适配器(ACIA)	(380)
§ 9.8	MC6852同步串行数据适配器(SSDA)	(385)
§ 9.9	MC8507(或MC6828)优先中断控制器(PIC)	(392)
§ 9.10	MC6840可编程计数器/定时器	(394)
§ 9.11	MC6844 DMA控制器	(417)
§ 9.12	MC6846多功能支持器件	(439)
§ 9.13	MC6801单片微计算机系列	(434)
§ 9.14	MC6809单片微计算机	(462)
第十章 MCS6500		(485)
§ 10.1	MCS6500系列CPU	(486)
§ 10.2	MCS6500定时与指令执行	(493)
§ 10.3	MCS6500系列微处理器的支持器件	(505)
§ 10.4	MCS6522外围接口适配器	(507)
§ 10.5	MCS6530多功能支持器件	(520)
§ 10.6	MCS6532多功能支持器件	(524)
§ 10.7	R6531多功能支持器件	(526)
§ 10.8	SY6551异步通信接口适配器(ACIA)	(536)
第十一章 Signetics 2650A		(541)
§ 11.1	2650A CPU	(544)

§ 11.2 2650A微机指令系统	(553)
§ 11.3 2650A的支持器件	(559)
第十二章 RCA COSMAC	(565)
§ 12.1 CDP1802 COSMAC CPU	(565)
§ 12.2 COSMAC指令系统	(577)
§ 12.3 COSMAC接口	(588)
第十三章 IM6100微计算机器件	(594)
§ 13.1 IM6100CPU	(594)
§ 13.2 IM6100时序与指令执行	(599)
§ 13.3 IM6100硬件的几点特殊考虑	(623)
§ 13.4 IM6101并行接口单元(PIE)	(628)
§ 13.5 IM6102 MEDIC	(637)
第十四章 8X300 (或SMS300)	(656)
§ 14.1 8X300微型控制器	(656)
§ 14.2 8T32、8T33、8T35和8T36接口向字节(I _V 字节)	(669)
§ 14.3 8T39和8T58总线扩展器	(673)
第十五章 通用仪器公司的1650系列微计算机	(674)
§ 15.1 1650功能综述	(675)
§ 15.2 1650系列微机可编程寄存器	(676)
§ 15.3 1650系列微机存储器寻址方式	(677)
§ 15.4 1650系列微机的引脚和信号	(678)
§ 15.5 1650系列微机指令系统	(679)
§ 15.6 1650基准程序	(680)

第一章 4 位微处理器

本章将介绍下列三种计算机处理器：(1) 德克萨斯仪器公司 (Texas Instruments) 的 TMS1000；(2) 洛克威尔公司的 PPS4/1；(3) 国家半导体公司的 COP。TMS1000 公布于 1972 年，是最早问世的单片微机；PPS4/1 是洛克威尔公司早期的 PPS4 芯片组的单片方案；新型的 COP (controller Oriented Processor——面向控制器的处理器) 是早期 COP (Calcutator Ohi-ented processor——面向计算器的处理器) 的旁枝，其最显著的特点是价格便宜。

§ 1.1 TMS1000

TMS1000 是由六种 4 位机组成的系列，表 1-1 归纳了这六种微机之间的差别。由于这六种机器非常相似，故把它们放在一起介绍。目前，相应的 PMOS 和 CMOS 产品已经问世，由 MOTOROLA 制造的 CMOS 产品的部件代号是 MC141000。图 1-1 是 TMS1000 系列微机实现的通用微机系统的逻辑框图。

表 1-1

TMS1000 系列微机一览表

	TMS 1000	TMS 1200	TMS 1070	TMS 1270	TMS 1100	TMS 1300	TMS 1000C	TMS 1200C	MC 141000	MC 141200
封装脚数	28	40	28	40	28	40	28	40	28	40
ROM 程序字节数	1024	1024	1024	1024	2048	2048	1024	1024	1024	1024
RAM 数据半字节数	64	64	64	64	128	128	64	64	64	64
R 信号输出	11	13	11	13	11	16	10	16	11	16
O 数据输出	8	8	8	10	8	8	8	8	8	8
最大额定电压	20	20	35	35	20	20	6	6	6.5	6.5
典型功耗	15V/ 90mW	15V/ 90mW	15V/ 90mW	15V/ 90mW	15V/ 90mW	15V/ 90mW	5V/ 15mW	5V/ 5mW	5V/ 2.5mW 3V/ 0.5mW	5V/ 2.5mW 3V/ 0.5mW

TMS1000 系列微机不需要支持器件。ROM 的字节数为 1024 或 2048，不能减少也不能增加。64 或 128 个半字节的 RAM 也不能扩充。不存在直接存贮访问逻辑。由于系统中可用的 ROM 和 RAM 的总容量小，不会有需要绕过 CPU 进行数据传输的较大的数据块，因而不能也不必进行直接存贮访问 (DMA)。

因为受到芯片空间限制，TMS1000 系列机中没有中断逻辑。在异步事件经常发生的控制器应用中，没有中断输入显得很不方便。尽管采用查询算法可以解决大多数应用问题，而且在典型情况下，用于查询操作的字节数可低于可用程序存贮器空间的 10%。但是，问题在于

执行这些代码要消耗时间。因而在四位机的功能已达极限的应用中，增加中断逻辑具有重大意义。

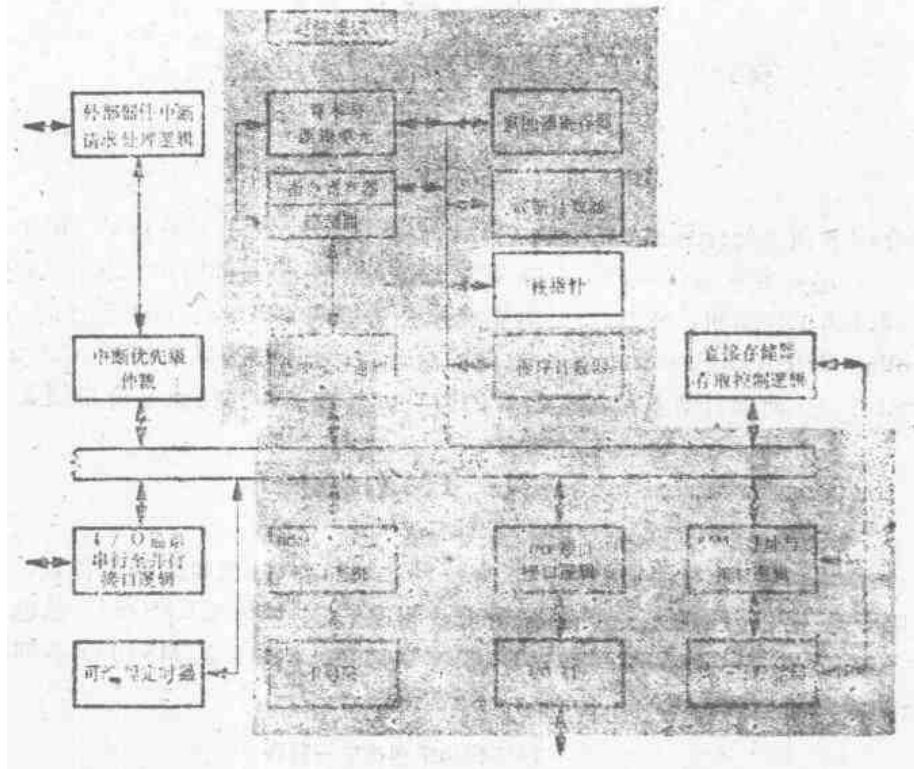


图1-1 TMS1000系列微机的逻辑框图

TMS1000微机系列的所有器件都是采用DMOS工艺制造的。目前，供选择的CMOS部件业已问世。DMOS器件使用 $-15V$ 的单电源，而CMOS器件所使用的电源电压为 $+3V \sim +6.5V$ 。

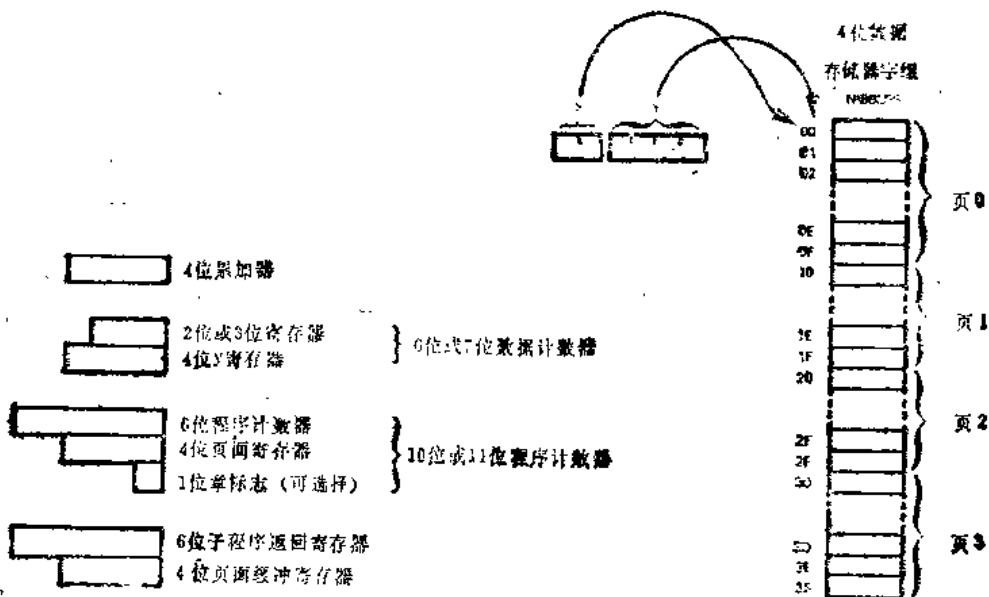


图1-2

图1-3

能驱动TMS1000系列微机的最快时钟周期为2.5 μ s。所有指令的执行时间均为6个时钟周期，即15 μ s。但直接比较四位机和八位机的运行速度时应注意，由于TMS1000微机的指令系统很简单，所以TMS1000微机上的程序通常要比八位机上功能等价的程序长得多。但也有例外，如在某些控制应用中，就指令的执行效率而言，TMS1000微机的指令系统有可能等于或超过许多八位微机的指令系统。

1. TMS1000的可编程寄存器

TMS1000系列微机的可编程寄存器如图1-2所示。尽管累加器只有四位，但它却是一个典型的主累加器。累加器是数据的主要源站和目的站。X和Y寄存器共同组成一个6位或7位的数据计数器，用来寻址64或128个半字节的RAM。X寄存器是2位或3位宽，Y寄存器是4位宽。由于X和Y实际上是两个分开的、不相同的寄存器，所以RAM被有效地分成四个或八个页面，每个页面的长度是十六个半字节。四页面的RAM见图1-3。Y寄存器还可作为辅助累加器和输出地址寄存器。我们将在后面简要介绍如何用Y寄存器作为输出地址寄存器。在具有128个半字节RAM的TMS1000系列的微机中，X寄存器为3位宽。RAM被分成8个16个半字节长的页

表1-2

TMS1000程序存储器的页面地址映射表

逻辑单元	物理单元	逻辑单元	物理单元	逻辑单元	物理单元
0	0	1A	21	34	26
1	01	1B	02	35	0C
2	03	1C	05	36	19
3	07	1D	0B	37	32
4	0F	1E	17	38	25
5	1F	1F	2F	39	0A
6	3F	20	1C	3A	15
7	3E	21	38	3B	2A
8	3D	22	31	3C	14
9	3B	23	23	3D	28
A	37	24	06	3E	10
B	2F	25	0D	3F	20
C	1E	26	1B		
D	3C	27	36		
E	39	28	2D		
F	33	29	1A		
10	27	2A	24		
11	0E	2B	29		
12	1D	2C	12		
13	3A	2D	24		
14	35	2E	08		
15	2E	2F	11		
16	16	30	22		
17	2C	31	04		
18	18	32	09		
19	30	33	13		

面。程序计数器和页面地址寄存器共同组成一个10位的程序计数器。程序存储器被分成16个64字节长的页面。程序计数器是作为反馈移位寄存器而不是二进制计数器来实现，这意味着在逻辑上连续的程序存储单元在程序存储器中物理位置不连续。表1-2给出了地址映射。

在具有2048个字节的程序存储器的TMS1000微机中还有一位被称为“章”逻辑的另加的标志位，它用来选择两章1024个字节ROM中的任一章。

子程序返回寄存器仅仅是作为程序计数器的缓冲寄存器。页面缓冲寄存器也只是页面地址寄存器的缓冲。这两个缓冲寄存器使TMS1000系列的微机能够实现单级的子程序调用逻辑。调用子程序时，页面地址寄存器和页面缓冲寄存器互换内容。程序计数器的内容被送到子程序返回寄存器，然后把子程序调用指令所提供的新地址装入程序计数器。此过程如图1-4所示。

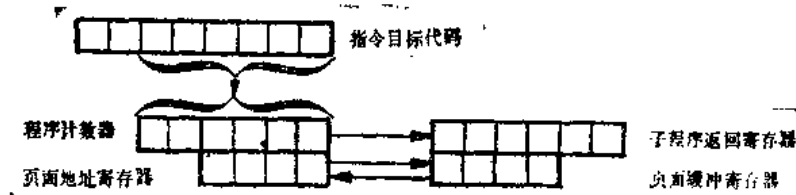


图1-4

在TMS1000系列的微机中，程序存储器和数据存储器是分开的。任何指令都不能对程序存储器进行写操作；任何指令代码都不得存放在数据存储器中。对数据存储器的访问采用隐含寻址。此时X和Y两个寄存器共同组成数据计数器。能访问程序存储器的唯有子程序调用指令和转移指令。这些指令采用绝对页面直接寻址的变形方式。转移指令的功能是把一个新的地址装入程序计数器，这个地址是由指令本身提供的。如果转移指令出现在子程序中，即在子程序的调用指令和返回指令之间的序列中，那么页面地址寄存器不受影响。如果转移指令在子程序的外部，那么它的执行就会把页面缓冲寄存器的内容送入页面地址寄存器。这两种程序分支如图1-5所示。

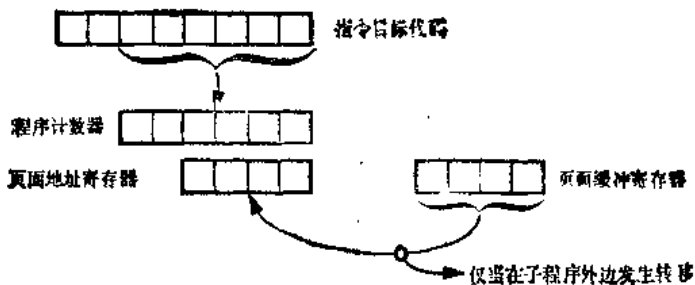


图1-5

TMS1000系列机中仅有一个状态标志，它既可作为进位状态，又可作为简单的逻辑判断状态。所有的转移指令和子程序调用指令都有条件要求，只有在状态标志为1时，才能进行程序转移或子程序调用。TMS1000系列机的状态标志的独特之处是其惰性状态为高(1)。如果某条指令把状态标志复位成0，那么在一个指令周期之后，状态标志就返回到1，如图1-6所示。因此，测试状态标志的指令必须紧跟在改变状态标志的指令之后。

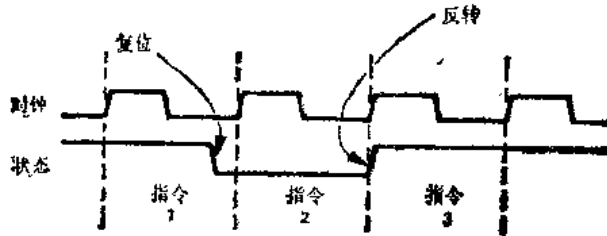


图1—6

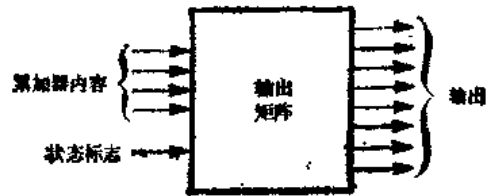


图1—7

输入到TMS1000系列微机中的数据只能是4位的半字节。在Texas的文献中数据输入被称为K输入。访问K输入的指令简单地输入访问时存在的信号电平。

TMS1200C中增加了称为人口的4位输入口，另外还增加了两个控制引脚K/L和Mode。由于片内只有4位的输入总线，所以用K/L控制引脚来选择哪一种输入和内部总线相连。当K/L引脚为低电平时，K输入与内总线相连，否则L输入与内总线相连。K/L引脚有一个内部的下拉电阻，没有对其加载输入信号时，下拉电阻使K输入与内总线相连。L输入可被锁存，锁存由Mode输入引脚控制。Mode引脚上的输入为高电平时，变高的L输入线就被锁存。Mode引脚上的输入为低电平时，锁存器的内容被清除，并通过它传送到输入的当前状态。同样，Mode引脚也有内部下拉电阻，如果Mode引脚上无任何输入信号，下拉电阻就使锁存器复位。

在TMS1000系列机中，数据输出被称为O输出，控制信号输出被称为R输出。数据输出有八个，通过特殊的方法产生。O输出逻辑把累加器的数据和状态标志作为输入接收，然后这五位数据通过一个矩阵(矩阵的功能必须在订购TMS1000微机时进行定义，产生8个O输出信号如图1-7所示。五个输入可以选择256种可能的信号组合中的32种。通过8个O输出进行输出。这种矩阵对代码变换非常方便。例如，通过一条输出指令可以自动将输出到七段显示器的信息转换成七段代码，而处理器不必作任何附加操作。

R输出的控制信号有11个的，有13个的，也有16个的，参见表1-1。该表列出了TMS1000系列的每一种微机所具有的R输出信号的数目。R输出的各个信号既可以被单独置位也可以被复位，Y寄存器用来指明被置位或复位的R输出信号。

TMS1000系列机可进行微编程。在每种TMS1000处理器中，有12条指令由硬件实现，其它指令由16条微指令产生。31×16的PLA可以定义31条指令。编程PLA是掩膜选择的。如果某项应用中并不使用所有的指令，或者某些经常重复的操作显得特别麻烦，可采用定做微程序的方法。

可控电路单元有：加法器输入；加法器功能；加法器输出；存储器写逻辑。加法器有P和N两个输入。P输入既可是Y寄存器，X、Y寄存器所指的存储单元，也可以是CKI总线。CKI总线上的信息既可以是指令操作码的低四位组成的4位常数，也可以是K输入的当前状态，究竟是什么要由指令操作码来决定。如果操作码在 8_{16} — F_{16} 范围内，则K输入被选通到CKI总线上，如果操作码是 20_{16} — $2F_{16}$ ，则零被选通到CKI总线上；如果操作码是 30_{16} — $3F_{16}$ ，则选通到CKI总线上的是一个位屏蔽码。位屏蔽码是由操作码的低两位产生，如下所示：

操作码	屏蔽码
× × × × × × 0 0	1 1 1 0
× × × × × × 0 1	1 1 0 1
× × × × × × 1 0	1 0 1 1
× × × × × × 1 1	0 1 1 1

所有其它的操作码将关闭CKI总线逻辑。

加法器的N输入既可以是累加器的原码，累加器的补码，X和Y寄存器所指向的存储单元，全1的常数，也可以是CKI总线。加法器总是把P和N两个输入相加，除此之外，还可完成的功能有：运算结果加1；把进位送到状态锁存器中；比较P和N两个输入，如果两者相等，则置状态标志为0。

通过门控，加法器的输出既可送入累加器，又可送入Y寄存器。累加器的内容和CKI总线上的内容都可以写入存储器中。完成以上功能的微指令列在表1—3中。表1—4对43条TMS1000标准指令进行了分类，同时给出了他们的微编码。表1—3中的优先级一栏定义了微指令在指令周期中的相对优先级，具有相同优先级的微指令是并行执行的。

表1—3 TMS1000系列机的可编程微指令

助记符	优先级	功 能	助记符	优先级	功 能
CKP	1	CKI送到加法器P输入	CIN	1	P加N输入之和加1
YTP		Y寄存器送到加法器P输入	NE		加器比较P和N输入若相等、状态置0。
MTP		存贮单元(X,Y)送到加法器P输入	C8		进位送状态（最高位）
ATN	1	累加器送到加法器N输入	STO	2	累加器数据送存
NATN		累加器求反送到加法器N输入	CKM		CKI送存
MTN		存贮单元(X,Y)送到加法器N输入	AUTA	3	加法器结果送累加器
FTN		F ₁₆ 送到加法器N输入	AUTY		加法器结果送Y寄存器
CKN		CKI送到加法器N输入	STSL		状态存入状态锁存

2. TMS1000系列微机的引脚与信号

图1—8至图1—15给出了TMS1000系列机的引脚和信号，TMS1000机和TMS1100机的引脚和信号相同。整个TMS1000系列微机的信号兼容。

K1、K2、K4、K8为数据输入引脚。Texas的文献使用K1、K2、K4、K8来表示每个信号的二进制位。

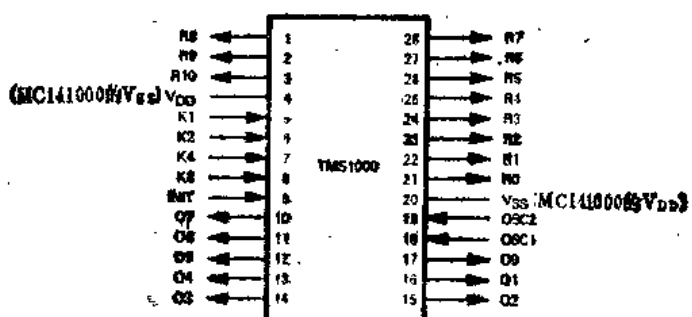


图1—8 TMS1000和MC141000微机信号及引脚分配

引脚名
K1, K2, K4, K8
Q0—Q7
R0—R10
OSC1, OSC2
INIT
VDD, VSS

说明
数据输入
数据输出
控制输出
定时
加电复位
电源和地

类型
输入
输出
输出
输入
输入

表1-4

微 指 令 索 引

助 记 符	操 作 码								微 指 令	
									固 定 式	可 编 程
ALFC	0	1	1	1	C					CKP, NATN, CIN, C8
ALEM	0	0	1	0	1	0	0	1		MTP, NATN, CIN, C8
AMAAC	0	0	1	0	0	1	0	1		MTP, ATN, C8, AUTA
A6AAC	0	0	0	0	0	1	1	0		CKP, ATN, C8, AUTA
A8AAC	0	0	0	0	0	0	0	1		CKP, ATN, C8, AUTA
A10AAC	0	0	0	0	0	1	0	1		CKP, ATN, C8, AUTA
BB	1	0			W				BR	
CALL	1	1			W				CALL	
CLA	0	0	1	0	1	1	1	1		AUTA
CLO	0	0	0	0	1	0	1	1	CLO	
COMX	0	0	0	0	0	0	0	0	COMX	
CPAIZ	0	0	1	0	1	1	0	1		NATN, CIN, C8, AUTA
DAN	0	0	0	0	0	1	1	1		CKP, ATN, CIN, C8, AUTA
DVIAN	0	0	1	0	1	0	1	0		MTP, 15TN, C8, AUTA
DYN	0	0	1	0	1	1	0	0		YTP, 15TN, C8, AUTY
IA	0	2	0	0	1	1	1	0		ATN, CIN, AUTA
IMAC	0	0	1	0	1	0	0	0		MTP, CIN, C8, AUTA
IYC	0	0	1	0	1	0	1	1		YTP, CIN, C8, AUTY
KNFZ	0	0	0	0	1	0	0	1		CKP, NE
LDP	0	0	0	1	C				LDP	
LDX	0	0	1	1	1	1	B		LDX	
MNEZ	0	0	1	0	0	1	1	0		MTP, NE
RBIT	0	0	1	1	0	1	B		RBIT	
RETN	0	0	0	0	1	1	1	1	RETN	
RSTR	0	0	0	0	1	1	0	0	RSTR	
SAMAN	0	0	1	0	0	1	1	1		MTP, NATN, CIN, C8, AUTA
SBIT	0	0	1	1	0	0	E		SBIT	
SETR	0	0	0	0	1	1	0	1	SETR	
TAM	0	0	0	0	0	0	1	1		STO
TAM1Y	0	0	1	0	0	0	0	0		STO, YTP, CIN, AUTY
TAMZA	0	0	0	0	0	1	0	0		STO, AUTA
TAY	0	0	0	0	0	1	0	0		ATN, AUTY
TBIT 1	0	0	1	1	1	0	B			CKP, CKN, MTP, NE
TCY	0	1	1	0	C					CKP, AUTY
TCMIY	0	1	1	0	C					CKM, YTP, CIN, AUTY
TDO	0	0	0	0	1	0	1	0	TDO	
TKA	0	0	0	0	1	0	0	0		CKP, AUTA
TMA	0	0	1	0	0	0	0	1		MTP, AUTA
TMY	0	0	1	0	0	0	1	0		MTP, AUTY
TYA	0	0	1	0	0	0	1	1		YTP, AUTA
XMA	0	0	1	0	1	1	1	0		MTP, STO, AUTA
YNEA	0	0	0	0	0	0	1	0		YTP, ATN, NE STSL
YNEC	0	1	0	1	C					YTP, CKN, NE