

MOS集成电路分析与设计基础

张建人 编著

电子工业出版社

内 容 摘 要

本书对MOS集成电路的基本原理进行了深入的分析，介绍了基本电路的设计基础。全书共十章，内容主要包括：MOSIC的结构和元件；MOS开关与反相器；基本逻辑单元；逻辑功能部件；微处理器；存贮器；版图设计；模拟单元电路；模拟功能块和模拟集成子系统。

本书可作为从事MOSIC研究、生产和应用的科技人员、专业教师和研究生的技术参考书，也可作为高等院校半导体专业和电子类专业的教科书。

MOS 集成电路分析与设计基础

张建人 编著

责任编辑 郭延龄

电子工业出版社出版（北京海淀区万寿路）
新华书店北京发行所发行 各地新华书店经售
北京市密云县印刷厂印刷

开本：850×1168毫米 1/32 印张：17.76 字数：477千字
1987年8月第一版 1987年8月第一次印刷
印数：1—6,000 册 定价：4.35元
统一书号：15290·465

前　　言

当前，集成电路发展非常迅速，在大规模和超大规模集成电路中，MOS集成电路占据了主导地位。由于MOS集成电路已日益广泛地深入到各个领域，所以学习MOS集成电路的原理，掌握有关设计方法，不仅是半导体专业人员的必修课，而且也是其它行业有关科技人员的需要。但是目前国内还很缺乏这方面的书籍。在多年的科研、教学和生产实践中，曾有许多同志向编者寻求有关MOS集成电路方面的技术参考书。为了满足这种需要编者编写了这本书。希望能够成为从事MOS集成电路研究、教学和生产人员的有益参考书，希望能够成为一本比较合适的大专院校有关专业的教科书。

在编写过程中，编者力图既强调基本原理，又概括多年科研、教学和生产实践中较为成熟的新成果；既有基本单元电路的设计计算，又有中大规模集成电路的分析；既结合当前实际，又兼顾未来发展；既能作为深入学习之用，又可作为入门之需。

全书分为四大部分：第一部分（第一章至第三章），第一章介绍了MOS数字电路中的元件和工艺过程，从集成电路角度，概述了MOSFET特性、二级效应、各种寄生效应、等效电路和模型参数，其中参数都与SPICE-II的模型参数相一致，以利于研究MOS集成电路时的计算机辅助设计。在第二章和第三章中，对各种基本逻辑单元电路进行了深入细致的分析，进行了公式推导和定量分析，并将公式计算结果和SPICE-II电路模拟程序的模拟结果作了对比，以便更好地理解公式的适用条件，恰当地运用公式进行单元电路的工程设计。

第二部分（第四章至第六章），第四章分析了各种逻辑功能部件的工作原理。学习这些内容，不仅有助于掌握中规模电路的原理和设计知识，而且对学习LSI和VLSI电路也是必不可少的。在第五章中，通过一种典型的MOS微处理器——8085A介绍了微处理器的基本原理和内部结构，从芯片内部分析了执行指令的过程，掌握这些内容，对于微处理器的设计、制造和使用，都是很必要的。在第六章中，介绍了各种MOS存贮器的逻辑功能和电路原理。学习这些内容，将有助于对MOS存贮器进行初步的逻辑设计，有助于对复杂的MOS存贮器进行详细的电路分析。

第三部分（第七章），仔细地介绍了有关MOS集成电路的版图设计方法、设计规则及版图的计算机辅助设计问题。这些都是很实用的知识。掌握了这些内容，便具备了进行MOS集成电路版图设计的基本条件。对于从事电路系统研究而又涉及集成电路设计的广大科技人员，可以重点学习这部分内容，以便掌握MOS集成电路版图设计的基本方法。

第四部分（第八章至第十章），分析了MOS模拟集成电路中各种基本电路的工作原理。近几年来，在模拟集成电路方面，MOS电路的应用发展很快，双极型电路独占模拟集成电路领域的情况正在改变。因而，学习MOS模拟电路的基本知识，对广大从事集成电路研究和生产的科技人员是十分迫切的。在这一部分中，不仅较全面地介绍了基本模拟单元电路的原理，而且对于一些较新的MOS模拟集成电路，诸如开关电容滤波器(SCF)和脉码调制编译码器(PCM Codec)也作了必要的分析。这部分内容可以弥补当前这方面基础资料的欠缺。

本书是在编者和申明同志合写的《MOS集成电路》讲义的基础上，经编者作重大修改和补充，重新编写而成的。在编写过程中，校内外许多同志曾提供过一些具体材料。原稿由李志坚教授、南德恒教授和杨之廉副研究员及其它几位同志进行了审阅。

在审阅中，他们都提出了许多宝贵意见。编者对于所有给予过指导和帮助的同志表示感谢！由于编者水平所限，书中一定有不少缺点和错误，敬请读者批评指正。

编 者

1985年5月于北京清华园

目 录

第一章 结构和元件	(1)
§ 1.1 MOSIC发展概况.....	(1)
§ 1.2 典型MOSIC的工艺流程及其特点.....	(5)
1. 2. 1 P沟铝栅增强／增强(E／E)型MOSIC.....	(5)
1. 2. 2 N沟硅栅增强／耗尽(E／D)型MOSIC.....	(6)
1. 2. 3 互补MOSIC(CMOSIC).....	(8)
§ 1.3 集成电路中的MOSFET.....	(10)
1. 3. 1 MOSFET 的电特性.....	(10)
1. 3. 2 MOSFET 的等效电路.....	(15)
1. 3. 3 MOSFET 的主要二级效应.....	(26)
1. 3. 4 MOSFET 的串联与并联.....	(28)
§ 1.4 MOSIC中的无源元件和寄生效应.....	(31)
1. 4. 1 电阻.....	(31)
1. 4. 2 电容.....	(32)
1. 4. 3 连线.....	(37)
1. 4. 4 场区寄生MOSFET.....	(38)
1. 4. 5 寄生双极型晶体管.....	(39)
1. 4. 6 寄生电容.....	(40)
1. 4. 7 寄生PNPN效应.....	(41)
§ 1.5 MOSIC 的主要特点.....	(44)
第二章 开关与反相器	(47)
§ 2.1 单沟道MOS开关.....	(47)
2. 1. 1 直流传输特性.....	(48)
2. 1. 2 直流输出特性.....	(49)
2. 1. 3 瞬态特性.....	(53)
§ 2.2 CMOS 开关.....	(60)

2. 2. 1	直流传输特性	(61)
2. 2. 2	直流输出特性	(61)
2. 2. 3	瞬态特性	(85)
§ 2. 3	MOS反相器的一般问题	(87)
2. 3. 1	性能指标	(88)
2. 3. 2	逻辑工作点和阈值点	(89)
2. 3. 3	直流噪声容限	(71)
§ 2. 4	电阻负载反相器 (E/R反相器)	(74)
2. 4. 1	直流传输特性	(74)
2. 4. 2	瞬态特性	(78)
§ 2. 5	增强负载反相器 (E/E反相器)	(79)
2. 5. 1	输出高、低电平	(79)
2. 5. 2	直流传输特性	(81)
2. 5. 3	负载特性	(85)
2. 5. 4	瞬态特性	(86)
2. 5. 5	自举反相器	(88)
§ 2. 6	耗尽负载反相器 (E/D 反 相 器)	(95)
2. 6. 1	直流传输特性	(96)
2. 6. 2	负载特性	(98)
2. 6. 3	瞬态特性	(100)
§ 2. 7	互补负载反相器 (CMOS反相器)	(104)
2. 7. 1	直流传输特性	(106)
2. 7. 2	负载特性	(109)
2. 7. 3	瞬态特性	(109)
§ 2. 8	反相器的功耗	(113)
§ 2. 9	静态内部反相器的设计	(116)
2. 9. 1	有比反相器的设计	(116)
2. 9. 2	CMOS 反相器的设计	(118)
§ 2. 10	动态反相器	(120)
2. 10. 1	动态有比反相器	(120)
2. 10. 2	动态无比反相器	(124)
2. 10. 3	漏举电路	(127)

第三章 基本逻辑单元	(131)
§ 3.1 开关串/并联的逻辑特性	(131)
3. 1. 1 MOS 开关的串联与并联	(131)
3. 1. 2 传输门逻辑	(132)
3. 1. 3 传输门的连线逻辑	(134)
§ 3.2 反相器链	(136)
3. 2. 1 反相器链的直流传输特性	(136)
3. 2. 2 环形振荡器	(137)
3. 2. 3 实际的反相器链	(138)
3. 2. 4 反相器链的端头和分支	(143)
§ 3.3 与非门	(145)
3. 3. 1 直流传播特性	(145)
3. 3. 2 瞬态特性	(148)
3. 3. 3 结论	(150)
§ 3.4 或非门	(151)
§ 3.5 异或门	(153)
3. 5. 1 由E/D 逻辑门组成的异或/同或门	(154)
3. 5. 2 由传输门组成的异或/同或门	(155)
3. 5. 3 由 CMOS 组成的异或/同或门	(156)
§ 3.6 驱动器	(159)
3. 6. 1 各类 E/E 驱动器性能的比较	(163)
3. 6. 2 各类 E/D 驱动器性能的比较	(165)
§ 3.7 CMOS 逻辑门	(174)
3. 7. 1 CMOS 与非门的噪声容限	(175)
3. 7. 2 CMOS 或非门的噪声容限	(177)
3. 7. 3 “对称”噪声容限	(178)
3. 7. 4 CMOS 逻辑门的变型	(180)
§ 3.8 触发器	(180)
3. 8. 1 RS 触发器	(181)
3. 8. 2 同步RS 触发器	(186)
3. 8. 3 静态D触发器	(188)
3. 8. 4 准静态D触发器	(189)

3. 8. 5	主从触发器	(191)
§ 3.9	MOS和TTL间的接口电路	(194)
3. 9. 1	兼容条件	(195)
3. 9. 2	TTL电路驱动NMOS电路	(196)
3. 9. 3	TTL电路驱动CMOS电路	(198)
3. 9. 4	TTL电路驱动PMOS电路	(199)
3. 9. 5	MOS电路驱动TTL电路	(200)
§ 3.10	输入保护电路	(201)
第四章 逻辑功能部件		(205)
§ 4.1	多路开关	(205)
§ 4.2	译码器	(209)
4. 2. 1	变量译码器	(210)
4. 2. 2	码制变换译码器	(211)
4. 2. 3	显示译码器	(213)
§ 4.3	全加器和进位链	(216)
4. 3. 1	全加器	(216)
4. 3. 2	加法器	(218)
4. 3. 3	进位链	(218)
4. 3. 4	动态进位电路	(223)
§ 4.4	多功能发生器	(224)
4. 4. 1	以E/DMOS反相器为主体的多功能发生器	(224)
4. 4. 2	以传输门为主体的多功能发生器	(227)
§ 4.5	奇偶校验器和数据比较器	(229)
4. 5. 1	奇偶校验器	(229)
4. 5. 2	数字比较器	(231)
§ 4.6	排队电路	(235)
§ 4.7	寄存器和计数器	(238)
4. 7. 1	移位寄存器	(238)
4. 7. 2	计数器	(248)
第五章 微处理器		(255)
§ 5.1	微处理器与微计算机	(256)
5. 1. 1	基本结构	(256)

5. 1. 2	工作过程概况	(259)
§ 5. 2	可编程序逻辑阵列	(261)
§ 5. 3	8085A 的基本结构	(265)
5. 3. 1	各管脚的作用	(265)
5. 3. 2	基本性能	(268)
5. 3. 3	8085A 的框图	(268)
§ 5. 4	8085A 的指令系统	(271)
5. 4. 1	指令、程序和语言	(271)
5. 4. 2	8085A 的指令格式	(272)
§ 5. 5	8085A 的定时	(273)
5. 5. 1	正常时序和非正常时序	(273)
5. 5. 2	8085A 的指令周期	(274)
5. 5. 3	几种状态的插入	(278)
§ 5. 6	8085A 中的功能块	(280)
5. 6. 1	PLA	(280)
5. 6. 2	运算器	(282)
5. 6. 3	寄存器堆	(283)
5. 6. 4	片选发生器	(285)
§ 5. 7	微计算机执行指令的过程	(286)
§ 5. 8	微处理器的外围电路	(298)
第六章 存贮器		(301)
§ 6. 1	只读存贮器 (ROM)	(302)
6. 1. 1	存贮单元与矩阵	(303)
6. 1. 2	地址译码器	(305)
6. 1. 3	列选择电路	(305)
6. 1. 4	ROM 的逻辑特点	(307)
6. 1. 5	ROM 构成的字符发生器	(309)
§ 6. 2	静态随机存取存贮器(SRAM)	(313)
6. 2. 1	静态RAM 的逻辑特性	(313)
6. 2. 2	静态存贮单元	(314)
6. 2. 3	静态RAM 的整体结构	(318)
6. 2. 4	静态RAM 的外围电路	(321)

6. 2. 5	静态RAM的瞬态特性	(328)
§ 6. 3	动态随机存取存储器 (DRAM)	(331)
6. 3. 1	动态四管单元和三管单元	(331)
6. 3. 2	单管DRAM	(333)
6. 3. 3	动态单元的漏电和再生	(342)
§ 6. 4	可编程序只读存储器 (PROM)	(343)
6. 4. 1	PROM的分类	(344)
6. 4. 2	由FAMOS构成的EPROM	(346)
6. 4. 3	由SIMOS构成的EPROM	(349)
6. 4. 4	浮栅隧道氧化物 (Flotox) 结构的 EEPROM	(350)
6. 4. 5	MNOS结构的EEPROM	(355)
第七章 版图设计		(359)
§ 7. 1	概述	(359)
7. 1. 1	版图设计方法	(359)
7. 1. 2	版图设计技巧	(361)
§ 7. 2	版图的基本要求	(363)
§ 7. 3	版图设计规则	(365)
7. 3. 1	确定版图设计规则的方法	(365)
7. 3. 2	硅栅准等平面E/D NMOS版图设计规则	(366)
7. 3. 3	硅栅准等平面CMOS版图设计规则	(369)
7. 3. 4	铝栅CMOS版图设计规则	(369)
7. 3. 5	布线的设计规则	(376)
§ 7. 4	CMOS版图设计中的特殊问题	(377)
7. 4. 1	抑制“Latch-Up”的版图设计技术	(377)
7. 4. 2	结构完善的输入保护电路	(379)
§ 7. 5	版图设计图例	(382)
7. 5. 1	E/D NMOS驱动器的版图	(382)
7. 5. 2	CMOS反相器的版图	(383)
7. 5. 3	制版及光刻符号	(383)
§ 7. 6	MOSIC版图的CAD	(387)
7. 6. 1	门阵列 (Gate Array)	(387)
7. 6. 2	单元库 (Cell-Library)	(392)

§ 7.7	结构设计法	(398)
§ 7.8	设计自动化	(399)
第八章	模拟单元电路	(402)
§ 8.1	概述	(402)
8.1.1	MOS 模拟电路的优点	(402)
8.1.2	MOSFET的小信号性能	(403)
§ 8.2	各种放大器	(406)
8.2.1	E/E 放大器	(406)
8.2.2	电阻负载放大器	(408)
8.2.3	E/D 放大器	(409)
8.2.4	源跟随器	(411)
8.2.5	共栅放大器	(413)
8.2.6	互补放大器	(414)
8.2.7	共源共栅 (Cascode) 放大器	(417)
§ 8.3	电平移动电路和分相器	(418)
8.3.1	电平移动电路	(418)
8.3.2	分相器	(421)
§ 8.4	MOS源耦合对	(423)
§ 8.5	MOS电流源	(426)
8.5.1	电流镜式电流源	(427)
8.5.2	威尔逊 (Wilson) 电流源	(427)
§ 8.6	模拟开关	(430)
8.6.1	导通电阻	(430)
8.6.2	寄生电容	(432)
8.6.3	衬偏调制	(433)
§ 8.7	开关电容	(434)
第九章	模拟功能块	(437)
§ 9.1	运算放大器 (OPA)	(437)
9.1.1	主要参量	(437)
9.1.2	E/D NMOSOPA	(440)
9.1.3	CMOSOPA	(449)
§ 9.2	比较器 (Comparator)	(455)

9. 2. 1	基本原理	(465)
9. 2. 2	自稳零式比较器	(462)
9. 2. 3	斩波放大型比较器	(463)
§ 9. 3	基准电压源	(465)
9. 3. 1	E/D NMOS 基准电压源	(466)
9. 3. 2	CMOS 基准电压源	(471)
第十章 模拟集成子系统		(475)
§ 10. 1	MOS开关电容滤波器 (SCFilter)	(475)
10. 1. 1	滤波器的类型	(476)
10. 1. 2	MOS 开关电容积分器	(478)
10. 1. 3	加法器	(481)
10. 1. 4	电路图例	(482)
§ 10. 2	MOS D/A转换器(D/AConverter)	(486)
10. 2. 1	基本原理	(486)
10. 2. 2	电阻分压式MOS集成D/A转换器	(487)
10. 2. 3	电荷分布式MOS集成D/A转换器	(490)
§ 10. 3	MOS A/D转换器(A/D Converter)	(492)
10. 3. 1	逐次逼近A/D转换器的基本原理	(493)
10. 3. 2	逐次逼近A/D转换器图例	(495)
10. 3. 3	双斜率串行变换A/D转换器	(497)
§ 10. 4	脉码调制编码器(Encoder)和译码器(Decoder)	(500)
10. 4. 1	数字通信	(500)
10. 4. 2	PCM 通信	(501)
10. 4. 3	PCM 编码器	(505)
10. 4. 4	PCM 译码器	(513)
10. 4. 5	增量调制(ΔM) 原理	(513)
10. 4. 6	MOS PCM 展望	(514)
附录		(516)
〔附录A〕 MOS IC典型工艺		(516)
A. 1	4μm沟硅栅E/D MOS IC的典型工艺	(516)
A. 2	3μm 硅栅 MOSIC 的典型工艺	(518)
〔附录B〕 SPICE-II程序和模型参数		(520)

B. 1	E/D驱动器的SPICE-I程序和MOS1模型参数	(520)
B. 2	E/D反相器的SPICE-I程序和MOS2模型参数	(523)
B. 3	CMOS反相器的SPICE-I程序和MOS2模型参数	(523)
〔附录C〕 反相器的设计		(526)
C. 1	E/D 反相器的设计示例	(526)
C. 2	对称波形CMOS反相器的设计示例	(532)
〔附录D〕 驱动器的设计		(536)
D. 1	同相D—D驱动器(简称SDD)的设计示例	(536)
D. 2	反相D—D驱动器(简称IDD)的设计示例	(540)
D. 3	同相D—E驱动器(简称SDE)的设计示例	(541)
D. 4	反相D—E驱动器(简称IDE)的设计示例	(542)
D. 5	设计结果和SPICE计算的对比	(543)
〔附录E〕 交通控制PLA的设计		(545)
〔附录F〕 8085A 指令系统表		(549)

第一章 结构和元件

§ 1.1 MOSIC发展概况

以MOS场效应晶体管为主要元件构成的集成电路，叫作MOS集成电路，简称MOSIC。MOSIC又分为数字集成电路和模拟集成电路两大类。MOSIC的发展经历了漫长的过程。尽管早在1930年就有人提出利用半导体的表面场效应可能制作放大元件，但是直到1960年才真正制成了以热生长二氧化硅薄膜为绝缘栅的场效应晶体管（即MOSFET）。由于初期制成的MOSFET工艺重复性和器件稳定性都不大好，所以未能立即大量使用。随着问题的不断解决，到了七十年代，MOSFET和MOSIC得到了飞速的发展，现已成为LSI的重要组成部分。

MOSIC发展的标志如表1-1所示。由该表可见，近十余年

表1-1 MOSIC发展的标志

名 称	时 间
单 晶 硅	1952
平 面 晶 体 管	1959
MOS 晶 体 管	1960
MOS 集 成 电 路	1962
CMOS 集 成 电 路	1963
MOS 单 片 存 储 器	1968
MOS 单 片 计 算 器	1970
微 处 理 器	1971
MOS16kRAM	1976
MOS64kRAM	1978
MOS256kRAM	1982

来MOSIC的发展是非常快的。在1960年至1975年间，MOSIC集成度提高的速率为4倍/2年。到1975年至1983年间则为4倍/4年。MOSIC以它独特的优点首先进入VLSI。目前，NMOS动态存贮器已经达到了每片兆位的水平。集成度的提高和品种的丰富只是MOSIC迅速发展的一个标志，而加工水平和参量指标的提高则是MOSIC迅速发展的另一个标志（表1-2）。

表1-2 MOSIC加工水平和参量指标的提高

年	1969	1970	1972	1974	1977	1979	1982
结构	铝栅PMOS	硅栅PMOS	硅栅E/E NMOS	硅栅E/D NMOS	HMOS I	HMOS II	HMOS III
栅长(μm)	20	12	6	6	3	2	1.5
栅氧厚(Å)	1500	1200	1000	1000	600	400	250
结深(μm)	3~2.5	2.5~2.2	2.2~2.0	2.0~1.8	1.0~0.8	0.8~0.6	0.6~0.4
光刻次数	5	5	6	6	7~10	7~10	7~10
扩散或注入次数	3	4	5	5	7~9	7~9	7~9
相对复杂度	1	1.2	1.3	1.7	2	2.5	3
电源(V)	20	20	12	5	5	5	5
最小门延迟时间(ns)	80~100	40~50	12~15	~4	~1	~0.4	~0.2
速度功耗积(pJ)	210~250	~100	~20	~4	~1.0	~0.5	~0.25

MOSIC得以迅速发展的主要原因有以下几点：

1. 硅平面工艺技术的日益完善；
2. Si-SiO₂系统性质的深入研究；
3. MOS基本电路形式的不断创新；
4. 半导体超微细加工技术的迅速发展；
5. 计算机辅助设计的广泛应用；
6. 各种超净技术的有效利用。

虽然以上六点并未概括全部，但仅此已经可以看出，MOSIC的设计和制造是涉及到广泛学科和众多技术领域的综合性科学和工程技术。到目前为止，MOSIC已经有了很多类型。若按其沟道导电类型来分，有PMOSIC、NMOSIC和CMOSIC；按栅极的材料来分，有铝栅、硅栅和钼栅等。各类电路在其技术发展中还有许多分支，例如对于NMOS有E/EMOS、E/DMOS和HMOS等。此外还出现了具有某些新结构的MOSIC，诸如DMOSIC、VMOSIC等。大多数品种的MOSIC在基本工作原理和制造工艺方面有许多类同之处，没有必要逐一加以讨论。本书仅对其中典型的进行分析。在表1-3中列出了各类IC的主要性能并进行了比较，供读者参考。