

CROMEMCO微型计算机 硬件资料汇编(四)

CROMEMCO微型计算机 系统原理分析

陈在勤 编译

清华大学出版社

内 容 简 介

本书主要介绍美国CROMEMCO公司生产的微型计算机系统硬件的电路原理。全书共分十三章,第一章是介绍该系统的结构组成,并对系统硬件的总线结构,基本系统的组成作了简要的说明。第二至十三章是介绍CROMEMCO微型计算机系统硬件的十二种主要的和常用的插件板ZPU、16KZ、64KZ、字节保存器II、32K字节保存器、TU-ART、PRI、4FDC、16FDC、4PIO、8PIO、D+7A的结构组成和它们的电路原理。

本书可供从事微型计算机系统研究,应用和教学的科技人员,从事CROMEMCO微型计算机系统硬件调试和维修的技术人员,大专院校师生和培训班学员使用。

CROMEMCO微型计算机硬件资料汇编(四)

CROMEMCO微型计算机系统原理分析

陈在勤 编译

☆

清华大学出版社出版

北京 清华园

北京丰华印刷厂印刷

北京 丰台

新华书店北京发行所发行 各地新华书店经售

☆

开本: 787×1092 1/16 印张: 14 字数: 355千字

1984年12月第一版 1984年12月第一次印刷

印数 000001~35000

统一书号: 15235·129 定价: 2.80元

编 者 的 话

随着大规模集成电路技术(LSI)的发展,在七十年代,出现了在单片硅片上能完成一个运算器和与其相联的控制器功能的微处理器和接口芯片,取得了突飞猛进的进展,用这些大规模集成电路组成的微型计算机系统,也迅速发展起来,逐渐形成了计算机技术领域的一个新的技术分支。微型计算机系统,具有功能强、价格低廉、使用方便、体积小等特点,在一般工业企业控制、小型工商企业管理,小规模科学计算,及教学等方面得到广泛应用。

美国CROMEMCO公司生产的八位微型计算机系统,采用了Z-80(或Z-80A)CPU作为中央处理器,因此它具备Z-80(或Z-80A)CPU在成组数据交换和检索,位处理,三种中断方式(特别是向量中断方式)等方面的优点;在接口技术上采用大规模集成电路芯片,如通用双通道(串行和并行通道口)异步收发器TMS-5501,软磁盘控制器和格式器FD-1793(或FD-1771),使得接口插件板具有多功能的特性。由ZPU、64KRAM TU-ART、16FDC(或4FDC)等功能插件板及8"软磁盘驱动器、3102型终端显示器、双向快速打印机3707等外围设备组成微型计算机基本硬件系统。此外,该公司还提供了各种用途的、可扩充系统硬件功能的插件板,如D+7A A/D—D/A转换接口板,32K字节保存器插件板,8PIO并行通道接口板等可供用户任意选用。在软件方面,该系统采用CDOS磁盘操作系统,它是在CP/M系统软件基础上搞出来的,近年又配置了多用户操作系统软件CROMIX,在程序语言软件方面,配置了Z-80浮动宏汇编及扩展BASIC,多用户BASIC, FORTRAN IV, COBOL等高级语言,

我校在1978年上半年引进一套CROMEMCO CS-III系统,从1979年开始我们对该系统硬件进行剖析,翻译消化技术资料及说明书,查阅了有关技术资料及文献,在此基础上进行了教学工作和技术培训,并根据讲稿初步整理了“CROMEMCO微型计算机硬件资料汇编”参考资料。

这本参考资料共分四册,第一册Z-80微处理器原理,第二册Z-80汇编语言程序设计,第三册接口技术及芯片汇集,第四册CROMEMCO微型计算机系统原理分析。该书是由清华大学计算机工程与科学系的计算机研制车间的同志们集体讨论,分别负责编写的。第一册由乌振生负责编写,朱家维校订,第二册由史嘉权负责编写,朱家维校订,第三册由杨森标负责编写,张公忠、涂连华校订,第四册由陈在勤负责编写,杨森标等同志负责校订。

本套书第一、二册承蒙林定基同志校阅指正,对此编者表示深切谢意。

由于编者技术业务水平有限,难免出错,敬请广大读者批评指教。

编 者

1982年4月25日

一至五册总目录

第一册 Z-80微处理器原理

序 言

- 第一章 微处理器发展简况及Z-80微处理器技术特征
- 第二章 Z-80微处理器(CPU)结构
- 第三章 接口信号和时序
- 第四章 寻址方式
- 第五章 指令系统
- 第六章 输入、输出技术与中断结构

第二册 Z-80汇编语言程序设计

- 第一章 汇编语言概述
- 第二章 Z-80指令系统概述
- 第三章 伪指令
- 第四章 数据传送和程序的基本结构
- 第五章 算术逻辑运算和程序结构的变换
- 第六章 移位和位操作
- 第七章 数据表和链表操作
- 第八章 转移和子程序操作
- 第九章 输入、输出
- 第十章 通用子程序
- 第十一章 宏指令和条件汇编
- 第十二章 系统调用和汇编程序库
- 第十三章 汇编语言程序的运行和调试
- 第十四章 汇编语言程序设计举例

第三册 接口技术及芯片汇集

- 第一章 接口概述
- 第二章 Z-80—PIO
- 第三章 串行数据传递及Z-80—SIO
- 第四章 Z-80—DMA部件
- 第五章 Z-80—CTC
- 第六章 TMS—5501
- 第七章 FD—1771
- 第八章 中小规模集成电路器件手册(CROMEMCO系统Ⅲ所使用主要器件)

第四册 CROMEMCO 微型计算机系统原理分析

- 第一章 CROMEMCO 微型计算机系统结构
- 第二章 ZPU 板
- 第三章 16 KZ RAM 板
- 第四章 64 KZ RAM 板
- 第五章 字节保存器 I 板
- 第六章 32 K 字节保存器板
- 第七章 TU-ART 接口板
- 第八章 PRI 接口板
- 第九章 4 FDC 软磁盘控制板
- 第十章 16 FDC 软磁盘控制板
- 第十一章 4 PIO 接口板
- 第十二章 8 PIO 接口板
- 第十三章 D+7 A I/O 接口板

第五册 D 系列及外围设备

- 第一章 D 系列中央处理器及 RAM 板
- 第二章 256 KZ RAM 板
(附 64 KZ—I RAM 板电路分析)
- 第三章 SDI 接口板
- 第四章 48 KTP (16 KTP) RAM 板
- 第五章 3102 显示终端
- 第六章 3703 打印机
- 第七章 TM—848 软磁盘驱动器
- 第八章 RGB—13 彩色图形监视器

目 录

第一章 CROMEMCO微型计算机系统结构

1-1 引言	1
1-2 系统S-100总线结构	2
1-3 系统硬件组成	5

第二章 ZPU板

2-1 引言	7
2-2 电路原理	8
2-2-1 系统时钟发生器电路	8
2-2-2 状态信号电路	10
2-2-3 等待电路	15
2-2-4 控制信号电路	20
2-2-5 自动跳转电路	30
2-2-6 数据总线	33
2-2-7 地址总线	33

第三章 16KZ存贮板

3-1 引言	36
3-2 电路原理	37
3-2-1 地址选通电路	37
3-2-2 体选电路	38
3-2-3 板选电路	41
3-2-4 状态电路	43
3-2-5 片选及片选驱动电路	44
3-2-6 存贮器阵列及其数据输入输出电路	47
3-2-7 刷新电路	49

第四章 64KZ存贮板

4-1 引言	56
4-2 电路原理	57
4-2-1 40MHz 时钟发生器	57
4-2-2 周期启动电路	58
4-2-3 时序脉冲发生器	62
4-2-4 刷新电路	66
4-2-5 体选及块选电路	71
4-2-6 片选及读写控制电路	75
4-2-7 行、列地址及刷新地址选通电路	77

4-2-8 数据输入、输出电路	79
4-2-9 存储器阵列	80
第五章 字节保存器 I 板	86
5-1 引言	86
5-2 电路原理	87
5-2-1 体选电路	87
5-2-2 板选及片选电路	89
5-2-3 编程脉冲电路	90
5-2-4 EPROM芯片驱动控制电路	93
5-2-5 EPROM芯片的数据输入和输出	94
5-2-6 读EPROM芯片的等待电路	94
第六章 32K字节保存器板	97
6-1 引言	97
6-2 电路原理	98
6-2-1 体选电路	98
6-2-2 板选及片选电路	100
6-2-3 编程电源电路	101
6-2-4 编程脉冲电路	102
6-2-5 读EPROM电路	105
6-2-6 EPROM芯片的数据输入和输出	105
第七章 TU-ART接口板	107
7-1 引言	107
7-2 电路原理	108
7-2-1 时钟发生器	108
7-2-2 周期状态信号发生器	109
7-2-3 中断及中断优先电路	112
7-2-4 地址译码电路	115
7-2-5 数字信息的传送	119
第八章 PRI打印机接口板	124
8-1 引言	124
8-2 电路原理	124
8-2-1 地址译码电路	125
8-2-2 中断电路	126
8-2-3 输入、输出通道	129
8-2-4 菊花轮字符打印机字符选通延迟及色带提升电路	132
第九章 4FDC软磁盘控制板	133
9-1 引言	133
9-2 电路原理	134
9-2-1 RDOS只读存储器的体选及其地址译码电路	134

9-2-2	30 _H ~34 _H 端口地址译码电路	136
9-2-3	盘标志及盘控制寄存器电路	137
9-2-4	FD-1771芯片的其它控制电路	140
9-2-5	00 _H ~09 _H 端口地址译码电路	144
9-2-6	时钟发生器	145
9-2-7	周期状态信号发生器	146
9-2-8	中断电路	149
9-2-9	等待电路	151
9-2-10	内部数据总线及输入、输出缓冲寄存器	153
第十章	16FDC软磁盘控制板	156
10-1	引言	156
10-2	电路原理	157
10-2-1	RDOS-Ⅱ只读存贮器的体选及其地址译码电路	157
10-2-2	执行I/O指令的端口地址译码电路	158
10-2-3	盘控制寄存器电路	160
10-2-4	盘标志寄存器电路	162
10-2-5	FD-1793芯片的其它几个控制电路	164
10-2-6	时钟发生器、周期状态信号发生器及中断电路	170
10-2-7	TMS-5501芯片的其它有关电路	173
10-2-8	等待电路	175
10-2-9	内部数据总线及输入、输出缓冲寄存器	177
第十一章	4PIO接口板	180
11-1	引言	180
11-2	电路原理	181
11-2-1	地址译码电路	181
11-2-2	光电隔离的数字信息输入、输出通道接口电路	182
11-2-3	继电器隔离的数字信息输出通道接口电路	183
11-2-4	数字信息通道的状态信号和应答、选通信号	184
11-2-5	数字信息输出通道的控制信号	187
11-2-6	数字信息通道缓冲寄存器及通道选通电路	187
11-2-7	系统信号 PRESET/NMI选择	189
第十二章	8PIO接口板	190
12-1	引言	190
12-2	电路原理	191
12-2-1	地址译码电路	191
12-2-2	数字信息输入、输出通道及其缓冲寄存器电路	192
12-2-3	数字信息输出通道选通电路	193
12-2-4	继电器隔离的数字信息输出通道	194
12-2-5	光电隔离的数字信息输入通道	195

12-2-6	开关数字信息输入、输出通道.....	195
12-2-7	检测输入通道 IN 6	195
12-2-8	输出控制通道 OUT 6	196
12-2-9	数字信息输出通道 OUT 7 及终端显示电路	198
第十三章	D+7A I/O接口板	199
13-1	引言	199
13-2	电路原理	200
13-2-1	地址译码电路	200
13-2-2	数字信息通道及其选通电路	201
13-2-3	模拟信息通道及其选通电路	202
13-2-4	A/D及D/A转换电路	204
13-2-5	电源和地线	211

第一章 CROMEMCO微型计算机系统结构

1—1 引言

CROMEMCO 微型计算机硬件资料汇编的第四册主要是介绍美国 CROMEMCO 公司生产的 8 位微型计算机系统硬件主机部分的电路原理。这种微型计算机系统的主要特点是：硬件功能较强，结构紧凑，运行可靠，且软件比较丰富。在 8 位微型计算机系统中，它算是比较好的。在科学计算、工业控制、商业会计、教学和行政管理、数据库管理及医学等方面，都已被广泛采用。

这种微型计算机系统硬件选用了 Z-80A（或 Z-80）CPU 作为它的中央处理器芯片。系统主频为 4MHz（或 2MHz）。这样，由于 Z-80 CPU 芯片所执行的 156 条指令包含了 8080 CPU 芯片所能执行的 78 条指令的全部功能。因此，这种微型计算机系统可以兼容所有选用 8080 CPU 芯片所构成的微型计算机系统。

这种微型计算机系统硬件的主机部分除电源系统以外，主要包括：以 Z-80A CPU 芯片为核心构成的 ZPU 插件板；64KZ 或 16KZ 动态 RAM 板；16FDC 或 4FDC 软磁盘控制板；TU-ART，PRI，4PIO，8PIO，D+7A I/O 接口板以及字节保存器板等各种功能插件板。而且所有这些插件板都可以直接插到这个公司所规定的微型计算机系统的 S-100 标准总线的插座里。以一定种类和数量的上述插件板为基础将能够构成各种不同型号的微型计算机系统硬件的主机。选用 1 至 4 个 8 英寸（或 5 英寸）的软磁盘驱动器，一台显示终端和一台打印机，分别与主机相应的插件板相连，就可以构成一套最基本的微型计算机硬件系统。一般的微型计算机硬件系统的框图示于图 1-1。

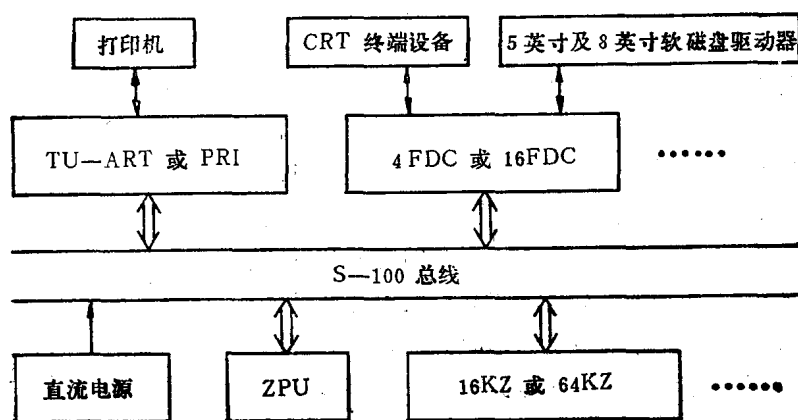


图 1-1 微型计算机硬件系统框图

一套单用户的微型计算机硬件系统的随机存贮器容量一般不超过 64K 字节，而多用户的微型计算机硬件系统，则应根据所定的用户个数相应地增加适当容量的随机存贮器，还应该

相应地增加显示终端的台数。CROMEMCO 8位微型计算机系统一般只能构成不多于7个的多用户系统。此外,这类微型计算机系统硬件还可以配备不同存贮容量的硬磁盘驱动器以及其它种类的功能插件板,以扩充这类系统的功能和使用范围。

这类微型计算机系统硬件的主机部分一般都备有一个集中的供电系统,经系统S-100总线插座的电源引脚,向各个插件板供给直流稳压的 $+8V$, $\pm 18V$ 电源,然后每块插件板则根据本身的需要,各自经过插件板上配备的稳压电路或芯片,产生各种直流稳压电源 $\pm 5V$, $\pm 12V$ 等。而各类微型计算机系统硬件的外围设备,一般都是直接由交流电网供给 $220V$, $50Hz$ 的交流电源,各自产生所需的各种直流或交流电源,或者由主机向它们提供部分直流电源。

CROMEMCO公司的这类微型计算机系统的软件主要包括:系统软件(如驻留磁盘操作系统RDOS;磁盘操作系统CDOS以及多用户多任务操作系统CROMIX等)、高级语言(如宏汇编,BASIC、FORTRAN-IV以及COBOL等)和各种应用软件(如数据库等)。有关这些软件的功能和使用请参阅“CROMEMCO微型计算机软件资料汇编”。

这一本书将只对这类微型计算机系统硬件的主机部分最基本的12种功能插件板的电路原理比较详细地加以分析和说明。这12种功能插件板分别为ZPU、16KZ、64KZ、字节保存器I、32K字节保存器、TU-ART、PRI、4FDC、16FDC、4PIO、8PIO及D+7A I/O。

1—2 系统S-100总线结构

CROMEMCO微型计算机系统采用的是S-100标准总线结构,主机配备了一块装有8至21个100线插座的S-100总线印制板,用以实现这个系统硬件主机部分的各种功能插件板之间的信息传送。各种功能插件板印刷插头的100条引脚和S-100标准总线印制板的100条引脚的定义是完全相同的,且一一对应的。因此,这种微型计算机系统硬件主机部分的各种插件板都可以随意插在这种S-100标准总线印制板的任何一个位置的插座上,为它的使用和维修带来了很大的方便。同时,这种S-100总线结构也使用户有可能根据使用的需要,在已有的微型计算机系统硬件主机组成的基础上,添置所需的某些功能插件板或外围设备,就可以构成各种不同组成的、或者构成规模更大的、应用范围更广的微型计算机系统。再者,微型计算机系统硬件的设计工作人员还可以根据应用范围的扩大和硬件技术的发展,改进、更新或重新设计不同功能的插件板,构成技术更先进的、用途更广泛的微型计算机系统。

S-100总线结构,自1975年出现和应用以来,它的规范虽然已经几次修订,但至今仍然存在着对某些引脚定义不清、或尚未定义的问题。加之,不同类型的微型计算机系统对各个引脚的定义也并不完全一致。因此,这一节只能具体针对CROMEMCO 8位微型计算机系统S-100总线的100条引脚的定义列表并加以说明。对于那些在这类微型计算机系统S-100总线中还没有明确定义或没有使用的引脚,将不规定它的定义和说明。

选用Z-80A CPU所构成的CROMEMCO微型计算机系统S-100总线结构的规范是以选用8080 CPU所构成的微型计算机系统S-100总线结构的规范为基础定义的。为了能使这两种微型计算机系统兼容,这两种微型计算机系统S-100总线的地址总线和数据总线的引脚是完全一致的,状态及控制总线也基本上是一一对应的。例如CROMEMCO系统S-100总线的8个状态信号与8080系统S-100总线的8位周期信息码本来也是一一对应的,但是由于前者会运行在 $4MHz$ 系统时钟的情况下,因此,前者就将对应于 $4MHz$ 的状态信号代替了后者的周期信息码STACK。当然,CROMEMCO微型计算机系统为了满足本身的要求,又对一些未定义的

表 1-1

引 腿	定 义	说 明
1	+8V	不稳压的直流电源
2	+18V	不稳压的直流电源
3	XRDY	外部准备好信号, 高电平有效。
4	未定义	
5	未定义	
6	未定义	
7	未定义	
8	未定义	
9	未定义	
10	未定义	
11	未定义	
12	NMI	非屏蔽中断请求信号, 低电平有效。
13	未定义	
14	未定义	
15	未定义	
16	未定义	
17	未定义	
18	STATUS DISABLE	禁止 ZPU 板的 8 个状态信号输出的选通信号, 低电平有效。
19	C/C DISABLE	禁止 ZPU 板的 8 个命令/控制信号输出的选通信号, 低电平有效。
20	未定义	
21	SS	主机单步工作的状态信号, 高电平有效。
22	ADDR DISABLE	禁止 ZPU 板的 16 位地址输出的选通信号, 低电平有效。
23	DO DISABLE	禁止 ZPU 板的 8 位数据输出总线输出的选通信号, 低电平有效。
24	ϕ_2	系统时钟
25	ϕ_1	相当于 8080 CPU 的 ϕ_1 时钟
26	PHLDA	Z-80 CPU 响应保持请求(PHOLD)时的保持应答控制信号, 高电平有效。
27	PWAIT	Z-80 CPU 进入等待状态时的控制信号, 高电平有效。
28	PINTE	允许中断请求的控制信号, 高电平有效。
29	A ₁₅	地址总线 A ₁₅ 位
30	A ₁₄	地址总线 A ₁₄ 位
31	A ₁₃	地址总线 A ₁₃ 位
32	A ₁₂	地址总线 A ₁₂ 位
33	A ₁₁	地址总线 A ₁₁ 位
34	A ₁₀	地址总线 A ₁₀ 位
35	DO ₇	数据输出总线 DO ₇ 位
36	DO ₆	数据输出总线 DO ₆ 位
37	A ₁₀	地址总线 A ₁₀ 位
38	DO ₄	数据输出总线 DO ₄ 位
39	DO ₅	数据输出总线 DO ₅ 位
40	DO ₆	数据输出总线 DO ₆ 位
41	DI ₁	数据输入总线 DI ₁ 位
42	DI ₃	数据输入总线 DI ₃ 位
43	DI ₇	数据输入总线 DI ₇ 位
44	SM ₁	M ₁ 机器周期(包括中断应答周期)的状态信号, 高电平有效。
45	SOUT	输出操作机器周期的状态信号, 高电平有效。

续表 1-1

引	腿	定 义	说 明
46		SINP	输入操作机器周期的状态信号,高电平有效。
47		SMEMR	存储器读周期的状态信号,高电平有效。
48		SHLTA	Z-80 CPU 执行“暂停”指令的状态信号,高电平有效。
49		CLOCK	2MHz 时钟信号
50		地	信号和电源的地线
51		+8V	不稳压的直流电源
52		-18V	不稳压的直流电源
53		SSW DISABLE	不允许从面板读入数据,高电平有效。
54		未定义	
55		未定义	
56		未定义	
57		未定义	
58		FRDY	面板准备好信号。
59		未定义	
60		未定义	
61		未定义	
62		未定义	
63		未定义	
64		未定义	
65		MREQ	Z-80 对存储器请求的信号,低电平有效。
66		RFSH	Z-80 对动态存储器刷新的信号,低电平有效。
67		MEMDSBL	禁止存储器读写的信号,低电平有效。
68		MWRITE	存储器写周期的状态信号,高电平有效。
69		未定义	
70		未定义	
71		RUN	控制面板使 CPU 处于运行方式的信号,高电平有效。
72		PRDY	总线上的从设备(如存储器或 I/O)准备好时,给总线上的主设备(ZPU)的准备好信号,高电平有效。
73		$\overline{\text{PINT}}$	I/O 接口给 CPU 的中断请求信号,低电平有效。
74		$\overline{\text{PHOLD}}$	请求 CPU 进入保持状态的控制信号,低电平有效。
75		$\overline{\text{PRESET}}$	使总线设备复位总清的控制信号,低电平有效。
76		PSYNC	CPU 的每个机器周期的同步信号,高电平有效。
77		$\overline{\text{PWR}}$	存储器写或 I/O 输出机器周期,数据输出总线 DO 上的数据有效的控制信号,低电平有效。
78		PDBIN	存储器读、I/O 输入或中断应答机器周期, CPU 读数据输入总线 DI 上数据的控制信号,高电平有效。
79		A ₀	地址总线 A ₀ 位
80		A ₁	地址总线 A ₁ 位
81		A ₂	地址总线 A ₂ 位
82		A ₃	地址总线 A ₃ 位
83		A ₄	地址总线 A ₄ 位
84		A ₅	地址总线 A ₅ 位
85		A ₁₃	地址总线 A ₁₃ 位
86		A ₁₄	地址总线 A ₁₄ 位
87		A ₁₁	地址总线 A ₁₁ 位
88		DO ₂	数据输出总线 DO ₂ 位

续表1—1

引 腿	定 义	说 明
89	DO ₃	数据输出总线 DO ₃ 位
90	DO ₇	数据输出总线 DO ₇ 位
91	DI ₄	数据输入总线 DI ₄ 位
92	DI ₅	数据输入总线 DI ₅ 位
93	DI ₆	数据输入总线 DI ₆ 位
94	DI ₁	数据输入总线 DI ₁ 位
95	DI ₀	数据输入总线 DI ₀ 位
96	SINTA	ZPU 响应中断请求的状态信号,高电平有效。
97	SWO	存储器写或 I/O 输出机器周期的状态信号,低电平有效。
98	4MHz	系统时钟主频为 4MHz 时的状态信号,高电平有效。
99	P. O. C.	使总线设备在加电时总清的控制信号,低电平有效。
100	地	信号和电源的地线

引腿定义了新的内容。

现将CROMEMCO微型计算机系统S-100总线结构所规定的100条引腿的定义及说明列于表1—1

1—3 系统硬件组成

CROMEMCO微型计算机系统硬件主要由主机和外围设备两大部分所组成。主机部分所采用的各种功能插件板,被插在一个主机箱里的一块S-100总线板的100线插座上,并由这个主机箱内的统一的直流电源(+8V和±18V)供电。下列功能插件板是构成一台微型计算机系统硬件主机部分的基础:

一块ZPU中央处理单元插件板。它是微型计算机系统硬件的核心部件,它控制着整个系统中的所有部件的运行和操作,给出该系统在执行指令时的控制信号和状态信号,产生在执行存储器指令时的16位地址信号和在执行输入或输出指令时的8位端口地址信号,以及实现在各个部件之间的8位数字信息的传送。

四块16KZ RAM插件板(或一块64KZ RAM插件板)构成了一个单用户系统的64K字节的存储体(多用户系统应该相应地增加RAM插件板的数量)。它在ZPU插件板的控制下,可以直接随机地和ZPU插件板进行8位数字信息的传送。另外,它也可以在DMA(直接存储器存取)的运行方式,直接经过DMA设备和其它外围设备(如硬磁盘设备)进行8位数字信息的传送。

一块PRI打印机接口板(或一块TU-ART接口板)。利用它的一组8位并行输入、输出通道,就可以连接一台点阵式打印机。目前常用的点阵式打印机的型号是779、739、703等。在选用PRI打印机接口板时,它还具有连接菊花轮字符打印机的接口通道。而在选用TU-ART接口板时,则可以利用它的串行输入、输出通道连接在多用户系统中所增加的CRT终端。

一块4FDC(或16FDC)软磁盘控制板是用以连接5英寸和8英寸软磁盘驱动器的。在一般情况下,它可以驱动1至4片5英寸或8英寸软磁盘。这两种软磁盘在不同的运行状态的存储容量,列于表1—2。

表 1—2

运 行 状 态	5 英 寸	8 英 寸
单面, 单密度	80K 字节	240K 字节
双面, 单密度	180K 字节	500K 字节
双面, 双密度	370K 字节	1.2M 字节

在这块板上的一个串行输入、输出通道一般都是用以连接CRT显示终端。在这块板上还有一片RDOS ROM芯片及其有关电路, 它为这台微型计算机系统提供了启动运行所需要的引导程序和一部分操作命令。

上述四种功能插件板以及由它们相应连接的外围设备, 就组成了一个比较完整的, 最基本的微型计算机系统硬件。当在这样的一台系统硬件主机箱里再插入一块字节保存器Ⅱ板或2K字节保存器板的时候, 这个微型计算机系统就可以对型号为2708或2716的ROM芯片进行读或编程写入。当插入一块4PIO接口板时, 就可以在ZPU和由它所连接的外围设备之间, 实现光电隔离的并行数字信息的传送。当插入一块8PIO接口板时, 就可以在ZPU和由它所连接的外围设备之间, 直接进行并行数字信息的传送。当插入一块D+7A I/O接口板时, 就可以在ZPU和由它所连接的外围设备之间, 实行模拟信息和数字信息的传送。总之, 适当地选用一定数量的上述各类功能插件板(或CROMEMCO公司的其它类型的功能插件板), 并连接相应的外围设备, 就可以组成功能更强的、规模更大的微型计算机系统, 以满足使用的要求。

第二章 ZPU 板

2—1 引言

ZPU 板是一块运行在系统 S-100总线上的中央处理单元插件板。它以 Z-80A (或Z-80) CPU芯片为核心, 配上图 2-1 所示的原理框图中的各种电路, 构成了一个这类微型计算机系统的功能比较完善的中央处理单元。下面将按照图 2-1 所示的原理框图说明这块ZPU 板上的各个电路的主要功能。

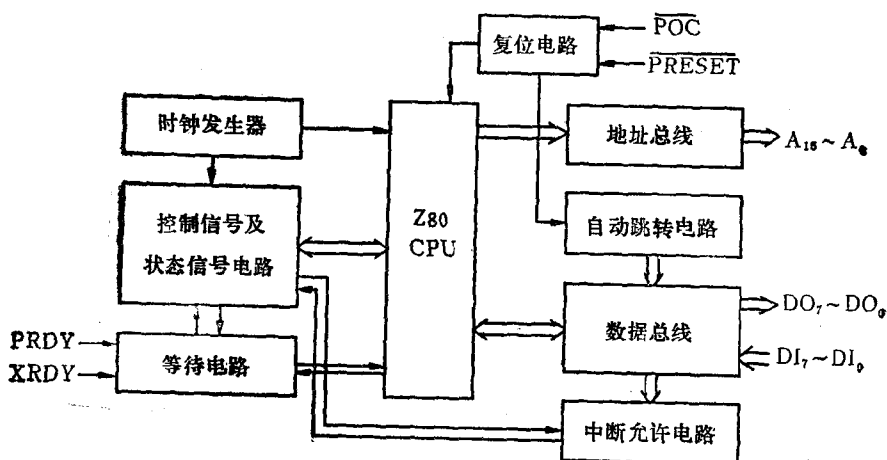


图 2-1 ZPU板原理框图

在微型计算机系统硬件接通电源的时候, 主机ZPU板上的时钟发生器电路将首先产生系统时钟信号 ϕ_2 , 送到这块ZPU板上的其它电路以及系统S-100总线。接着, 这块板上的自动跳转电路, 在由这块板上所产生的加电总清信号 $\overline{P.O.C}$ 或系统复位总清信号 $\overline{PRESET}$ 的控制下, 将会把这个微型计算机系统无条件转移到起始地址为 $C000_H$ 的 RDOS 中, 并开始运行。这块板上的控制信号电路及状态信号电路, 在这个微型计算机系统执行各类指令时的不同的机器周期里, 将会产生各自所需的控制信号和状态信号。地址总线电路将会把这块板上的Z-80 CPU芯片所给出的16位存储器地址代码或8位I/O端口地址代码, 送到系统S-100总线的地址总线 $A_{15} \sim A_0$ 上。在指令执行的过程中, Z-80 CPU芯片的数据线和系统S-100总线的数据输入、数据输出总线之间数字信息的传送, 是由这块板上的数据总线电路来完成的。这块板上的中断允许电路, 是在这个微型计算机系统执行开中断(EI)或关中断(DI)指令的时候, 为系统控制总线提供有效的或无效的中断允许控制信号。最后, 在这块板上还有一个功能较强的等待电路, 为在系统执行各个不同的机器周期的时候, 能够根据准备好信号 (PRDY 或XRDY) 的有效或无效, 以及在这个电路中的有关“等待”的跨接结点的不同的连接方式, 在对应的机器周期中适当地插入不同个数的等待状态 (T_w^0 或 T_w), 以控制所执行机器周期的运行

过程。

2-2 电路原理

这一节将分别说明这块ZPU板上的状态信号电路、控制信号电路、时钟发生器电路、自动跳转电路、等待电路以及地址总线、数据总线驱动电路等的电路原理。

2-2-1 系统时钟发生器电路

这块 ZPU 板示于图 2-2 的时钟发生器电路,一方面能够产生一个4MHz(或2MHz)的单相时钟信号 ϕ_2 ,供给这块板上的Z-80 CPU 芯片以及在这个微型计算机系统 S-100 总线上运行的其它功能插件板。另外,这个电路还能产生一组双相时钟信号 ϕ_1 和 ϕ_2 ,以实现对这个微型计算机系统S-100总线上的8080系列的各种功能插件板的控制。

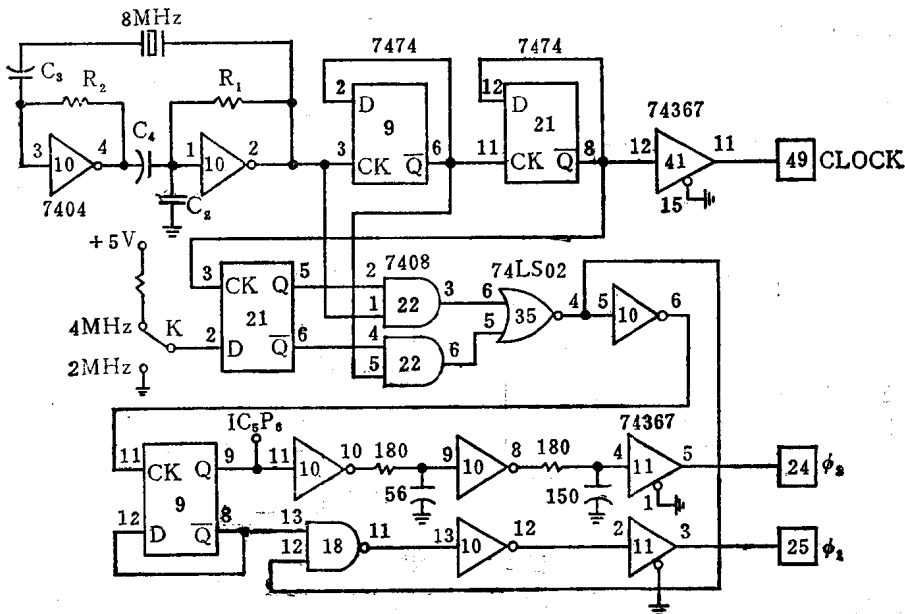


图 2-2 时钟发生器电路

在图 2-2 所示的时钟发生器电路中,首先是由一个8MHz频率的晶体振荡器以及芯片IC₁₀的两个反相器和有关的阻容元件,构成一个8MHz的振荡电路,由反相器IC₁₀的引脚2输出端产生出一个8MHz的方波信号。这个方波信号在经过芯片IC₉的一个被接成分频器运行方式的D—触发器分频之后,就会从它的 $\bar{Q}$ 端(IC₉的引脚6)输出一个4MHz的方波。这个4MHz方波信号再经过芯片IC₂₁的又一个被接成分频器运行方式的D—触发器分频,就会从它的 $\bar{Q}$ 端(IC₂₁的引脚8)获得一个2MHz的方波。最后,这个2MHz方波信号,经过三态门驱动器IC₄₁,从它的引脚11输出端产生一个频率为2MHz的时钟信号 CLOCK,送到系统S-100总线的引脚49。其波形示于图 2-3。

ZPU板上的单相4MHz的时钟信号,是在图 2-2 上的开关K扳到4MHz位置的情况下产生的。这时芯片IC₂₁的一个D—触发器的D端(引脚2)一直在+5V高电平的控制下,从而使这个触发器在IC₂₁的引脚8输出端输出的2MHz方波信号的前沿的触发下,恒处于“1”状态。这样,它的Q端(IC₂₁的引脚5)将一直输出高电平,使IC₂₂的一个与门的引脚2输入端处于这个高